



INSTITUTO UNIVERSITARIO AERONÁUTICO

Departamento de Ingeniería Electrónica y Telecomunicaciones
Ingeniería Electrónica

Diseño de un transconductor CMOS con tecnología de 90nm para la realización de un filtro BiQuad pasa banda centrado en 10,7 MHz.

Por: Emiliano Jose Ali, Jorge David Peirone

Director: Ing. Walter Jose Lancioni
Instituto Universitario Aeronáutico

Codirector: Ing. Pablo Sonna
Instituto Universitario Aeronáutico

Mayo de 2017

“Diseño de un transconductor CMOS con tecnología de 90nm para la realización de un filtro BiQuad pasa banda centrado en 10,7 MHz.”

Por

Emiliano Jose Ali, Jorge David Peirone

Resumen

Se presenta el diseño de un amplificador de transconductancia *OTA* con la tecnología de 90nm, para la realización de un filtro *Biquad* pasa banda de sexto orden que podría ser utilizado por ejemplo en una etapa de recepción de *Radio Frecuencia* para el filtrado de la frecuencia intermedia *FI*, el filtro esta centrado en la frecuencia 10.7MHz. Se presentan las simulaciones circuitales.

Córdoba, 18 de Mayo de 2017

Agradecimientos

Queremos dar un gran agradecimiento a nuestros directores de tesis, Ing. Walter Lancioni e Ing. Pablo Sonna, por toda la ayuda brindada durante el proceso de aprendizaje al encarar un tema poco tratado durante el desarrollo de la carrera, la experiencia adquirida durante el desarrollo del presente trabajo es en gran parte por su ayuda y la motivación que nos brindaron. Agradecemos también a los organizadores y profesores de EAMTA, que sin duda, nos han brindado una ayuda enorme al divulgar conocimientos sobre microelectrónica de muy alto nivel. Especialmente agradecemos al Dr. Ing. Carlos Dualibe, ya que sus clases fueron de esenciales para el desarrollo de nuestro trabajo. Se agradece también al Ing. Victor Grimblatt, Director de Synopsys Chile, y a la empresa Synopsys por brindarnos la posibilidad de utilizar el software necesario para la realización del proyecto, sin ello, el avance de este trabajo no hubiera sido como lo esperamos y se aprecia enormemente la posibilidad otorgada de poder utilizar un software de tal potencia y calidad.

Emiliano J.Alí

A mi familia, con su apoyo incondicional durante toda mi vida, soportando altos y bajos y motivandome constantemente a seguir peleando por esta carrera, sin ellos no podria haber alcanzado nunca este momento tan valioso para mi futuro como profesional. Quiero agradecer y dedicarle el progreso logrado a mi madre Maria del Carmen, que a pesar de no encontrarse mas con nosotros, fue el motor que me motivo toda la vida a estudiar y cuyo recuerdo fue uno de los pilares que me mantuvieron fuerte y me motivo a seguir durante esta carrera a pesar de los momentos dificiles. Por último un gran agradecimiento a mi novia, y mis amigos que me levantaron y apoyaron en momentos de necesidad, y con quienes espero compartir muchos momentos mas a lo largo de toda mi vida.

Jorge D.Peirone.

A mi familia fuente de apoyo constante e incondicional en toda mi vida y más aún en mis duros años de carrera, por creer en mí y alentarme a seguir cada vez que tropecé, y que sin su ayuda hubiera sido imposible culminar mi profesión. A mi tío Walter, por incentivar la creatividad y entusiasmo por las ciencias desde mi niñez. A mi tía Norma, por brindarme su apoyo cuando me encontraba en la búsqueda de la formación técnica que tanto anhelaba. A mi novia y a mis amigos, por el apoyo incondicional recibido, por estar siempre presentes cuando más los necesité. Nuestro paso por este mundo es breve y solo dejan huella quienes luchan por ser felices y hacen felices a las personas que aman. Quiero dedicar este logro a la memoria de mi primo Pablo Gagliardi.

Contenidos

Agradecimientos	III
Índice de figuras	VI
1 Fundamentos	1
1.1. Introducción	1
1.2. Objetivo	3
1.3. Justificación	3
1.4. Organización del trabajo	3
2 Marco Teórico	5
2.1. Antecedente histórico	5
2.2. Filtros generalidades	5
2.3. Filtro Pasa banda	7
2.4. Utilización de filtros activos	9
2.5. Filtros de tiempo continuo	11
2.5.1. Integradores y sumadores	12
2.5.2. Integradores tipo Fully Differential	12
2.6. Estrategia de diseño	15
3 Propuestas de diseño	17
3.1. Primer intento de diseño: Filtro Elíptico Tipo Ladder	17
3.1.1. Diseño del filtro pasivo	17
3.1.2. Función de Aproximación	17
3.1.3. Transformación del filtro pasa bajo a pasa banda	20
3.1.4. Simulación del filtro pasivo pasa banda	22
3.2. Realización del filtro Ladder con transconductores	25
3.2.1. Emulación de pasivos con Giradores de Impedancia	26
3.2.2. Síntesis del filtro utilizando variables de estado	34
3.3. Segundo intento de diseño: Filtro Bicuadrático	47
3.3.1. Filtros Bicuadráticos	47
4 Filtro Bicuadrático	51
4.1. Función de transferencia	51
4.2. El modelo Biquad	54
4.2.1. Cálculos - Primer Biquad	55
4.2.2. Cálculos - Segundo Biquad	56
4.2.3. Cálculos - Tercer Biquad	57
4.2.4. Verificación de los resultados	59
4.2.5. Simulación con transconductores ideales	59



5	Diseño del transconductor	67
5.1.	Amplificador operacional de transconductancia	67
5.1.1.	El par diferencial de entrada	68
5.1.2.	Espejos de corriente	71
5.1.3.	Carga activa	73
5.1.4.	Circuito realimentación de modo común CMFB	73
5.2.	Parámetros de rendimiento	74
5.2.1.	Ganancia	75
5.2.2.	Disipación de energía	75
5.2.3.	Relación de rechazo de modo común CMRR	75
5.2.4.	Ancho de banda - pequeña señal	76
5.2.5.	Distorsión armónica total THD	77
5.3.	Transconductores Realizados	77
5.3.1.	Transconductor de Krummenacher	79
5.3.2.	Transconductor de Johns-Martin	82
5.3.3.	Common Mode FeedBack - principio de funcionamiento	85
5.3.4.	Transconductor de Johns Martin	87
5.3.5.	Transconductor de Tsvividis	87
5.4.	Resultados logrados	99
5.4.1.	Ancho de banda de los transconductores	107
6	Capacitores en filtros de tiempo continuo	109
6.1.	Introducción	109
6.2.	Capacitores MOS	109
6.3.	Análisis de generación de distorsión en capacitores no lineales	110
6.4.	Estructuras de capacitores de gate con tecnología CMOS	111
6.5.	Modelado de capacitores MOS en acumulación para diseño analógico	113
6.6.	Resumen	116
7	Realización del filtro bicuadrático	117
7.1.	Filtro bicuadrático final	117
7.1.1.	Resultados obtenidos en primera instancia	117
7.1.2.	Sintonía del filtro	121
7.1.3.	Resultados obtenidos del filtro sintonizado	121
7.1.4.	Análisis de distorsión armónica THD	125
8	Conclusiones	129
8.0.1.	Experiencia personal	130
9	Anexo	133
9.0.1.	Calculos del filtro biquad - Matlab script	133
9.0.2.	Verilog-A Transconductor ideal	134
9.0.3.	Verilog-A Detector de modo comun	134
	Bibliografía	135

Índice de figuras

2.1. Red RC	6
2.2. Respuesta de filtros ideales	7
2.3. Parámetros clave de los filtros	8
2.4. Respuesta en frecuencia Vs Q	10
2.5. Comparación de técnicas de filtrado	11
2.6. Integrador $g_m - C$ single ended	13
2.7. Integrador sumador de tres entradas $g_m - C$ single ended	13
2.8. Integradores $g_m - C$ fully differential - a) con un capacitor b) con dos capacitores	14
2.9. Integrador fully differential manteniendo la simetría e indicando las capacidades parásitas	14
2.10. Diseño Top-Down	16
3.1. Tabla de Polinomios	18
3.2. Respuesta en frecuencia	19
3.3. Topología Pasa Bajo	20
3.4. Reglas cambio de frecuencia	20
3.5. Filtro pasivo final	22
3.6. Filtro pasivo simulado	22
3.7. Simulación pasiva 1	23
3.8. Simulación pasiva 2	24
3.9. Simulación pasiva 3	24
3.10. Simulación pasiva 4	25
3.11. Simulación pasiva 5	25
3.12. Inductor a masa	26
3.13. Inductor flotante	26
3.14. Capacitancias parásitas	27
3.15. Girador de un capacitor a masa	28
3.16. Girador de un capacitor a masa completo	29
3.17. Girador de un capacitor flotante completo	30
3.18. Equivalente	30
3.19. Filtro con giradores	31
3.20. Detalle de los giradores 1	31
3.21. Simulación filtro giradores	32
3.22. Simulación activa 1	33
3.23. Simulación activa 6	34
3.24. Simulación activa 9	34
3.25. Filtro con sus variables de estado	35
3.26. Diagrama de estados	36
3.27. Sumador transconductores	37
3.28. Integrador transconductores	38



3.29. Integrador variado	38
3.30. Integrador sumador variado	39
3.31. Derivador transconductores	39
3.32. Derivador variado	40
3.33. Primer bloque a sintetizar	41
3.34. Primer bloque sintetizado	41
3.35. Segundo bloque a sintetizar	42
3.36. Segundo bloque sintetizado	42
3.37. Tercer bloque a sintetizar	43
3.38. Tercer bloque sintetizado	43
3.39. Cuarto bloque a sintetizar	44
3.40. Cuarto bloque sintetizado	44
3.41. Último bloque a sintetizar	45
3.42. Último bloque sintetizado	45
3.43. Circuito Variables Estado	46
3.44. Celda Bicuadrática	48
3.45. Celda Bicuadrática BP	49
4.1. Respuesta en frecuencia	52
4.2. Respuesta en frecuencia Bicuad	53
4.3. Filtro de segundo orden con OTA's Fully-Differential	54
4.4. Filtro Biquad - pasa banda	55
4.5. Respuesta en frecuencia completa	60
4.6. Respuesta en frecuencia completa - ampliación	61
4.7. Fuente de corriente controlada por tension	61
4.8. Esquema bicuadrático ideal	62
4.9. Respuesta en frecuencia de los bloques bicuad	63
4.10. Respuesta en frecuencia - Ampliación	64
4.11. Bloques en cascada - Filtro pasa banda orden 6	65
5.1. Símbolo de un OTA single ended	68
5.2. Primer OTA comercial - CA3080	68
5.3. Par diferencial de entrada	69
5.4. Relación entrada salida del par diferencial	69
5.5. Espejo de corriente básico	71
5.6. Espejo de corriente cascode	72
5.7. Espejo de corriente copiando la mitad de la corriente	72
5.8. Transconductor con carga activa	73
5.9. Integrador $g_m - C$ con circuito de realimentación de modo común	74
5.10. Test para el calculo de ganancia de lazo abierto	75
5.11. Test para el calculo de CMRR	76
5.12. Respuesta en AC para pequeña señal	77
5.13. Par diferencial linealizado usando transistores Q3 y Q4 en región triodo.	79
5.14. Transconductor CMOS usando a Q9 en la región triodo con polarización fija	83
5.15. Transconductor CMOS usando a entradas de tipo P	84
5.16. Esquema conceptual del circuito CMFB	84
5.17. Circuito CMFB	85
5.18. Circuito de realimentación CMFB modo corriente	86
5.19. Transconductor de Johns Martin con entrada P	88
5.20. Corriente de salida y transconductancia	89



5.21. a) Topología del circuito, b) Implementación de fuente flotante	90
5.22. Implementación del doble par diferencial	92
5.23. Transconductor para valores bajos de g_m	93
5.24. Cambio de transconductancia respecto a W/L de transistores de salida	95
5.25. Curvas de corriente de salida y transconductancia	96
5.26. Transconductor para valores de g_m grandes	97
5.27. Curvas de corriente de salida y transconductancia	98
5.28. Detector de modo común	101
5.29. Detector de modo común	101
5.30. THD para g_m pequeña	103
5.31. THD para g_m grande	104
5.32. Ganancia para g_m pequeña	105
5.33. Ganancia para g_m grande	106
6.1. Integrador gm-C	110
6.2. Transistor nMOS	112
6.3. Capacitor nMOS	113
7.1. Filtro bicuadrático final	118
7.2. Respuesta en frecuencia	119
7.3. Comparación respuesta en frecuencia en primera instancia	120
7.4. Respuesta en frecuencia real e ideal superpuestas	122
7.5. Respuesta en frecuencia real e ideal superpuestas Zoom	123
7.6. Análisis transitorio del filtro	126
7.7. Análisis THD para el filtro biquad	127



Capítulo 1

Fundamentos

1.1. Introducción

La electrónica es la rama de la física y especialización de la ingeniería, que estudia y emplea sistemas cuyo funcionamiento se basa en la conducción y el control del flujo de los electrones u otras partículas cargadas eléctricamente.

En electrónica se pueden encontrar diferentes ramas de estudio como las telecomunicaciones, electrónica de control, electrónica de potencia, la microelectrónica, entre otras. Así al tener un campo tan amplio que explorar, uno se puede abocar a una rama determinada, pero ésta a su vez dependerá de otra.

Se utiliza una gran variedad de conocimientos, materiales y dispositivos, desde los semiconductores hasta las válvulas termoiónicas. El diseño y la construcción de circuitos electrónicos para resolver problemas prácticos forman parte de la electrónica y de los campos de la ingeniería electrónica, la electromecánica y la informática, en el diseño de software para su control y diseño. El estudio de nuevos dispositivos semiconductores y su tecnología se suele considerar una rama de la física, más concretamente en la rama de la microelectrónica e ingeniería de los materiales.

Desde el inicio de las comunicaciones electrónicas analógicas se buscó un mejor aprovechamiento del espectro electromagnético, esto motivó a científicos e ingenieros a buscar formas de transmisión que permitan lograr ciertas condiciones de alcance y eficiencia. Sin embargo desde su desarrollo masivo, se intentó producir radio receptores económicos (debemos situarnos cronológicamente entre la primera y segunda guerra mundial) en los que se buscaba un medio de comunicación de gran alcance con un sistema muy económico. Desde entonces se empleaba una transmisión de amplitud modulada (AM) o de gran portadora con doble banda lateral (DSB). El desarrollo continúa luego con Banda Lateral Única (SSB) y se ocuparon diversas técnicas como la generación de Banda lateral Residual (VSB). Poco después se implementó la modulación en frecuencia y fase (FM Y PM) y Modulación por Amplitud de Pulso (PAM). Así, con el paso del tiempo, llegaron los sistemas de comunicación digital que van desplazando rápidamente a las comunicaciones analógicas, quedando éstas en un papel secundario. Ahora una comunicación digital requiere mayor ancho de banda y una sincronización digital, además de que las señales analógicas deben convertirse en códigos digitales antes de su transmisión y convertirse nuevamente a analógicas en el receptor para poder establecer una comunicación.

Actualmente cualquier sistema que conste de varios bloques, debe diseñarse en un solo modulo



general, debido a que debe ocupar una pequeña área y consumir poca potencia, y de esta manera reducir los costos de fabricación. Para ello existen diversas técnicas que nos permiten desarrollar cada bloque con objeto de lograr las pautas de área y consumo. Una de estas técnicas desarrollada en la década 1960 es la de diseño de circuitos integrados.

Los CI se hicieron posibles gracias a descubrimientos experimentales que mostraban que dispositivos semiconductores podían realizar las funciones de los tubos de vacío, así como a los avances científicos de la fabricación de semiconductores a mediados del siglo XX. La integración de grandes cantidades de pequeños transistores dentro de un pequeño espacio fue un gran avance en la elaboración manual de circuitos utilizando componentes electrónicos discretos. La capacidad de producción masiva de los circuitos integrados, así como la fiabilidad y acercamiento a la construcción de un diagrama a bloques en circuitos, aseguraba la rápida adopción de los circuitos integrados estandarizados en lugar de diseños utilizando transistores discretos.

Los CI tienen dos principales ventajas sobre los circuitos discretos: costo y rendimiento. El bajo costo es debido a los chips; ya que posee todos sus componentes impresos en una unidad de fotolitografía en lugar de ser construidos un transistor a la vez. Más aún, los CI empaquetados usan mucho menos material que los circuitos discretos. El rendimiento es alto ya que los componentes de los CI cambian rápidamente y consumen poca energía (comparado a su contraparte discreta) como resultado de su pequeño tamaño y proximidad de todos sus componentes. Desde 2012, el intervalo de área de chips típicos es desde unos pocos milímetros cuadrados a alrededor de 450 mm², con hasta 9 millones de transistores por mm².

Los circuitos integrados son usados en prácticamente todos los equipos electrónicos hoy en día, y han revolucionado el mundo de la electrónica. Computadoras, teléfonos móviles, y otros dispositivos electrónicos que son parte indispensables de las sociedades modernas, son posibles gracias a los bajos costos de los circuitos integrados.

Históricamente con la aparición del transistor *MOS*, se propone que la tecnología *CMOS* (Complementary Metal Oxide Semiconductor) podría ser aplicable para la construcción de circuitos integrados frente a su contraparte, el transistor bipolar.

A partir de este momento comienzan a diseñarse distintos dispositivos, uno de ellos fue el transconductor, que permitió realizar diversas operaciones entre las que podemos mencionar como una de las más notorias la de filtros *gm-c* en tiempo continuo y filtros a capacitores conmutados.

Los transconductores permiten realizar filtros en los que pueden modificarse sus parámetros con la adecuada elección de la transconductancia g_m y el valor de capacitores C sin utilizar otro tipo de elemento.

Habiéndonos situado en este marco histórico, presentamos el tema elegido, que está situado dentro del diseño de circuitos integrados y las comunicaciones, debido a la elección de la aplicación práctica en la que se utiliza la microelectrónica como un medio.

Aplicamos conocimientos adquiridos en los cursos de la carrera de grado y cursos de especialización, junto a experiencia prácticas corroboradas en el nivel experimental, ya sea en el laboratorio o en el desarrollo intelectual. La aplicación de una asignatura generalmente poco difundida como la microelectrónica en el nivel de una carrera de grado, nos presentó un desafío que tomamos con mucho entusiasmo.



Proponemos en nuestro Trabajo Final de Grado, la realización de un filtro pasa banda bicuadrático centrado en 10.7Mhz, empleando la técnica de filtrado en tiempo continuo con transconductores, el cual fue elaborado a nivel transistor. El bloque fundamental en la construcción del filtro pasa banda es el amplificador de transconductancia *OTA*.

1.2. Objetivo

El objetivo principal de este trabajo es el diseño del filtro pasa banda Bicuadrático, así mismo el diseño del amplificador operacional de transconductancia a nivel transistor con tecnología *CMOS* (Complementary Metal Oxide Semiconductor) de 90nm del PDK provisto por *Synopsys*.

1.3. Justificación

Ante la escasez de este tipo de diseños en la carrera de grado, nos parece de mucha importancia diseñar circuitos a nivel transistor en el área de comunicaciones analógicas, siendo un ejemplo un filtro pasa banda empleando la técnica filtrado en tiempo continuo, debido a que esta técnica es muy empleada en circuitos comerciales de comunicación como son: Filtros para telefonía en PCM (Modulación por Código de Pulso), Receptores de FM y AM, Filtros para comunicación de datos, procesamiento de video-TV, entre muchas otras aplicaciones. De ahí la importancia de los sistemas que contienen algún tipo de filtro analógico para el procesamiento de señales. Asimismo esta técnica se emplea para reducir el área y la potencia de un circuito, lo que permite que todo un sistema ya sea de comunicación o de otro tipo pueda estar contenido en un circuito integrado.

El modelo de transistor elegido es un transistor de tecnología *MOS* con ancho de canal de 90nm, diseñado por la empresa *Synopsys* para ser utilizado de forma académica. Al inicio se intentó optar por modelos fabricables desde la empresa *MOSIS*, los modelos que se ofrecen son un modelo de 500nm de la fundición *ONsemi* y el modelo que se consiguió es uno de 130nm de *GlobalFoundries*, pero al no poder conseguirse el kit con las reglas de diseño para el software utilizado, se optó por el de 90nm de *Synopsys*. Por este motivo nuestro chip **no podrá fabricarse**.

1.4. Organización del trabajo

El presente trabajo consta de 9 capítulos, en los cuales se presentan los conceptos básicos, necesarios para el diseño del filtro pasa banda bicuadrático. En el capítulo 2 se presenta un marco teórico que es la base para el desarrollo de este trabajo, en donde se mencionan los antecedentes de los primeros filtros, las características principales de los diferentes tipos de filtros que existen, además una breve explicación del funcionamiento de un transistor *MOS* y del *OTA*. En el capítulo 3 se explican las alternativas de diseño en las que se incursionó y se da la justificación de la elección de la topología final. En el capítulo 4 se da a conocer el diseño del filtro pasa banda bicuadrático empleando la técnica filtrado en tiempo continuo *gm-c*, en el que se explica la configuración que se empleó. En el capítulo 5 se presentan los diseños del amplificador de transconductancia, concluyendo en un modelo final y sus curvas. En el capítulo 6 se hace una breve explicación de como utilizar capacitores en filtros de tiempo continuo. Luego en el capítulo 7, una vez diseñado el *OTA* y elegido el tipo de capacitor, se construye el filtro Bicuadrático, y se realiza la caracterización del filtro pasa banda *gm-c* en el programa de simulación Custom Designer de *Synopsys*. Por último en



el capítulo 8 desarrollaremos las conclusiones.



Capítulo 2

Marco Teórico

2.1. Antecedente histórico

A inicios del siglo XX, se comenzó a emplear los filtros tanto por Campbell en Estados Unidos como por Wagner en Alemania, estos filtros estaban construidos con elementos pasivos es decir resistencias, capacitores e inductores (RLC) cuya técnica de realización era complicada matemáticamente. Así más tarde en los años 30 se desarrolló otra teoría matemática para el diseño de filtros conocida como "síntesis de pérdidas por inserción", que fue publicada por W. Cauer en Alemania, y por S. Darlington en Estados Unidos, siendo también complicada para diseñar filtros pasivos por necesitar una gran cantidad de cálculos.

En 1955 los investigadores Sallen y Key, publicaron un artículo en el que se presentaban circuitos que realizaban las mismas características de los circuitos pasivos RLC pero sin emplear inductores. Estos circuitos estaban construidos con resistencias, capacitores y amplificadores (elementos activos), los cuales se conocen como filtros activos-RC y en honor a sus inventores se conocen como filtros Sallen-Key. Poco después en 1965 se publicó un circuito activo-RC creado por W. Kerwin, L.P. Huelsman y R.Newcomb, el cual estaba constituido por tres amplificadores operacionales para realizar un par de polos, pero que tiene sensibilidades comparables con las de los circuitos RLC, alcanzando su desarrollo en la década de los 70's.

A inicios de los 60's se propusieron esquemas de filtros empleando capacitores e interruptores, los cuales sólo dependían de la relación de los capacitores, por lo que en 1972 se sugiere emplear la tecnología MOS (Metal Oxido Semiconductor) para el muestreo de señales analógicas, permitiendo un rápido crecimiento en sistemas que empleaban datos de señales muestreadas . Esta innovación permitió que se pudieran crear filtros con Capacitores Conmutados (CC), que se forman a partir de un filtro activo RC sobre el que se sustituyen las resistencias por capacitores e interruptores los cuales pueden ser construidos con tecnología CMOS. Las técnicas de diseño de filtros con capacitores conmutados están basadas en gran parte en topologías de filtros activos-RC. Por su parte se presta gran atención a los filtros de tiempo continuo del tipo gm-c para aquellos chips en los que se valora por sobretodo la rapidez.

2.2. Filtros generalidades

Los filtros son redes que procesan señales. El concepto básico de un filtro puede ser explicado examinando la naturaleza dependiente de la frecuencia, de la impedancia de los capacitores

e inductores. Considere un divisor de voltaje en el que uno de sus elementos es una impedancia reactiva. El valor de la impedancia cambiará con cada variación de la frecuencia, y por lo tanto la tensión de salida se modificará con el cociente de ambas, figura 2.1. Este mecanismo produce una dependencia de la frecuencia en la función de transferencia de entrada-salida, que se define como la respuesta de frecuencia.

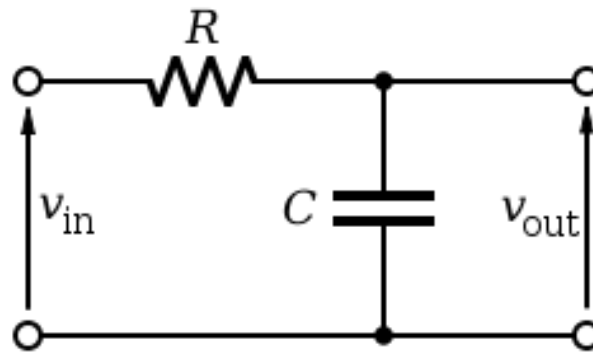


Figura 2.1: Red RC

Los filtros poseen muchas aplicaciones prácticas. Un filtro pasa bajos de polo simple (es decir un integrador), a menudo es utilizado para estabilizar amplificadores cuando la ganancia a altas frecuencias producen un excesivo corrimiento de fase, provocando oscilaciones no deseadas.

Un filtro pasa alto de polo simple puede ser utilizado para bloquear el offset de dc en amplificadores de alta ganancia. Los filtros en general, pueden ser utilizados para separar señales, dejando pasar las frecuencias de interés, y atenuando el resto.

Un ejemplo de esto, es un receptor de radio, donde la señal que se desea sintonizar pasará a través de él, atenuando el resto de las emisoras. En conversión de datos, los filtros se usan para eliminar los efectos de *alias* de los sistemas A/D. También son utilizados a la salida de los convertidores D/A para la reconstrucción de la señal, eliminando las componentes de alta frecuencia, así como la frecuencia de muestreo y sus armónicos, suavizando la forma de onda.

Un filtro ideal tendrá una respuesta en amplitud unitaria (o de ganancia fija) para las frecuencias de interés (llamada *Banda pasante*) y cero en todas las otras frecuencias (llamada *Banda de rechazo*). La frecuencia a la cual la respuesta cambia de *Banda pasante* a *Banda de rechazo* se lo conoce como *Frecuencia de corte*.

La figura 2.2 muestra la respuesta ideal de los filtros pasa bajo, pasa alto, pasa banda y rechaza banda.

Los filtros ideales antes definidos, desafortunadamente no son realizables. La transición desde la banda de paso a la banda de rechazo no puede ocurrir de manera instantánea, en lugar de esto aparece una región de transición. La atenuación en la banda de rechazo no será infinita.

En la práctica, se definen cinco parámetros del filtro que se muestran en la figura 2.3.

La frecuencia de corte o *Cutoff frequency* F_c , es el límite en el cual la energía que pasa a través del sistema comienza a atenuarse mucho más que en la banda pasante. Se define también a la frecuencia a la cual la energía decae a la mitad de su valor es decir -3dB, o punto de potencia

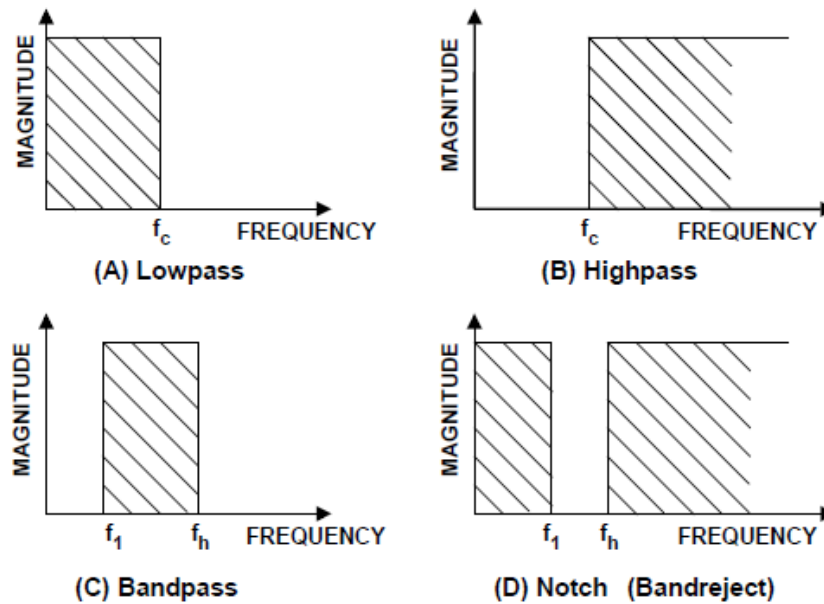


Figura 2.2: Respuesta de filtros ideales

media. La banda de rechazo o *Stop band frequency* F_s , es la frecuencia a la cual se alcanza la atenuación mínima A_{min} . La ondulación en banda pasante o *pass band ripple* A_{max} es la variación permitida en la banda de paso, también se lo conoce como banda de error. La atenuación mínima en la banda de paso o *minimum pass band attenuation* A_{min} define la mínima atenuación de la señal dentro de la banda de rechazo. El corte del filtro en lo que respecta a cuan abrupto es el filtro, se define con el orden M . El orden M , es también el número de polos en la función de transferencia. Un polo es una raíz del denominador de la función de transferencia. A la inversa, un cero es la raíz del numerador de la función de transferencia. Cada polo otorga una atenuación de 6dB/octava o equivalente 20dB/década en la respuesta. Cada cero produce el efecto de ganancia de 6dB/octava o 20dB/década en la respuesta. Los parámetros se resumen en la figura 2.3.

También debe señalarse que el filtro afectará a la fase de una señal, así como la amplitud. Por ejemplo, una sección de un solo polo tendrá un cambio de fase de 90° la frecuencia de corte. Un par de polos tendrá un desplazamiento de fase de 180° en la frecuencia de corte. El parámetro Q de el filtro determinará la velocidad de cambio de la fase.

La teoría de filtros es estudiada en profundidad en los cursos de grado de ingeniería, por este motivo presentaremos los aspectos principales que hacen foco en nuestro Trabajo Final. Para un análisis exhaustivo nos remitimos a [5].

2.3. Filtro Pasa banda

Las funciones de transferencia consisten en un numerador dividido por un denominador, cada uno de los cuales es una función de S , por lo que tienen la forma:

$$H(S) = \frac{N(S)}{D(S)} \quad (2.1)$$

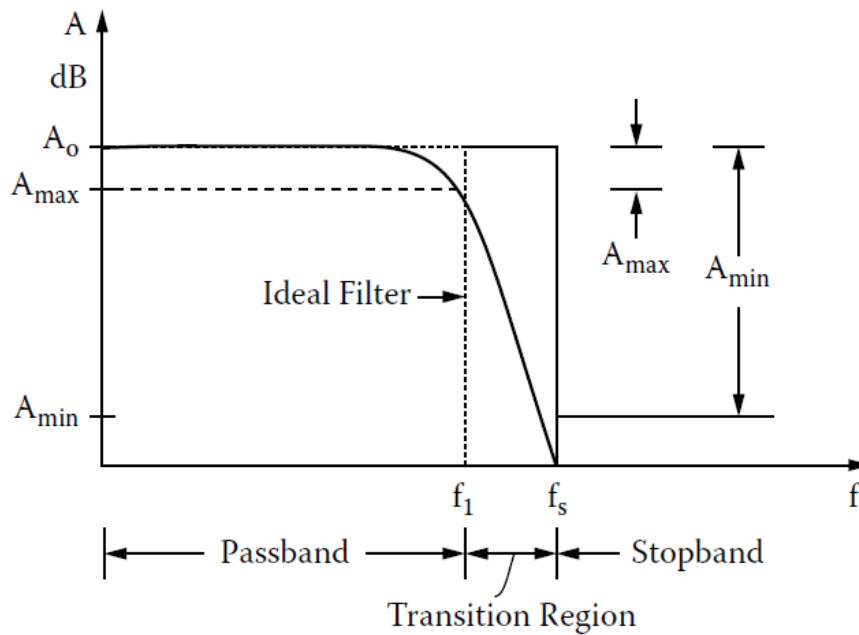


Figura 2.3: Parámetros clave de los filtros

El numerador y el denominador siempre se pueden escribir como polinomios en S . Para ser completamente general, una función de transferencia para un filtro pasa bajo orden n puede escribirse como:

$$H(S) = \frac{Kb_0}{S^n + b_{n-1}S^{n-1} + b_{n-2}S^{n-2} + b_1S + b_0} \quad (2.2)$$

En la que haciendo transformación en frecuencia se puede convertir en un filtro pasa banda. Donde b_0 , b_1 , b_n y K se calculan dependiendo del orden de la función de transferencia n . Los circuitos de filtro Butterworth, Chebyshev y Bessel difieren sólo por la elección de los coeficientes b_i , que producen curvas de respuesta ligeramente diferentes. Otra forma de escribir la función de transferencia de un filtro es factorizar los polinomios en el denominador para que tomen la forma:

$$H(S) = \frac{K}{(S - p_0)(S - p_1)\dots(S - p_n)} \quad (2.3)$$

Las raíces del denominador, p_0 , p_1 , p_n , se llaman polos. Todos los polos serán raíces reales o pares conjugados complejos. Otra forma de organizar los términos en la expresión de la función de red es reconocer que cada par complejo conjugado es simplemente la forma factorizada de un polinomio de segundo orden. Mediante la multiplicación de los complejos pares conjugados, podemos deshacernos de los números complejos y poner la función de transferencia en una forma que esencialmente consiste en una serie de funciones de transferencia de segundo orden multiplicadas conjuntamente, posiblemente con algunos términos de primer orden también. Podemos pensar que el filtro complejo está formado por varios filtros de segundo orden y de primer orden conectados en serie. La función de transferencia toma así la forma:

$$H(S) = \frac{K}{(S^2 + a_{11}S + a_{10})(S^2 + a_{21}S + a_{20})\dots(S^2 + a_{n1}S + a_{n0})} \quad (2.4)$$



La función de transferencia presentada corresponde a un filtro pasa bajo. Con un cambio apropiado de variables se puede llevar a cualquier tipo de filtro, bajo las especificaciones dadas. Para nuestro filtro pasa banda, mas específicamente tendremos una función de transferencia de la siguiente forma:

$$H(S) = \frac{\frac{\omega_p}{Q_p} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (2.5)$$

Es decir, podemos ver a nuestra función de transferencia como una función bicuadrática en la que el numerador solamente posee termino lineal.

En la figura 2.4 podemos ver las curvas generadas para un filtro de ganancia unitaria en banda pasante para una frecuencia central de 10MHz para distintos valores de Q. Los valores de Q corresponden a las referencias de la figura 2.4, en la que H1, H2, H3 Y H4 hacen referencia a los valores de Q 100,80,30 y 1 respectivamente.

Con valores de $Q \gg 1$ decimos que el filtro es de banda angosta, si $Q \ll 1$ decimos que es de banda ancha.

- $f_0 = 10MHz$
- $\omega_p = 2\pi f_0$
- $Q_i = 100, 80, 30, 1$

De acuerdo al orden deseado del filtro, como se mencionó anteriormente, pueden conectarse secciones en cascada de funciones bicuadráticas de segundo/primer orden para llegar al valor deseado.

2.4. Utilización de filtros activos

Un filtro activo es una red de elementos pasivos R, C y uno o más elementos activos. Su función es simular la acción de los filtros RLC pasivos habituales. El elemento activo suele ser uno o más amplificadores operacionales o en este caso amplificadores de transconductancia.

El único parámetro del sistema que dicta la tecnología del filtro es la frecuencia.

La Figura 2.5 ilustra las ventajas del filtrado activo en comparación con las técnicas pasivas en función de la frecuencia.

Los filtros activos ofrecen precisión, ajuste estable y alta inmunidad a interferencias electromagnéticas. La impedancia de entrada alta y la baja impedancia de salida que logran en los filtros activos permiten combinaciones de dos o más etapas sin la interacción encontrada en cascadas con elementos pasivos.

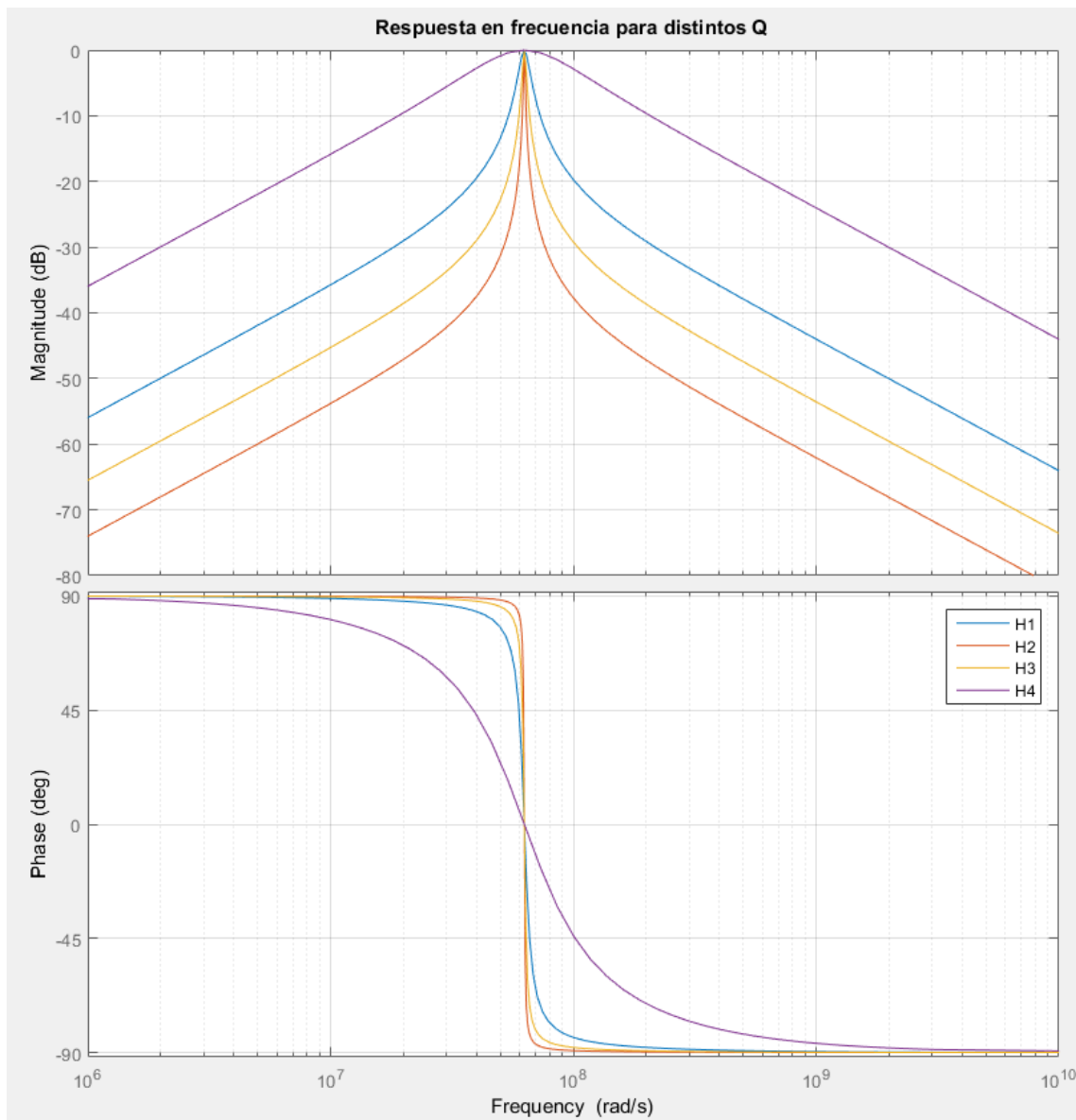


Figura 2.4: Respuesta en frecuencia Vs Q

Los filtros activos funcionan de forma similar a los sistemas de control simple y selectivo en frecuencia; Como tal, cualquier característica de filtro deseada puede generarse a partir de la interconexión de integradores, inversores, amplificadores sumadores e integradores con pérdidas. Por lo tanto, un diseño de filtro activo eficiente y de bajo coste depende de la realización de una función de transferencia deseada en un circuito que utiliza el menor número de componentes mientras mantiene todos los requisitos de rendimiento. Numerosos circuitos han evolucionado para cumplir con este objetivo. Algunos de los más comunes son Sallen-Key, multifeedback, state-variable y bi-quad.

Cada circuito ha sido diseñado para optimizar aspectos específicos del rendimiento. Algunos son fácilmente sintonizables, otros utilizan un número mínimo de componentes, y otros aún cuentan con un ancho de banda fijo.

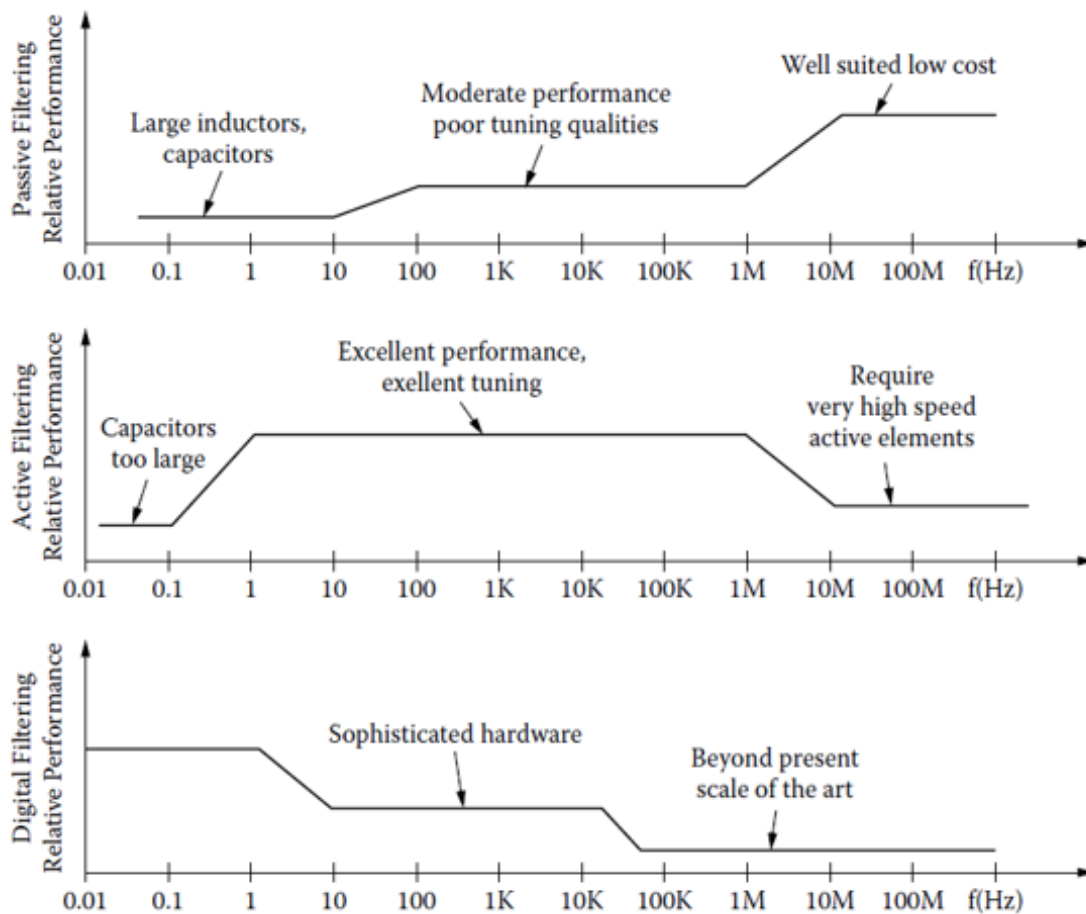


Figura 2.5: Comparación de técnicas de filtrado

2.5. Filtros de tiempo continuo

Como su nombre indica, los filtros de tiempo continuo tratan señales que permanecen continuas en el tiempo y que tienen niveles de señal analógica. Dado que no se requiere muestreo, los filtros de tiempo continuo tienen una ventaja de ser rápidos sobre su contraparte, los filtros de tiempo discreto por ejemplo como los filtros de capacitores conmutados.

Sin embargo, los filtros de tiempo continuo tienen algunas desventajas.

Una de ellas es su necesidad de sintonizar los circuitos. La sintonización es necesaria porque los coeficientes del filtro están determinados por el producto de dos elementos diferentes, como los valores de capacitancia y resistencia (o transconductancia). Los coeficientes de un filtro de capacitores conmutados son determinados por relaciones de capacitancia y por lo tanto tienen exactitudes de 0,1 por ciento, en tanto que los coeficientes de tiempo continuo integrados se fijan inicialmente a un valor alrededor del 30 por ciento de precisión.

Afortunadamente, los circuitos de ajuste pueden sintonizar la precisión del coeficiente de filtro en torno al 1 por ciento a costa de circuitos más complejos. Otra desventaja práctica presentada por la mayoría de los filtros de tiempo continuo es su linealidad y rendimiento de ruido relativamente bajos. Aunque los filtros de capacitores conmutados de baja frecuencia se han realizado con una distorsión no lineal y un rendimiento de ruido superior a 90 dB, los filtros de tiempo continuo de alta



frecuencia suelen tener un rendimiento de distorsión y ruido muy inferior a 60 dB (a menudo es mucho peor). Sin embargo, hay numerosas aplicaciones de alta velocidad en las que las distorsiones y el ruido no son demasiado exigentes, como muchos circuitos de comunicación de datos y video.

Veremos aquí que los bloques de construcción del circuito principal de los filtros gm-c son transconductores. Las funciones básicas de los transconductores se describen en esta sección, y las técnicas de circuito para la realización de transductores se presentan en la sección 5.

2.5.1. Integradores y sumadores

Un integrador es el bloque principal para la mayoría de los filtros de tiempo continuo.

Para realizar un integrador en tecnología gm-c, se puede usar un transconductor y un condensador como se muestra en la figura 2.6. Un transconductor es esencialmente una celda de transconductancia (una tensión de entrada crea una corriente de salida) con el requisito adicional de que la corriente de salida esté linealmente relacionada con la tensión de entrada. Aquí, la salida del transconductor es la corriente, y, en el caso ideal, tanto la impedancia de entrada como de salida de este bloque son infinitas. La corriente de salida está linealmente relacionada con la señal de la tensión de entrada diferencial.

$$I_o = g_m V_i \quad (2.6)$$

Donde g_m es la transconductancia de la celda. Un transconductor debe tener un valor de transconductancia bien conocido (o al menos controlable). Esta corriente de salida se aplica al condensador de integración, C_1 , dando como resultado que la tensión en C_1 sea dada por

$$V_o = \frac{I_o}{SC_1} = \frac{g_m V_i}{SC_1} \quad (2.7)$$

Definiendo ω_{ti} como la frecuencia de ganancia unitaria del integrador, podemos escribir

$$V_o = \frac{\omega_{ti}}{S} V_i = \frac{g_m}{SC_1} V_i \quad (2.8)$$

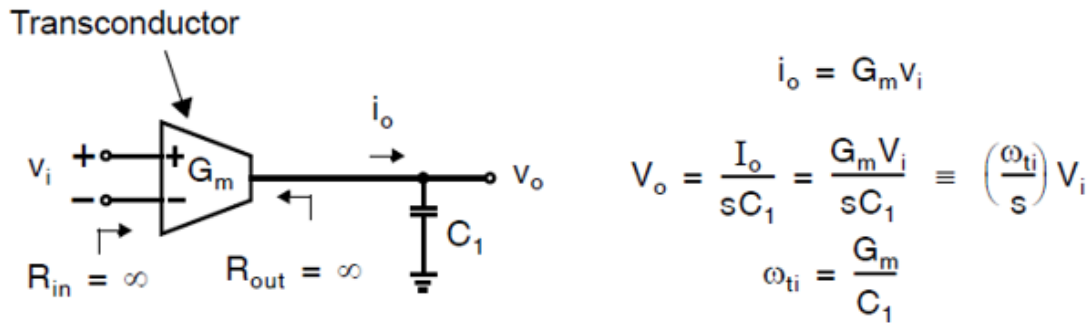
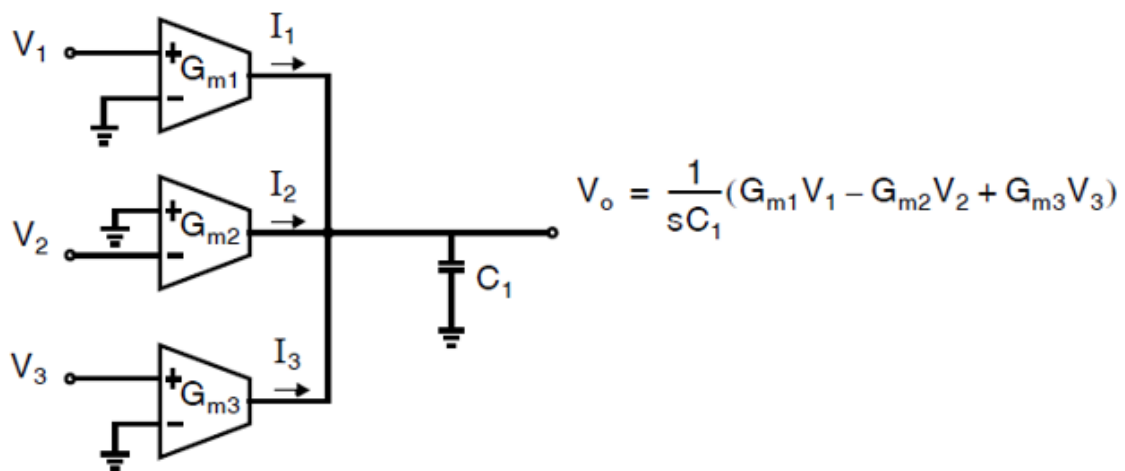
Así, vemos que el voltaje de salida es igual a la integración de la tensión de entrada diferencial multiplicada por la frecuencia de ganancia unitaria del integrador, la cual viene dada por

$$\omega_{ti} = \frac{g_m}{C_1} \quad (2.9)$$

Para realizar un circuito integrador / sumador más general, basta con conectar múltiples transconductores en paralelo ya que las corrientes de salida se suman entre sí. Un ejemplo de un circuito integrador / sumador de tres entradas se muestra en la figura 2.7.

2.5.2. Integradores tipo Fully Differential

Aunque los bloques precedentes han sido todos mostrados con señales de salida de tipo single ended, en la mayoría de las aplicaciones integradas, es deseable mantener las señales completamente diferenciales. Los circuitos completamente diferenciales tienen mejores propiedades de inmunidad al ruido y distorsión. Por lo tanto, los circuitos completamente diferenciales son el foco


 Figura 2.6: Integrador $g_m - C$ single ended

 Figura 2.7: Integrador sumador de tres entradas $g_m - C$ single ended

principal del resto de este trabajo.

Un transconductor completamente diferencial tiene dos salidas: una salida positiva (salida de corriente para una tensión de entrada positiva) y una salida negativa (corriente que fluye para una tensión de entrada positiva). Con este nuevo grado de libertad (que tiene dos salidas en vez de una sola), se puede realizar un integrador completamente diferencial de dos maneras distintas, como se muestra en la Fig. 2.8

Obsérvese que el integrador mostrado en la Fig. 2.8 (a) requiere un cuarto de la capacitancia necesaria para el integrador de la Fig. 2.8 (b) para lograr el mismo coeficiente integrador.

Aunque a primera vista, este aumento de tamaño parece ser una desventaja del circuito mostrado en la Fig. 2.8 (b), debe mencionarse que los circuitos completamente diferenciales requieren algún método de retroalimentación en modo común. Este requisito se debe al hecho de que, aunque la señal diferencial permanece estable debido a las conexiones de la red de realimentación del filtro, la señal en modo común es libre de variar si no se controla también usando algún circuito de realimentación.

Como resultado, también hay que preocuparse por la estabilidad del circuito de realimentación en modo común. Dado que la compensación de polos dominantes utilizando condensadores en los nodos de salida se utiliza a menudo para estabilizar la red de modo común, el integrador mostrado

en la Fig. 2.8 (b) tiene la ventaja de que los condensadores de integración, $2C_1$, También se puede utilizar para este propósito. Además, recuerde que el único condensador del integrador mostrado en la Fig. 2.8 (a) debe realizarse usando condensadores integrados, y por lo tanto existen capacidades parasitarias de la parte superior e inferior.

Dado que la capacidad parásita de la placa inferior puede ser bastante grande (hasta un 20 por ciento del valor de la capacitancia), para mantener la simetría, C_1 se realiza a menudo utilizando dos condensadores paralelos, como se muestra en la Fig. 2.9. Tomamos la combinación paralela de las dos capacitancias.

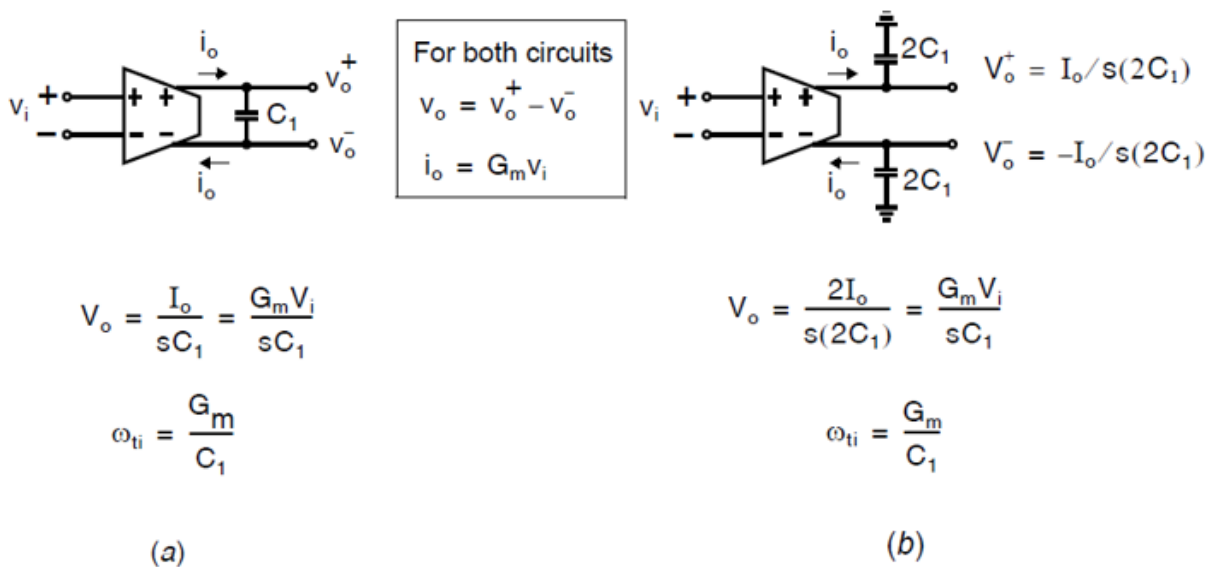


Figura 2.8: Integradores $g_m - C$ fully differential - a) con un capacitor b) con dos capacitores

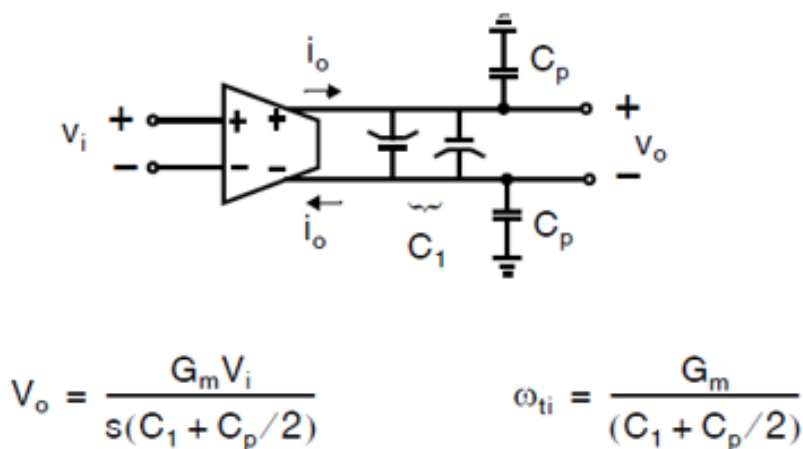


Figura 2.9: Integrador fully differential manteniendo la simetría e indicando las capacidades parasitarias



2.6. Estrategia de diseño

La estrategia de diseño utilizada para la realización del proyecto fue *Top-Down*. En el modelo top-down se formula un resumen general, sin especificar detalles. Cada parte del sistema se refina diseñando con mayor detalle. Cada parte nueva es entonces redefinida, cada vez con mayor detalle, hasta que la especificación completa es lo suficientemente detallada para validar el modelo.

El modelo top-down se diseña con frecuencia con la ayuda de cajas negras que hacen más fácil cumplir requisitos, aunque estas cajas negras no expliquen en detalle los componentes individuales.

Esta técnica nos permitió comenzar por los requerimientos del filtro y así avanzar hasta llegar a última instancia al diseño de los circuitos de sintonización pasando por el diseño del propio transductor.

En la figura 2.10 podemos observar la estructura de diseño mencionada.

A lo largo de este trabajo se trató de seguir tanto como se pudo los lineamientos de la figura 2.10.

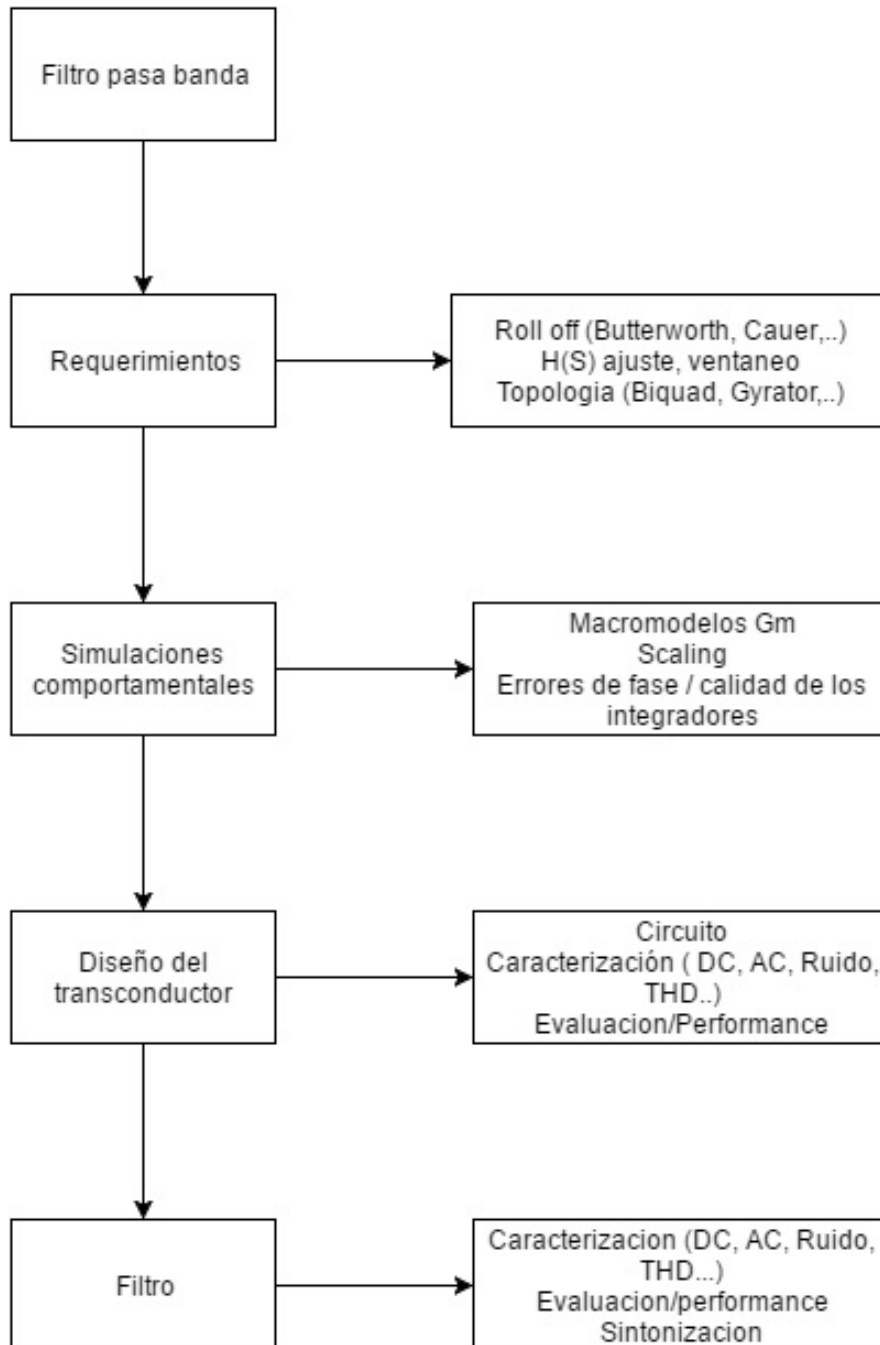


Figura 2.10: Diseño Top-Down



Capítulo 3

Propuestas de diseño

En esta sección se mostrarán las dos alternativas de diseño que se pensaron para implementar el filtro y se presenta una justificación del por qué se optó por la segunda alternativa.

3.1. Primer intento de diseño: Filtro Elíptico Tipo Ladder

Inicialmente en el proyecto, se tenía pensado realizar un filtro con una configuración tipo Ladder (escalera).

Este tipo de filtro se lograría sintetizar a partir de la función de transferencia de un Chebyshev pasa bajo, que puede ser extraída de un libro como el Gobind Daryanani - Síntesis De Filtros. [5]. De estas tablas se extrae el filtro que se desee.

Luego de elegir el deseado, se procede a realizar la síntesis, y luego una transformación en frecuencia para convertir el filtro a su versión pasa banda.

3.1.1. Diseño del filtro pasivo

Los parámetros de diseño del filtro deseado son:

- $Pendiente = 120 \text{ dB/dec}$ (orden 6).
- $A_{max} = 0,25 \text{ dB}$ (Ripple en banda de paso).
- $f_{B1} = 10,2 \text{ MHz}$.
- $f_{B2} = 11,2 \text{ MHz}$.
- $f_m = 10,7 \text{ MHz}$.
- $R = 50\Omega$.

3.1.2. Función de Aproximación

Para la síntesis de filtros a través de su función de transferencia, es necesario primero ser capaz de generar dicha función de transferencia según los parámetros que se deseen del filtro.

Como la función de transferencia de un filtro ideal no puede generarse ya que se pretende que se tenga atenuación 0 en banda de paso, atenuación infinita en banda de rechazo, una pendiente infinita entre la banda de rechazo y la de paso y ripple 0 en banda pasante.

Estas funciones de transferencia no son realizables tampoco debido a que no son causales, es decir, abarcan desde $-\infty$ a $+\infty$. Entonces lo que se hace es aplicar la teoría de síntesis de filtros utilizando funciones de aproximación, consiguiendo una función pasa bajo del filtro y luego haciendo la correspondiente transformación en frecuencia.

3.1.2.1. Filtro Chebyshev

Como se busca realizar un filtro de 6to orden y se quiere una transición veloz, es decir una pendiente mas abrupta en la región de transición, se opto por elegir un filtro de tipo Chebyshev.

Las características mas importantes de un filtro Chebyshev son:

- Transición mas abrupta que un filtro Butterworth del mismo orden pero mas suave que un elíptico.
- Ripple constante y mayor que los filtros Butterworth, pero menor ripple que un filtro elíptico.
- Minimiza el error entre el filtro ideal y el filtro dentro de la banda de paso.

La función de aproximación de Chebyshev puede encontrarse en cualquier bibliografía de síntesis de filtros, no se explicará en detalle cómo se obtiene la función de transferencia, en su lugar se utilizarán las tablas de polinomios de Chebyshev como se ven en la Figura 3.1 o bien extrayendo un filtro pasa bajo base de una tabla de filtros con impedancia de entrada y salida si se desea evitar cálculos.

Se verá que para el primer diseño del filtro se utilizo un genérico extraído de tabla y transformado en frecuencia, mientras que para el diseño final se calculo la función de transferencia utilizando los polinomios de Chebyshev.

(a) $A_{\max} = 0.25$ dB

n	Numerator of $H(s)$	Denominator Constant K
1	$s + 4.10811$	4.10811
2	$s^2 + 1.79668s + 2.11403$	2.05405
3	$(s^2 + 0.76722s + 1.33863)(s + 0.76722)$	1.02702
4	$(s^2 + 0.42504s + 1.16195)(s^2 + 1.02613s + 0.45485)$	0.51352
5	$(s^2 + 0.27005s + 1.09543)(s^2 + 0.70700s + 0.53642)(s + 0.43695)$	0.25676

Figura 3.1: Tabla de polinomios de Chebyshev para atenuación máxima de 0,25 dB en banda de paso

Como estos polinomios son los referidos a la función de transferencia de un filtro pasa bajos normalizados en frecuencia, es necesario realizar los siguientes pasos para obtener la función de transferencia adecuada para el filtro que se desea sintetizar:

- Los filtros pasa bajo son de la mitad del orden del pasa banda equivalente, es decir que si se desea un pasa banda de orden 6, es necesario partir de la función de transferencia del pasa bajo de orden 3.
- Una vez elegida la función pasa bajo, se debe realizar la transformación en frecuencia necesaria para convertirlo en pasa banda. Esto es equivalente a reemplazar en el polinomio $s = \frac{S^2 + \omega_0^2}{BS}$ donde ω_0 es la frecuencia central del filtro pasa banda ($\sqrt{\omega_{r1}\omega_{r2}}$) y B es el ancho de banda ($\omega_{r2} - \omega_{r1}$).

Entonces se elige el polinomio de orden 3 para poder obtener una función de transferencia de orden 6, dicho polinomio es:

$$T(s) = \frac{1,02702}{(s^2 + 0,76722s + 1,33863)(s + 0,76722)} \quad (3.1)$$

Si se realiza la transformación en frecuencia $s = \frac{S^2 + \omega_0^2}{BS}$:

$$T(s) = \frac{1,02702}{\left[\left(\frac{S^2 + \omega_0^2}{BS}\right)^2 + 0,76722\frac{S^2 + \omega_0^2}{BS} + 1,33863\right] \left[\frac{S^2 + \omega_0^2}{BS} + 0,76722\right]} \quad (3.2)$$

Expandiendo los polinomios y reemplazando los valores de ω_0 y B:

$$T(s) = \frac{2,548x10^{20}S^3}{S^6 + 9,641x10^6S^5 + 1,364x10^{16}S^4 + 8,741x10^{22}S^3 + 6,163x10^{31}S^2 + 1,969x10^{38}S + 9,234x10^{46}} \quad (3.3)$$

La magnitud de la respuesta en frecuencia se puede observar valuando dicha función en Matlab, se puede ver más claramente en la Figura 3.2.

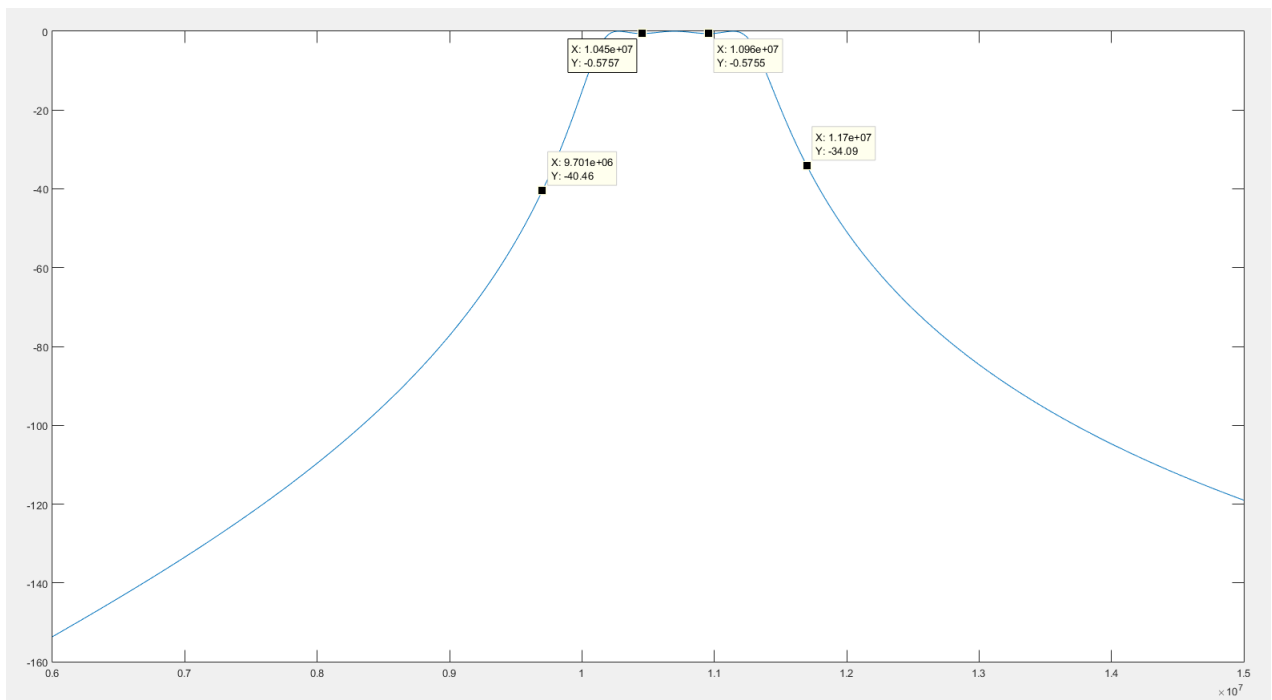


Figura 3.2: Respuesta en frecuencia de la función de transferencia

3.1.3. Transformación del filtro pasa bajo a pasa banda

Si el filtro pasivo pasa bajo se sintetiza para una impedancia de entrada y salida de 50Ω , es decir $R_r = 50\Omega$.

Y extrayendo los valores de capacitancia e inductancia de una tabla de filtros, se obtiene la siguiente topología:

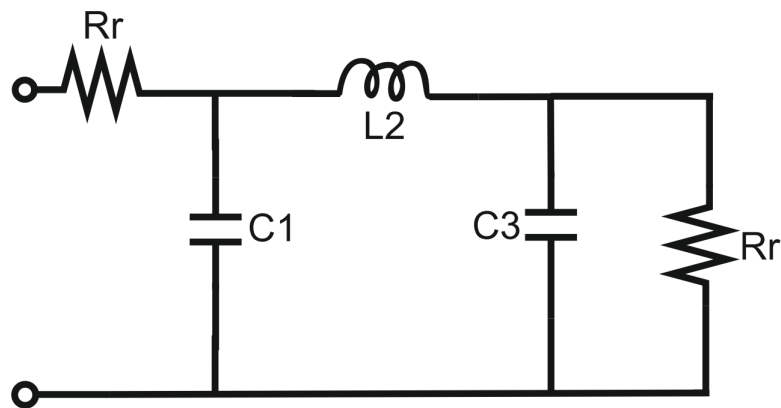


Figura 3.3: Topología Ladder Pasa Bajo 3^o orden

Los valores de interés son:

- $C_1 = 1,304F$.
- $L_2 = 1,146Hy$.
- $C_3 = 1,304F$.

Usando el cambio de pasa bajo a pasa banda explicado en la Figura 3.4, extraída del libro de Zverev - Handbook of filter synthesis [29].

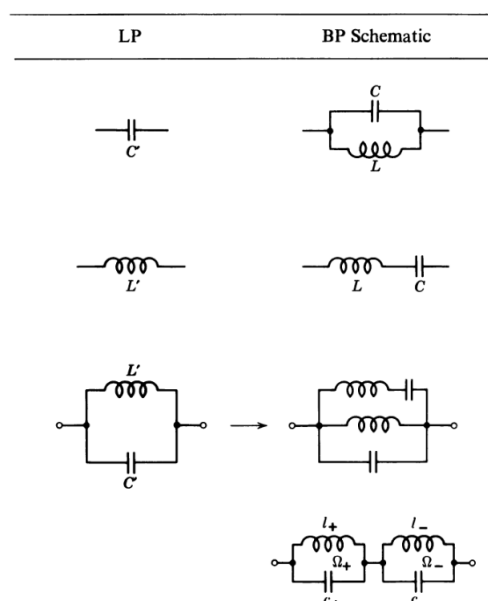


Figura 3.4: Cambio en los componentes de un filtro pasa bajo a un pasa banda



Los capacitores de la topología final que provienen de transformar un capacitor se calculan como:

$$C'_i = aC_i \frac{1}{R_r \omega_r} \quad (3.4)$$

Y los inductores como:

$$L'_i = \frac{1}{aC_i} \frac{R_r}{\omega_r} \quad (3.5)$$

Los capacitores de la topología final que provienen de transformar un inductor se calculan como:

$$C'_i = \frac{1}{aL_i} \frac{1}{R_r \omega_r} \quad (3.6)$$

Y los inductores como:

$$L'_i = aL_i \frac{R_r}{\omega_r} \quad (3.7)$$

En estas ecuaciones, el valor a , se obtiene como:

$$a = \frac{\sqrt{f_1 f_2}}{f_2 - f_1} = 10,7 \quad (3.8)$$

Con las ecuaciones desde 3.4 a 3.7 y los valores de capacitores e inductancias extraídos de la síntesis, se procede a calcular el valor desnormalizado de cada elemento:

$$C'_1 = \frac{1}{aL_1} \frac{1}{R_r \omega_r} = 4,15nF \quad (3.9)$$

$$L'_1 = aL_1 \frac{R_r}{\omega_r} = 53,44nHy \quad (3.10)$$

$$C'_2 = aC_1 \frac{1}{R_r \omega_r} = 24,31pF \quad (3.11)$$

$$L'_2 = \frac{1}{aC_1} \frac{R_r}{\omega_r} = 9,12Hy \quad (3.12)$$

$$C'_3 = \frac{1}{aL_3} \frac{1}{R_r \omega_r} = 4,15nF \quad (3.13)$$

$$L'_3 = aL_3 \frac{R_r}{\omega_r} = 53,44nHy \quad (3.14)$$

El filtro pasivo final es, con las impedancias correspondientes en las terminales de entrada y de salida, el de la Figura 3.5:

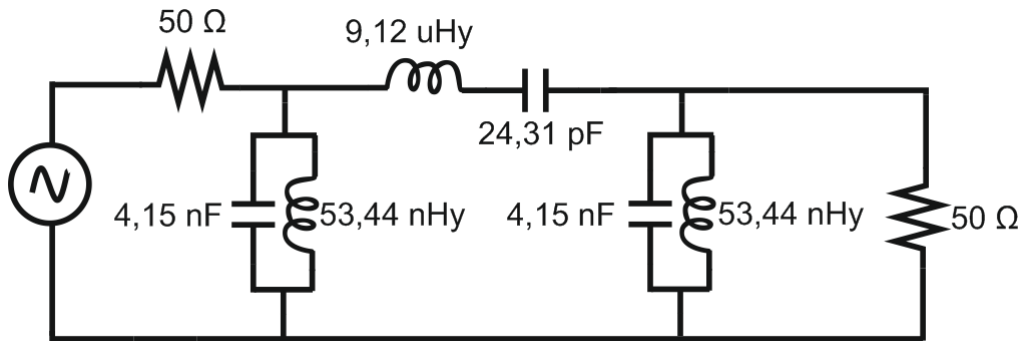


Figura 3.5: Filtro pasivo final pasa banda de 6º orden

3.1.4. Simulación del filtro pasivo pasa banda

Usando el software de simulación de Synopsys, se procede a comprobar que la respuesta en frecuencia sea la adecuada.

El circuito que se simuló fue el de la Figura 3.6

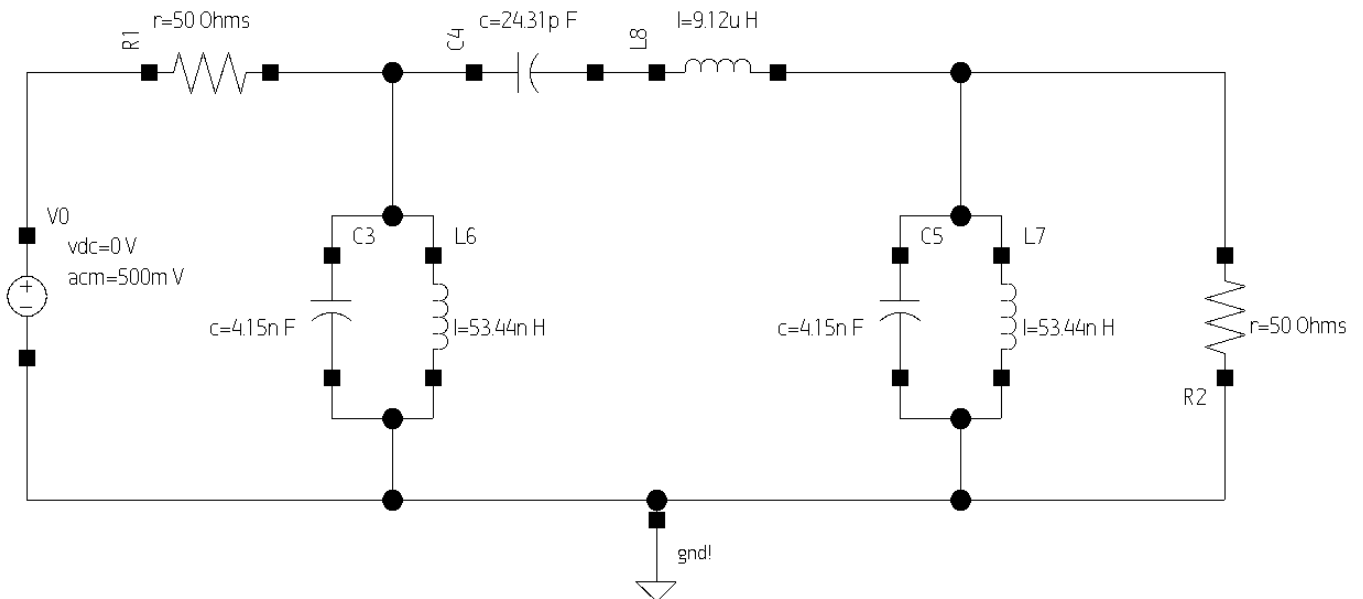


Figura 3.6: Filtro pasivo simulado

Se corrió un barrido en AC desde 100 Hz hasta 200 MHz (pasando una década después de f_m) y el resultado de la simulación se puede apreciar en las Figuras 3.7 a 3.11.

En la Figura 3.7 se puede observar la respuesta en frecuencia en todo el espectro simulado, claramente el filtro está corrido exactamente 6 dB, pero respeta el ancho de banda, el ripple en banda de paso y la atenuación de 120 dB una década antes y después de la frecuencia central, por lo tanto si se utilizara un amplificador de 6 dB a la salida, el filtro sería lo esperado.

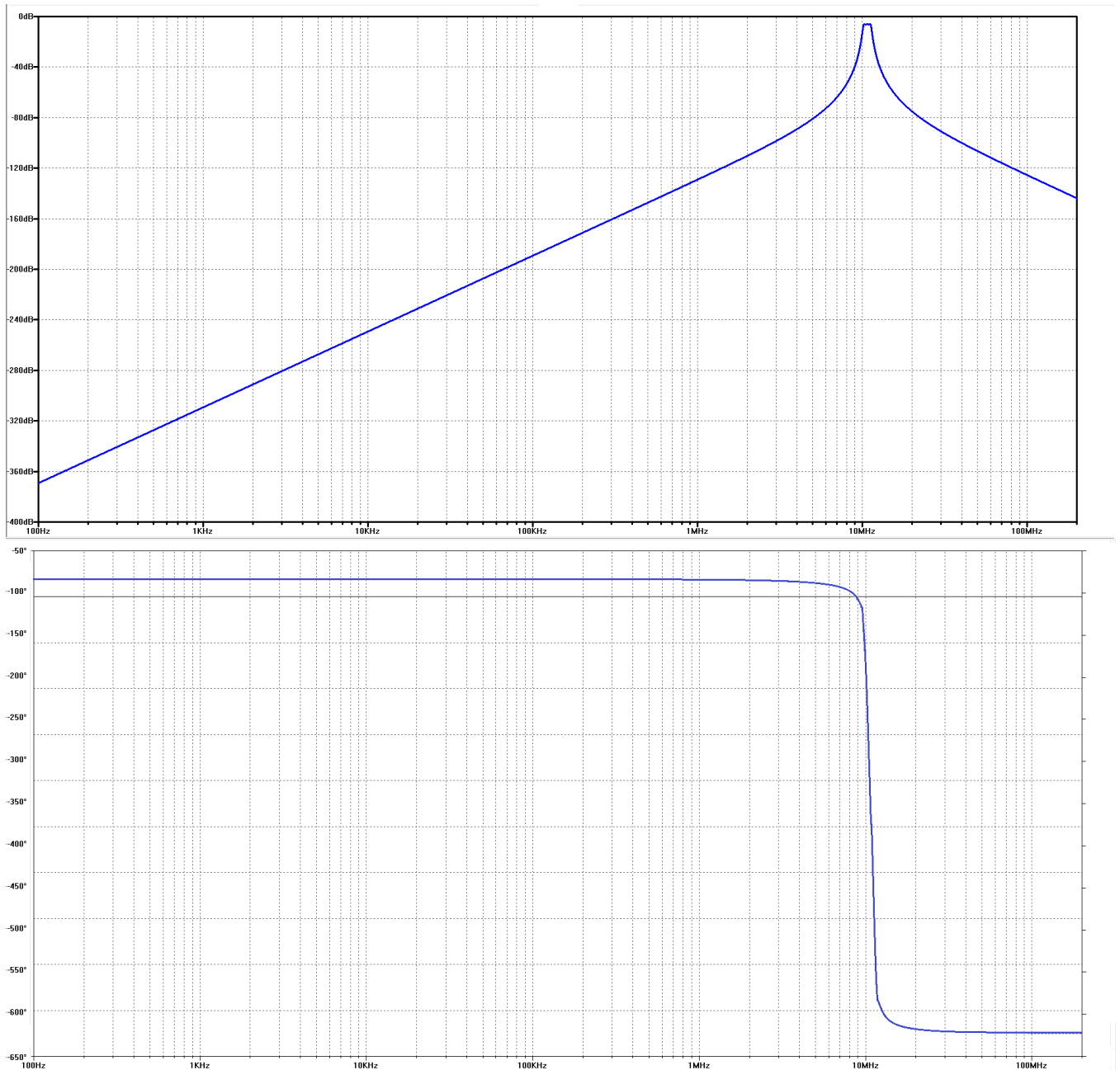


Figura 3.7: Respuesta en frecuencia

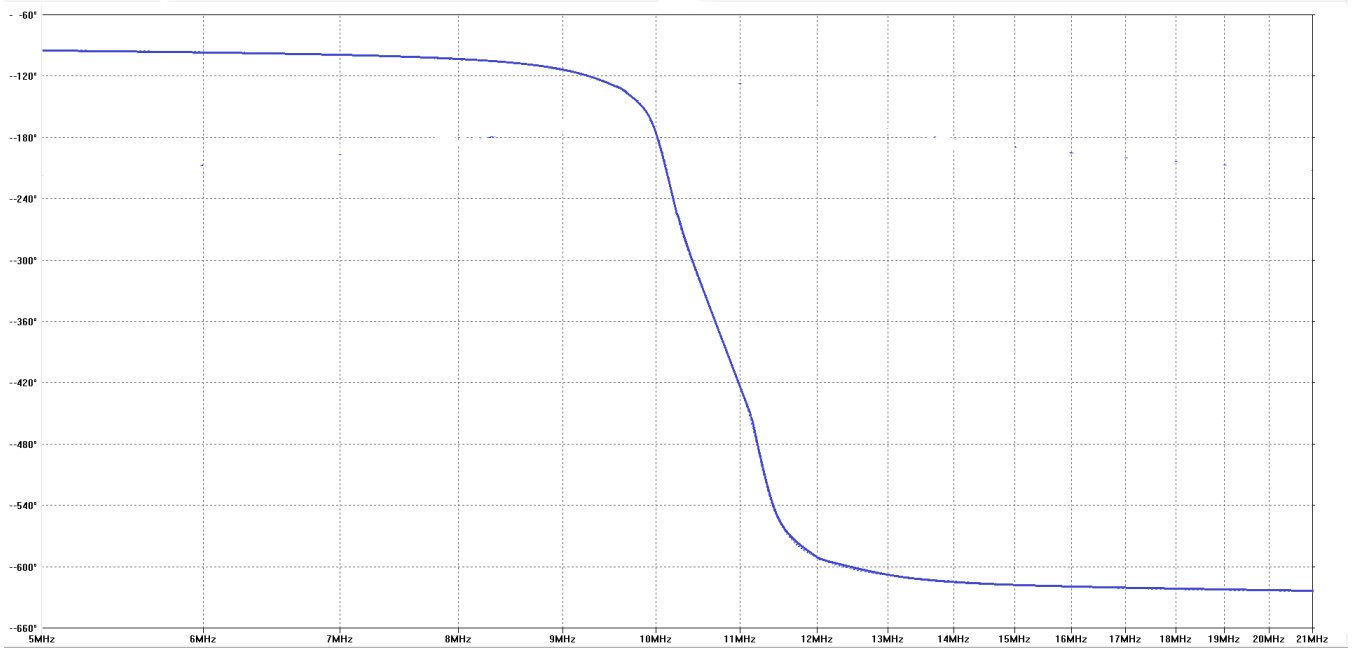


Figura 3.8: Fase lineal en banda de paso

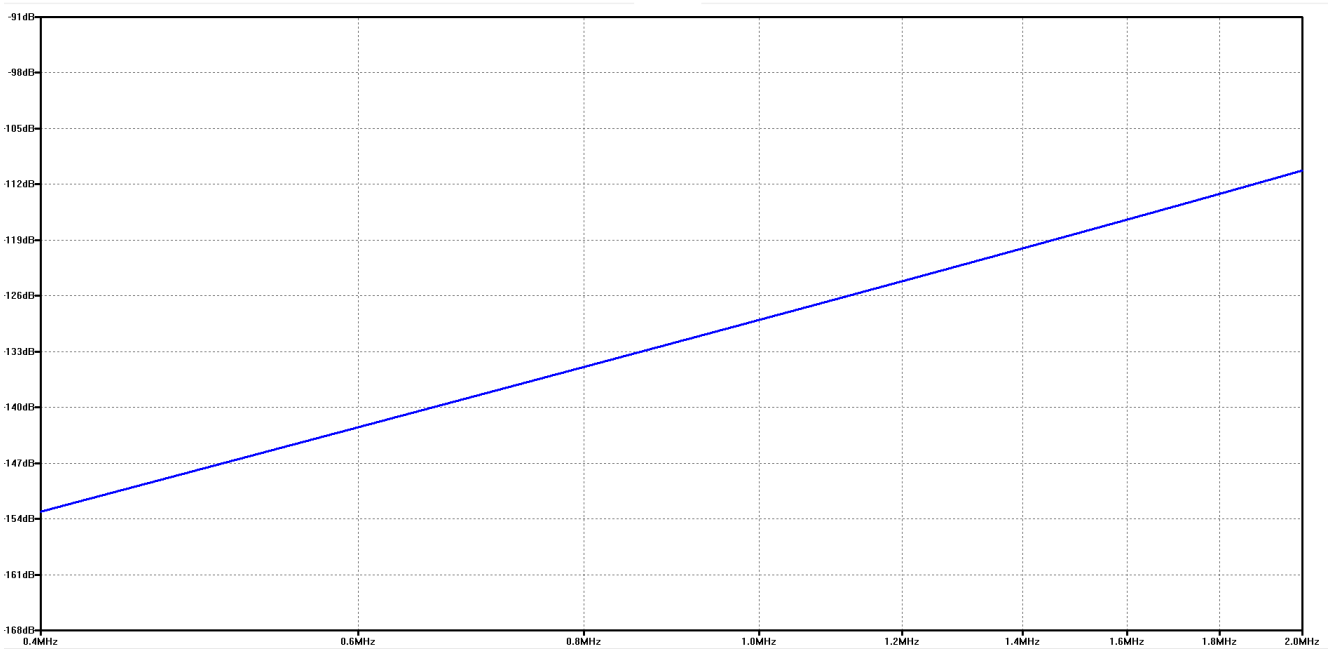


Figura 3.9: Atenuación @1,07 MHz

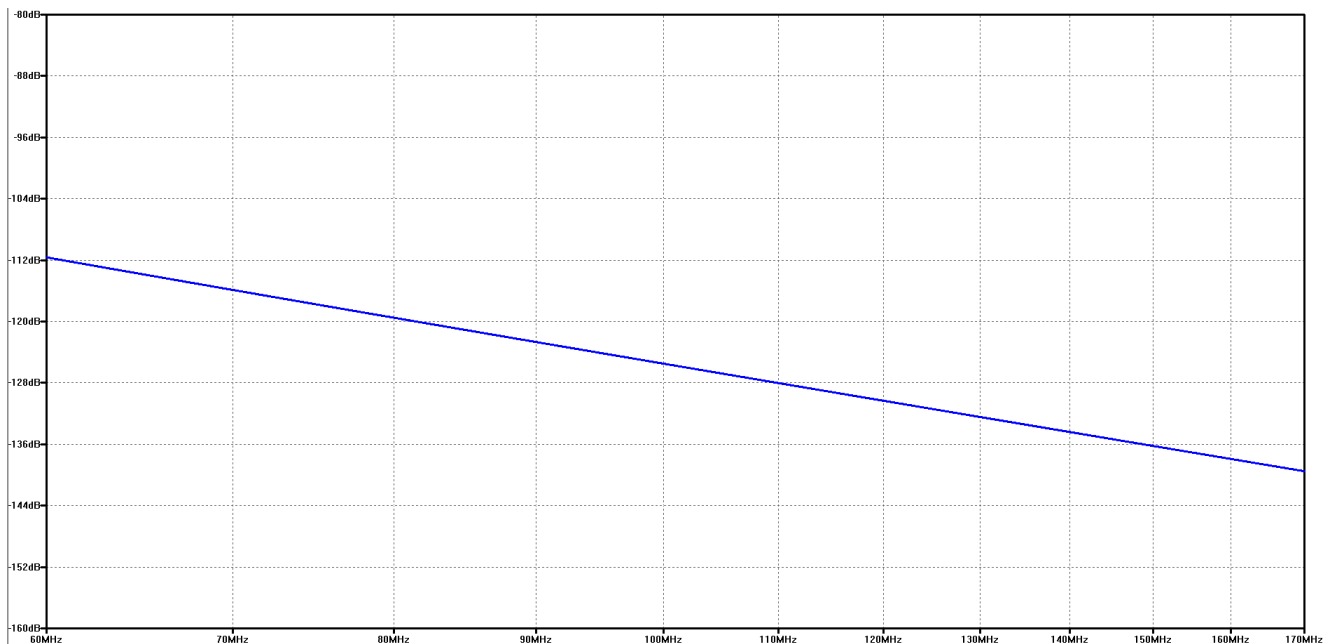


Figura 3.10: Atenuación @107,0 MHz

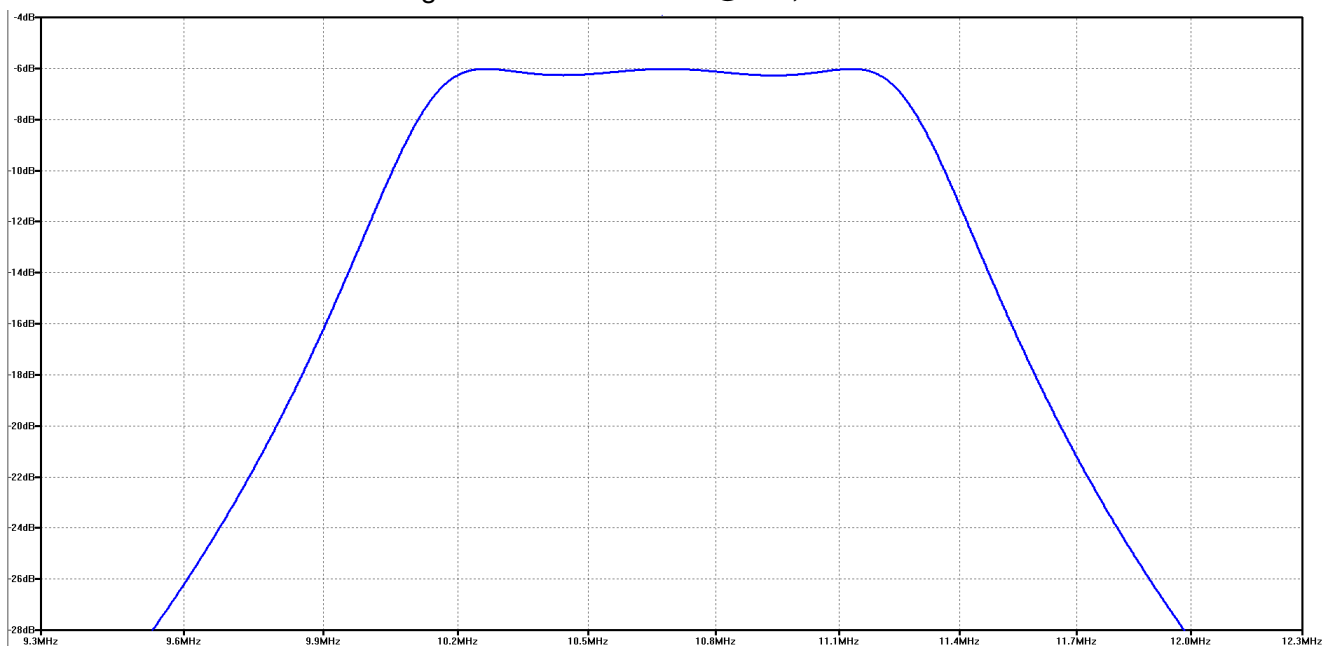


Figura 3.11: Atenuación en banda de paso

3.2. Realización del filtro Ladder con transconductores

Si se desea realizar el filtro Ladder se puede optar por dos caminos: simular cada elemento pasivo con giradores realizados con capacitores y transconductores, o hacer un relevamiento de variables de estado y describir cada bloque con su equivalente g_m -c.

3.2.1. Emulación de pasivos con Giradores de Impedancia

Realizar el filtro con giradores quiere decir cambiar cada Inductor y Resistencia con su equivalente g_m -C, ya sea a masa o flotante.

3.2.1.1. Giradores de impedancia

El equivalente g_m -C de un inductor a masa se puede observar en la Figura 3.12, mientras que el inductor flotante en la Figura 3.13.

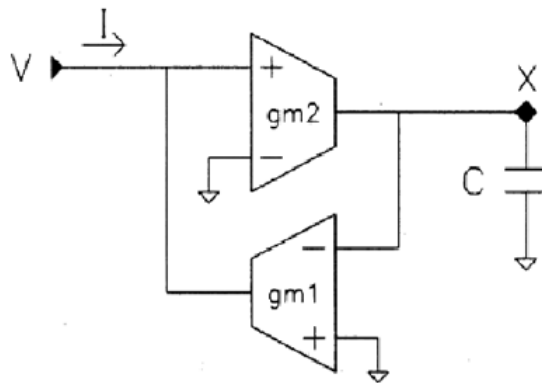


Figura 3.12: Girador de impedancias de un inductor a masa

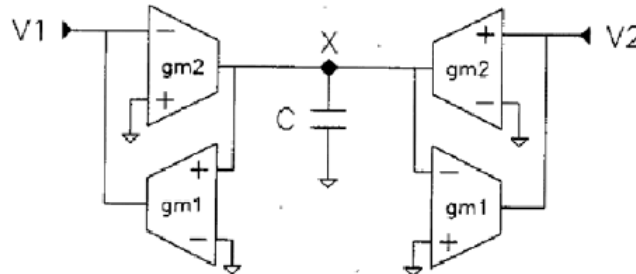


Figura 3.13: Girador de impedancias de un inductor flotante

Teniendo en cuenta el funcionamiento de un Amplificador de Transconductancia, se realizan los cálculos para demostrar el funcionamiento de los giradores.

$$V_X = V g_{m2} \frac{1}{sC} \quad (3.15)$$

$$-I = -V_X g_{m1} \quad (3.16)$$

Combinando ,se tiene:

$$I = g_{m1} g_{m2} V \frac{1}{sC} \quad (3.17)$$

$$\frac{V}{I} = \frac{C}{g_{m1} g_{m2}} s \quad (3.18)$$

Lo que hace que esta configuración emule a un inductor cuya inductancia vale:

$$L_{girador} = \frac{C}{g_{m1}g_{m2}} \quad (3.19)$$

En el caso del inductor flotante, se utiliza la misma configuración de forma espejada en el extremo X para levantar el punto de masa al que coloca C en el caso del inductor a masa, pero la inductancia del elemento es la misma que en el caso flotante.

Como en el esquemático de la Figura 3.5 se tienen 3 inductores, de los cuales 2 son flotantes, se necesitarían utilizar por lo menos 10 transconductores para los inductores.

3.2.1.2. Efecto de los capacitores flotantes y cómo removerlos

Además de los transconductores para los giradores de impedancia hay que tener en cuenta el efecto de los capacitores flotantes en la realización de un filtro g_m -c. Si se tienen capacitores flotantes, estos acarrearán capacitancias parásitas como se puede apreciar en la Figura 3.14.

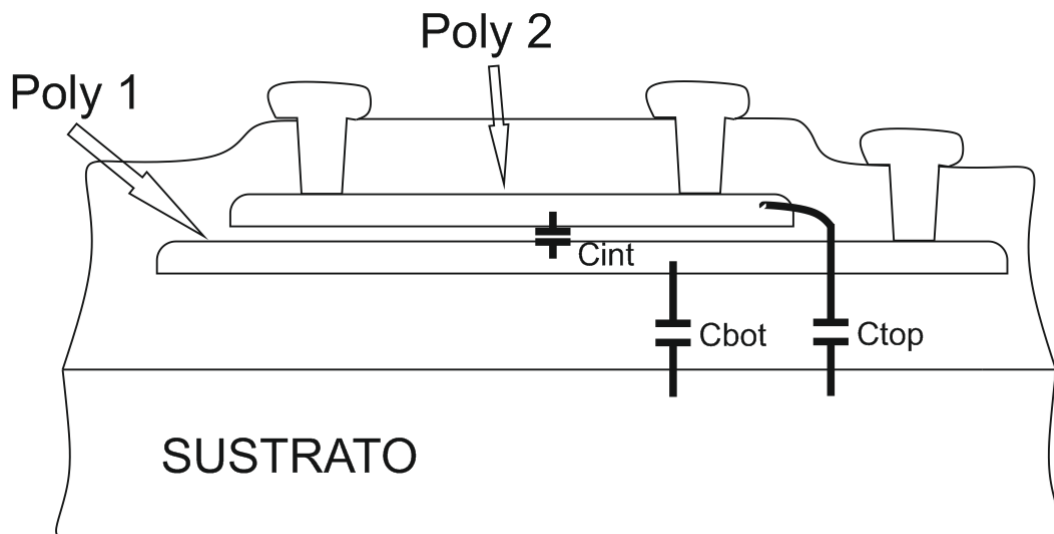


Figura 3.14: Capacitor CMOS flotante con sus capacitancias parásitas

Estas capacitancias parásitas pueden afectar la respuesta en frecuencia del filtro a medida que la frecuencia aumenta, por lo tanto es mejor evadirlas por seguridad. Existen varios métodos para eliminar las capacitancias parásitas, por ejemplo utilizando configuraciones g_m -AO-c o haciendo un girador de impedancias de un capacitor flotante.

Como en este Trabajo Final de Grado nos limitamos al diseño de Transconductores, no se adentró dentro de la alternativa de usar un Amplificador Operacional para eliminar las capacitancias parásitas, por lo tanto se explicará como realizar un girador de impedancia de un capacitor flotante en su lugar.

3.2.1.3. Girador de impedancia de un capacitor flotante

Para hacer el girador de un capacitor flotante es necesario utilizar 5 transconductores. El principio es el mismo que al hacer un girador de un inductor, la idea simplificada del girador de un capacitor a masa se presenta en la Figura 3.15.

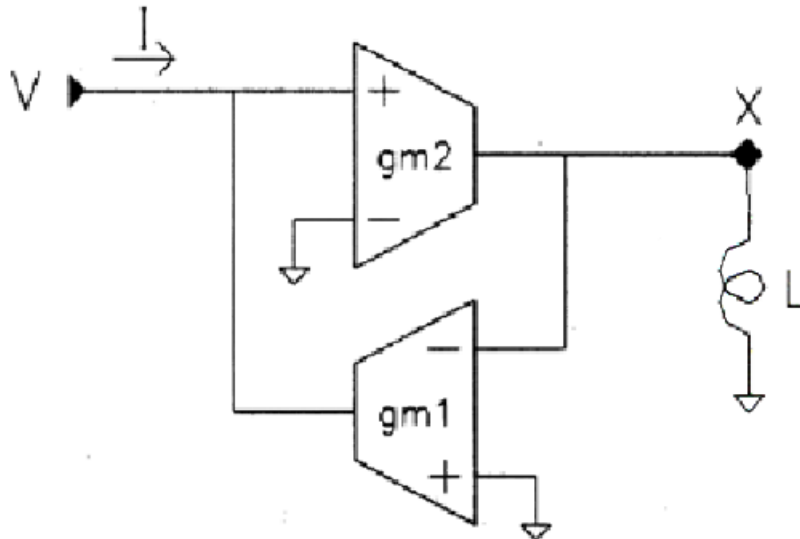


Figura 3.15: Girador de un capacitor a masa

Los cálculos para demostrar que esto es efectivamente un capacitor a masa se realizan a continuación:

$$V_X = V g_{m2} L s \quad (3.20)$$

$$-I = -V_X g_{m1} \quad (3.21)$$

Combinando, se tiene:

$$I = g_{m1} g_{m2} V s L \quad (3.22)$$

$$\frac{V}{I} = \frac{1}{s g_{m1} g_{m2} L} \quad (3.23)$$

Lo que hace que esta configuración emule a un capacitor cuya capacitancia vale:

$$C_{girador} = g_{m1} g_{m2} L \quad (3.24)$$

Ahora, el inductor a masa de la Figura 3.15 se cambia por su girador equivalente, es decir que el circuito final del capacitor a masa como girador se observa en la Figura 3.16.

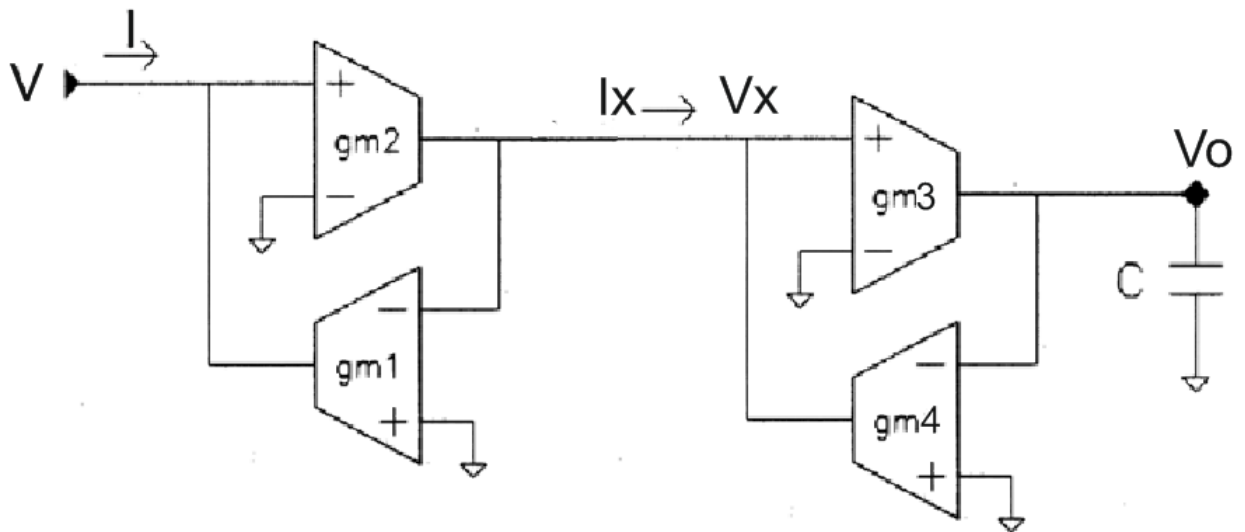


Figura 3.16: Girador de un capacitor a masa completo

Si se realizan los cálculos para comprobar que efectivamente se trata del girador de un capacitor a masa se ve que:

$$I_X = V g_{m2} \quad (3.25)$$

$$I = V_X g_{m1} \quad (3.26)$$

$$V_o = V_X g_{m3} \frac{1}{sC} \quad (3.27)$$

$$-I_X = -V_o g_{m4} \quad (3.28)$$

Combinando, se tiene:

$$I_X = V_o g_{m4} = V g_{m2} \quad (3.29)$$

$$V g_{m2} = V_X g_{m3} g_{m4} \frac{1}{sC} \quad (3.30)$$

$$V g_{m2} = \frac{I}{g_{m1}} g_{m3} g_{m4} \frac{1}{sC} \quad (3.31)$$

$$\frac{V}{I} = \frac{g_{m3} g_{m4}}{g_{m1} g_{m2} C} \frac{1}{s} \quad (3.32)$$

Lo que resulta en un capacitor de capacitancia:

$$C_{girador} = \frac{g_{m1} g_{m2}}{g_{m3} g_{m4}} C \quad (3.33)$$

Esto básicamente es un capacitor variable con g_m , pero todavía se encuentra colocado a masa en un extremo, para levantar ese punto es necesario espejarlo como se hizo anteriormente con el inductor flotante.

El circuito propuesto para el girador de un capacitor flotante es entonces el que se ve en la Figura 3.17.

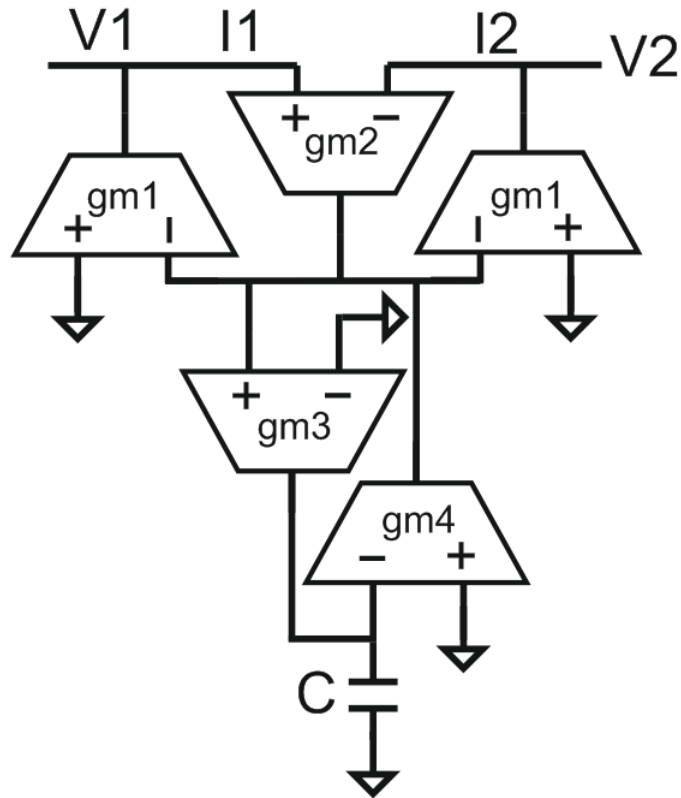


Figura 3.17: Girador de un capacitor flotante completo



Figura 3.18: Circuito equivalente

3.2.1.4. Filtro activo implementado con g_m -C

El filtro pasivo, finalmente realizado con g_m -C (activo) resulta como en la Figura 3.19. Los detalles de qué sección emula cada parte del circuito se detallan en la Figura 3.20.

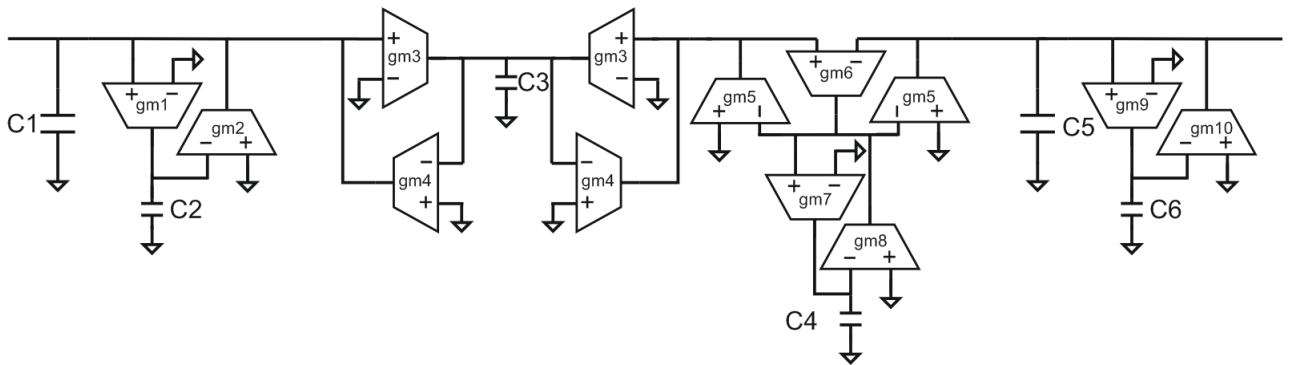


Figura 3.19: Filtro final realizado con giradores de impedancia

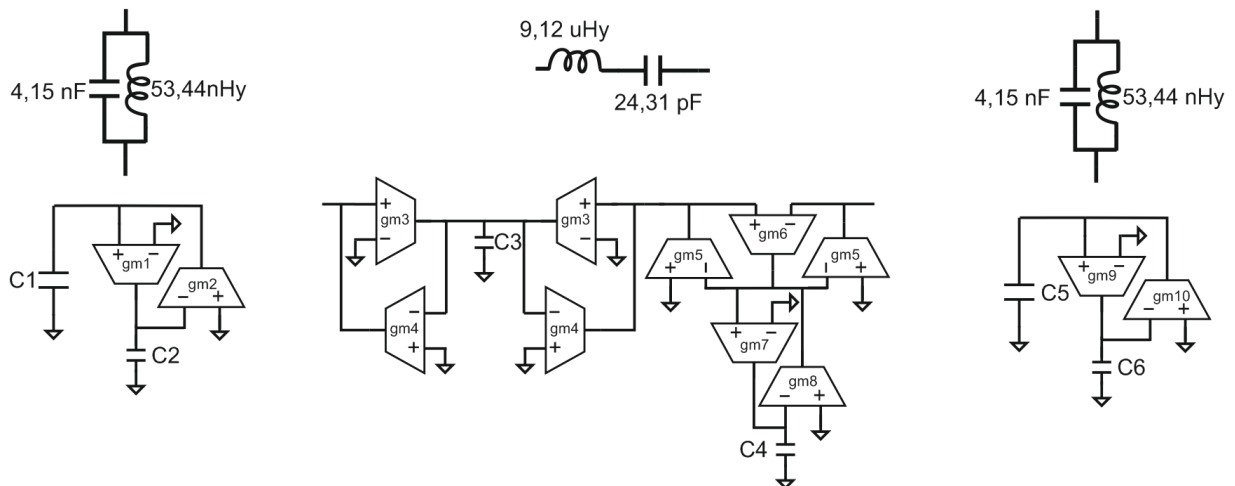


Figura 3.20: Detalle de cada sección del circuito final

Los valores de cada componente se pueden observar en la Tabla 3.1.

Estos valores se calcularon basados en las ecuaciones de los giradores de impedancia, eligiendo los valores de transconductancia lo más cercanos entre sí posibles, y manteniendo los valores de capacitancia en el orden de los nano faradios.

Se puede ver que para la síntesis del filtro con este método es necesario utilizar 13 transconductores.

Componente	Valor	Componente	Valor	Componente	Valor	Componente	Valor
g_{m1}	100mS	g_{m5}	10mS	g_{m9}	100mS	C_3	9,12nF
g_{m2}	100mS	g_{m6}	10mS	g_{m10}	100mS	C_4	2,43nF
g_{m3}	10mS	g_{m7}	10mS	C_1	4,15nF	C_5	4,15nF
g_{m4}	100mS	g_{m8}	10mS	C_2	0,534nF	C_6	0,534nF

Tabla 3.1: Tabla con los valores de los componentes

Si se simula el filtro con transconductores ideales (una fuente de corriente controlada por tensión o una celda en Verilog-a) en el software , se puede observar la respuesta en frecuencia del

filtro.

El esquemático del circuito se puede ver en la Figura 3.21.

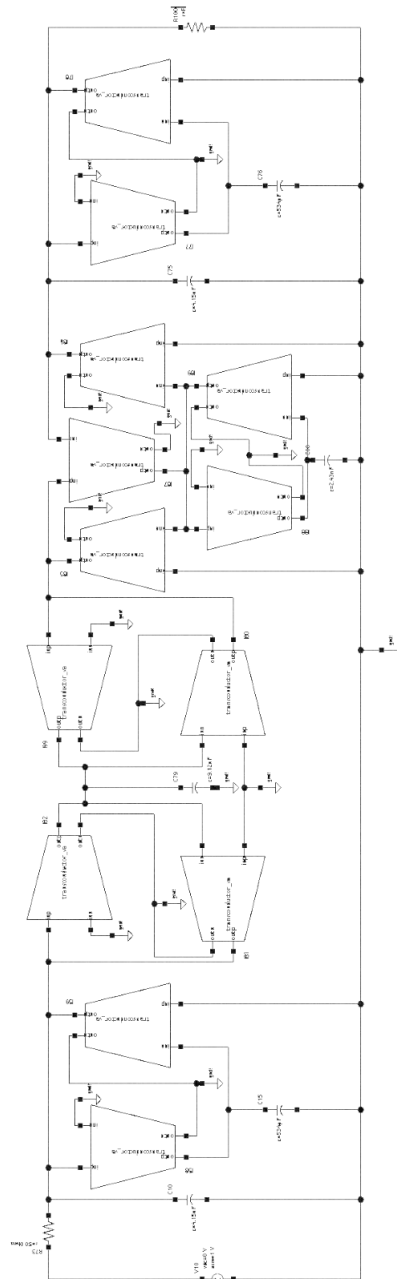


Figura 3.21: Esquemático del filtro con giradores de impedancia

Se corrió un barrido en AC desde 100 Hz hasta 200 MHz (pasando una década después de f_m) y el resultado de las simulaciones se puede apreciar en las Figuras 3.22 a 3.24.

En la Figura 3.22 se puede observar la respuesta en frecuencia en todo el espectro simulado, se observa que la fase se comporta como lo esperado y que no ocurre ninguna anomalía en banda de paso ni en banda de rechazo, excepto una atenuación de 6 dB en banda de paso, que puede ser solucionada utilizando un amplificador de a la salida, esto se puede observar en la Figura 3.24.



Se puede apreciar la linealidad de la fase en la banda de paso en la Figura 3.23.

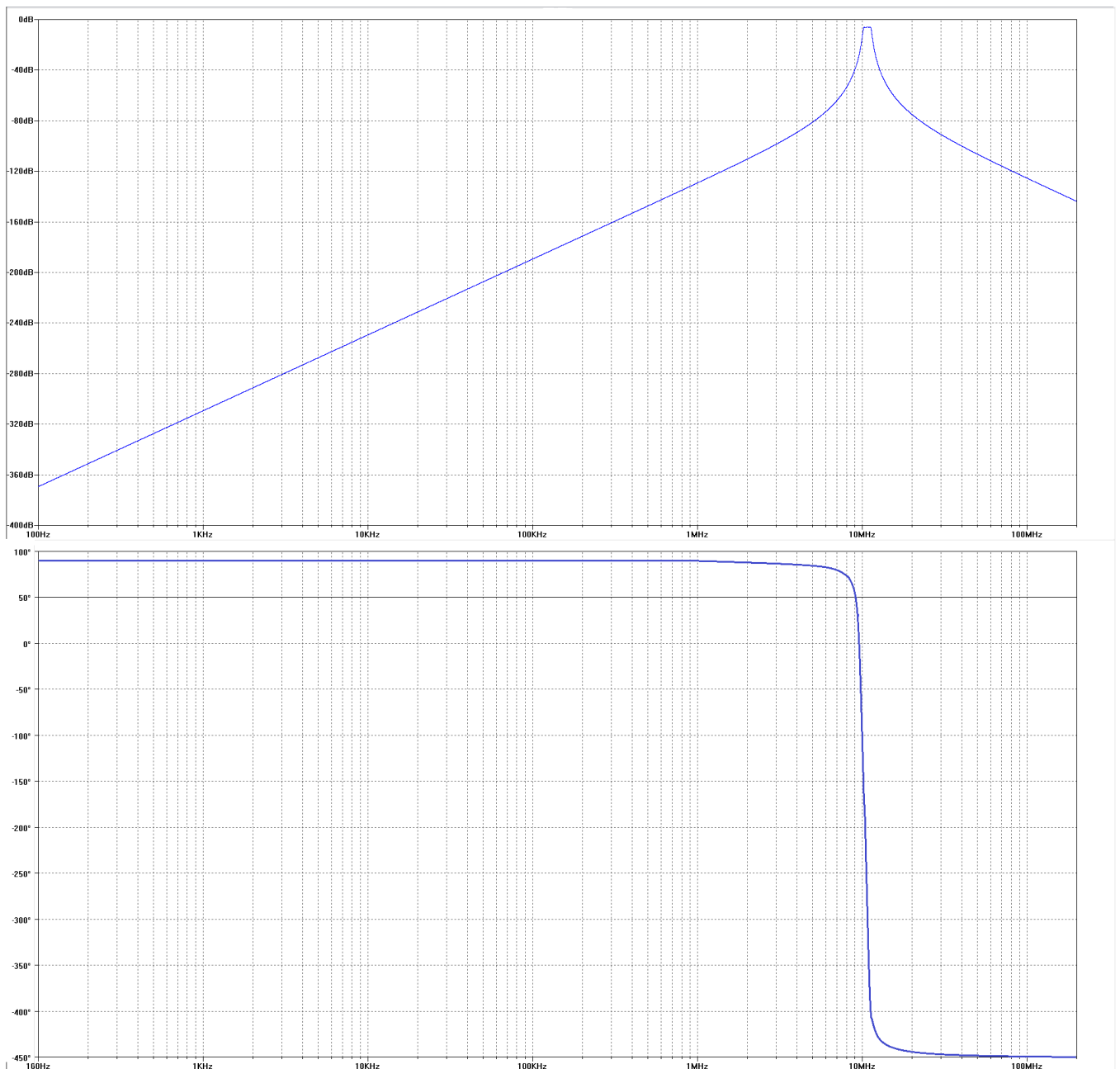


Figura 3.22: Respuesta en frecuencia

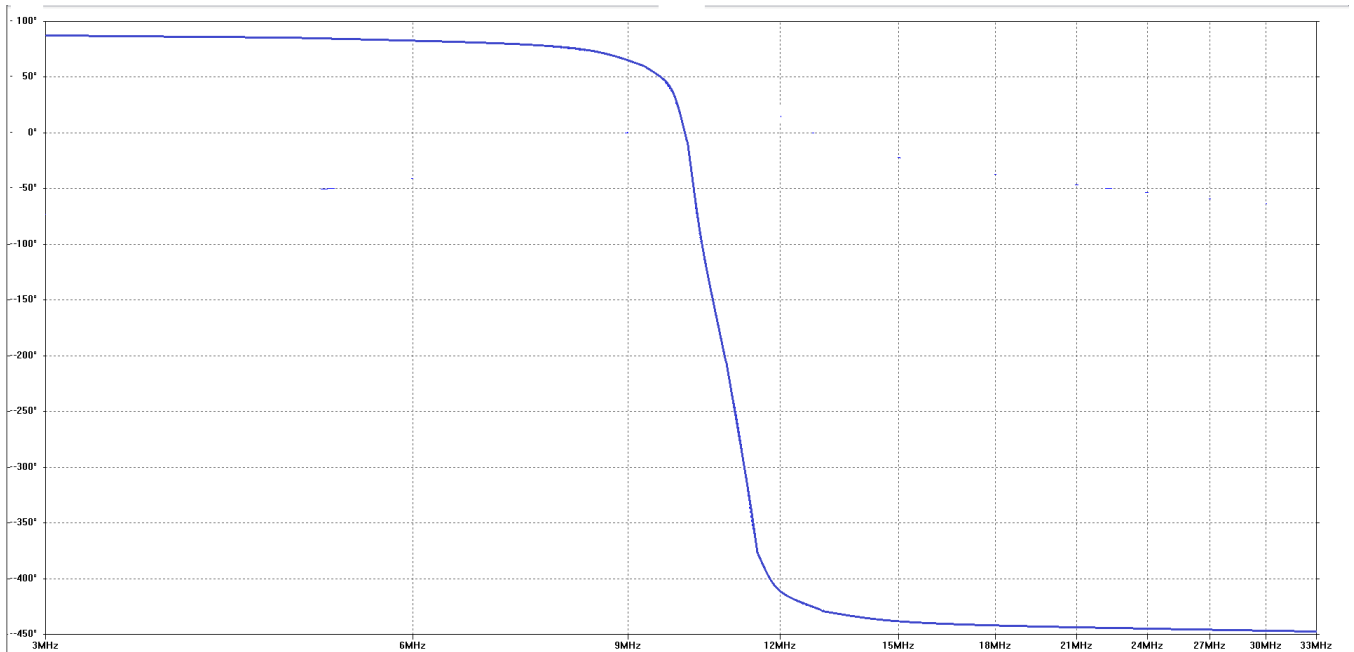


Figura 3.23: Fase lineal en banda de paso

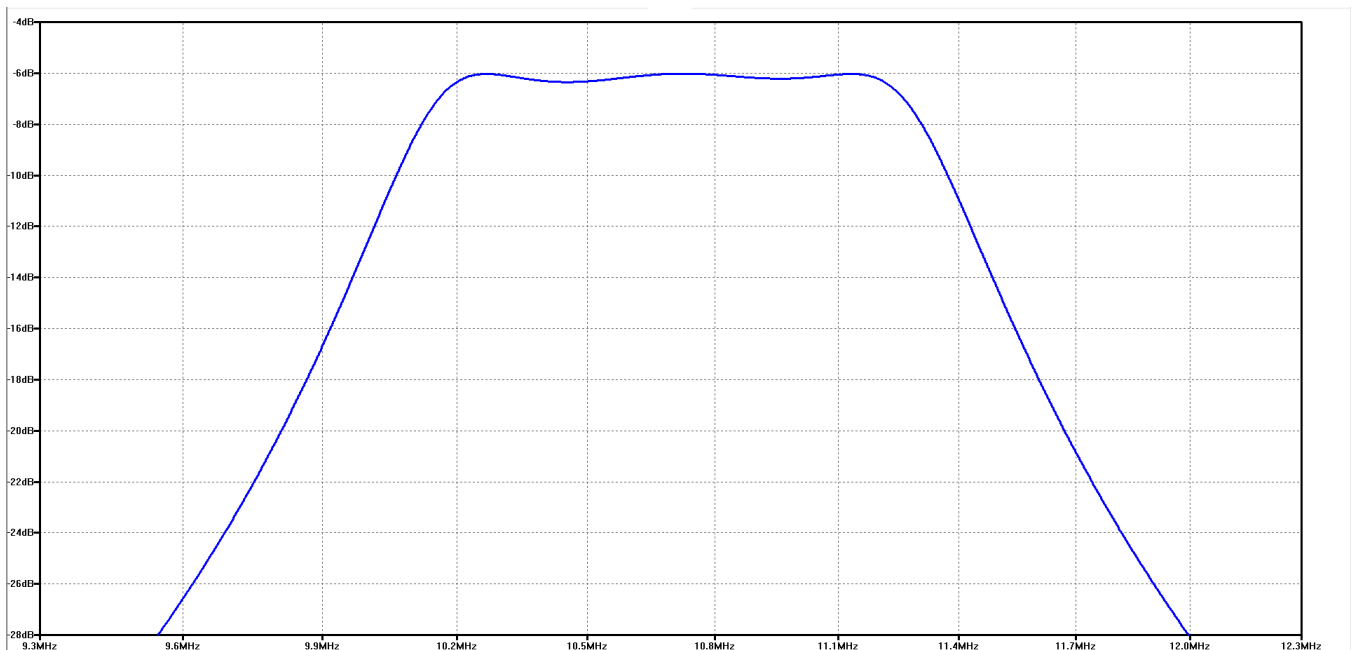


Figura 3.24: Atenuación en banda de paso

3.2.2. Síntesis del filtro utilizando variables de estado

Para realizar el filtro utilizando variables de estado, es necesario volver al esquemático del filtro pasivo y tomar las tensiones del circuito como nuestra variable de estado.

3.2.2.1. Planteo de ecuaciones y diagrama de estados

En la Figura 3.25, se puede observar las tensiones que se utilizarán como variables de estado sobre el circuito propuesto.

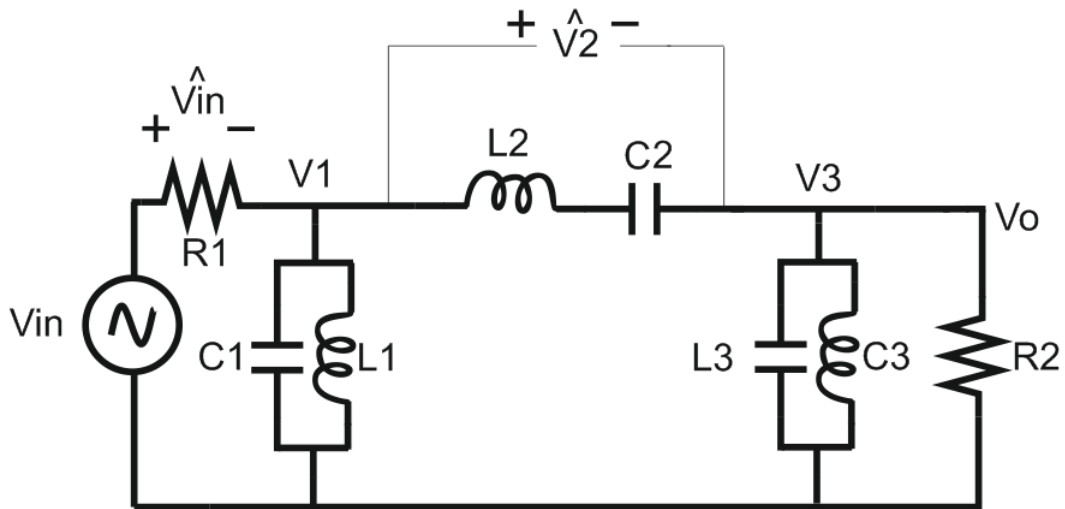


Figura 3.25: Filtro con sus tensiones como variable de estado

Con las tensiones marcadas sobre el circuito, se procede a relevar las variables de estado para poder realizar un diagrama y luego poder relevar un esquemático con Transconductores a partir de él. Nótese que se utilizara un valor R que no aparece sobre el esquemático, esta resistencia es denominada resistencia fantasma, de valor arbitrario cuyo único propósito es el de permitirnos modelar las corrientes del circuito como tensiones.

Los cálculos realizados fueron los siguientes:

$$\hat{V}_{in} = (V_1 - V_{in}) \frac{R}{R_1} \quad (3.34)$$

$$V_1 = (\hat{V}_{in} - \hat{V}_2) \frac{Z_1}{R} \quad (3.35)$$

$$\hat{V}_2 = (V_3 - V_1) \frac{R}{Z_2} \quad (3.36)$$

$$V_3 = (V_2 - V_o) \frac{Z_3}{R} \quad (3.37)$$

$$V_o = V_3 \frac{R_2}{R} \quad (3.38)$$

Dónde las Z_i son las impedancias de cada uno de los tanques, más detalladamente:

$$Z_1 = \frac{sL_1}{1 + s^2L_1C_1} \quad (3.39)$$

$$Z_2 = \frac{1 + s^2L_2C_2}{sC_2} \quad (3.40)$$

$$Z_3 = \frac{sL_3}{1 + s^2L_3C_3} \quad (3.41)$$

A partir de estas ecuaciones se construye un diagrama de bloques para representarlas, dicho diagrama se puede observar en la Figura 3.26.

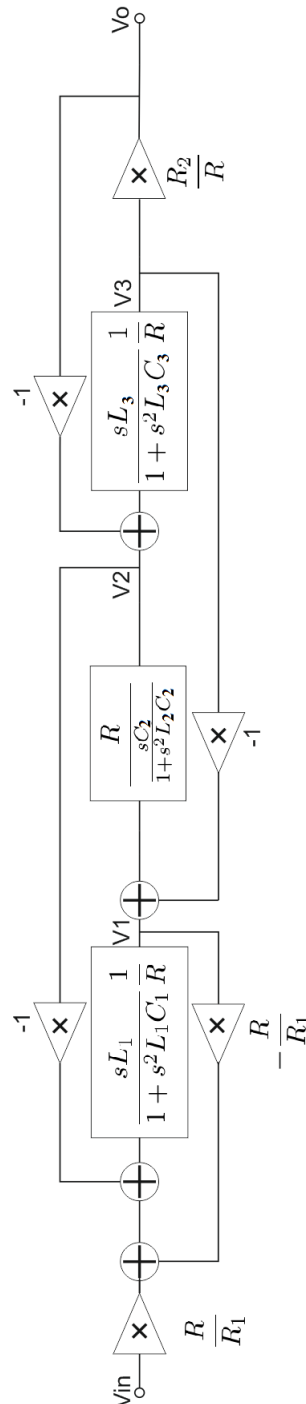


Figura 3.26: Diagrama de bloques de las variables de estado

3.2.2.2. Bloques con transconductores

Para realizar la síntesis de este modo, es necesario analizar la función de transferencia de ciertos bloques realizables con transconductores, entre ellos se explicarán un sumador, un integrador,

un integrador de entradas múltiples y un derivador de entradas múltiples.

El primer bloque a explicarse será un sumador, el circuito con transconductores para un sumador es el que se ve en la Figura 3.27.

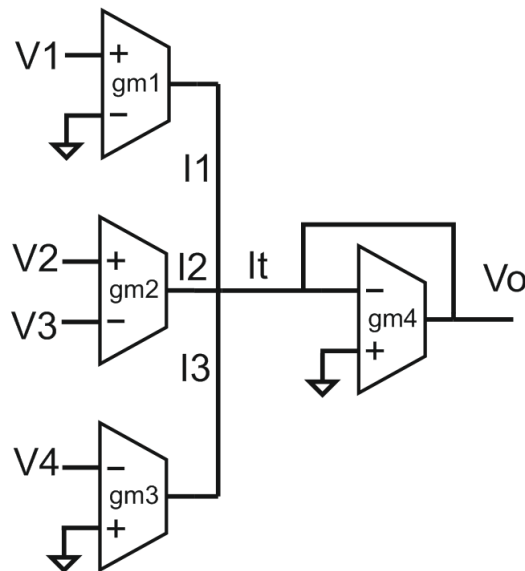


Figura 3.27: Circuito sumador con Transconductores

Para comprobar que el circuito funciona como sumador se procede a realizar los siguientes cálculos:

$$I_1 = V_1 g_{m1} \quad (3.42)$$

$$I_2 = (V_2 - V_3) g_{m2} \quad (3.43)$$

$$I_3 = -V_4 g_{m3} \quad (3.44)$$

$$I_t = I_1 + I_2 + I_3 \quad (3.45)$$

$$I_t = V_o g_{m4} = I_1 + I_2 + I_3 \quad (3.46)$$

$$V_o = \frac{V_1 I_1 + (V_2 - V_3) g_{m2} - V_4 g_{m3}}{g_{m4}} \quad (3.47)$$

Dónde los g_{mi} pueden ajustarse al valor deseado para ajustar la ganancia.

El circuito del integrador con transconductores, en el caso en que se aplicará, no será utilizado como integrador en sí, es decir, no será utilizado para generar una función de transferencia de la forma $\frac{1}{sK}$, si no que se analizará el circuito del integrador y luego se explicará como se aplica a nuestro caso.

El circuito del integrador es el que se ve en la Figura 3.28.

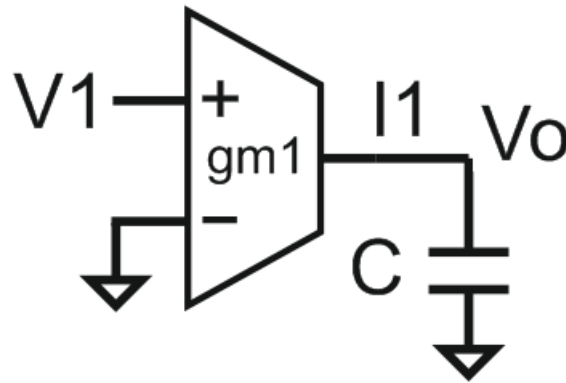


Figura 3.28: Circuito integrador con Transconductores

Para comprobar que el circuito funciona como integrador se procede a realizar los siguientes cálculos:

$$I_1 = V_1 g_{m1} \quad (3.48)$$

$$V_o = I_1 \frac{1}{sC} \quad (3.49)$$

$$V_o = V_1 \frac{g_{m1}}{sC} \quad (3.50)$$

En nuestro caso, será de interés colocar un circuito tanque LC en lugar de una resistencia a la salida del integrador, es decir:

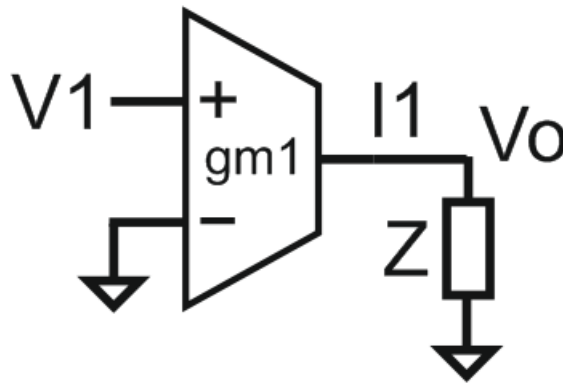


Figura 3.29: Circuito utilizado basado en integrador con transconductores

$$I_1 = V_1 g_{m1} \quad (3.51)$$

$$V_o = I_1 \frac{1}{sC} \quad (3.52)$$

$$V_o = V_1 g_{m1} Z \quad (3.53)$$

El tercer circuito utilizado combina el bloque sumador con los integradores para hacer un integrador de entrada múltiple, dicho circuito se puede observar en la Figura 3.30.

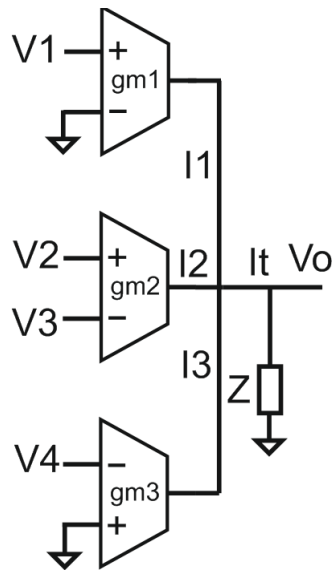


Figura 3.30: Circuito utilizado basado en integrador-sumador con transconductores

Las ecuaciones para este circuito son:

$$I_1 = V_1 g_{m1} \quad (3.54)$$

$$I_2 = (V_2 - V_3) g_{m2} \quad (3.55)$$

$$I_3 = -V_4 g_{m3} \quad (3.56)$$

$$I_t = I_1 + I_2 + I_3 \quad (3.57)$$

$$V_o = I_t Z = [V_1 g_{m1} + (V_2 - V_3) g_{m2} - V_4 g_{m3}] Z \quad (3.58)$$

Este circuito será de mucha utilidad para sintetizar los bloques del diagrama de la Figura 3.26.

El último circuito necesario que no se haya tratado hasta el momento es uno basado en un derivador g_m -C. El circuito del derivador g_m -C se puede observar en la Figura 3.31.

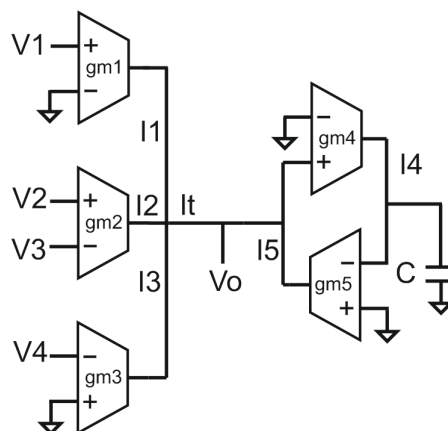


Figura 3.31: Circuito derivador con Transconductores

Las ecuaciones para resolver el circuito son:

$$I_1 = V_1 g_{m1} \quad (3.59)$$

$$I_2 = (V_2 - V_3) g_{m2} \quad (3.60)$$

$$I_3 = -V_4 g_{m3} \quad (3.61)$$

$$I_t = I_1 + I_2 + I_3 \quad (3.62)$$

$$I_4 = V_o g_{m4} \quad (3.63)$$

$$I_5 = -I_t \quad (3.64)$$

$$I_5 = -V_c g_{m5} \quad (3.65)$$

$$V_c = I_4 \frac{1}{sC} \quad (3.66)$$

Con estas ecuaciones se despeja V_o en función de las V_i :

$$I_t = V_1 g_{m1} + (V_2 - V_3) g_{m2} - V_4 g_{m3} \quad (3.67)$$

$$V_c g_{m5} = I_t \quad (3.68)$$

$$V_c g_{m5} = V_1 g_{m1} + (V_2 - V_3) g_{m2} - V_4 g_{m3} \quad (3.69)$$

$$V_o = \frac{V_c sC}{g_{m4}} \quad (3.70)$$

$$V_o = \frac{[V_1 g_{m1} + (V_2 - V_3) g_{m2} - V_4 g_{m3}] sC}{g_{m4} g_{m5}} \quad (3.71)$$

Se puede ver que la salida es un integrador, si a este circuito se le cambia el capacitor por una impedancia deseada, lo que realiza es obtener una salida proporcional a las transconductancias y al inverso de la impedancia colocada.

El circuito propuesto es el de la Figura 3.32.

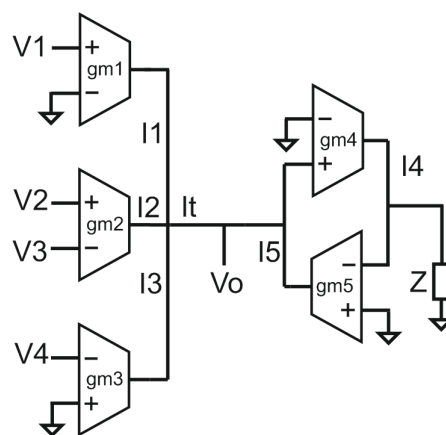


Figura 3.32: Circuito basado en derivador con transconductores

Si se analiza el circuito, se ve que las ecuaciones del circuito de la Figura 3.31 aplican aquí, solo con cambiar lo siguiente:

$$V_o = \frac{[V_1 g_{m1} + (V_2 - V_3) g_{m2} - V_4 g_{m3}] \frac{1}{Z}}{g_{m4} g_{m5}} \quad (3.72)$$

Con estos bloques y los explicados en la Sección 3.2.1.1, es suficiente para iniciar la síntesis del diagrama de bloques.

3.2.2.3. Síntesis del circuito

Se comienza la síntesis del filtro, tomando hasta el primer bloque que precise un integrador.

El primer bloque a sintetizar es el que se observa en la Figura 3.33.

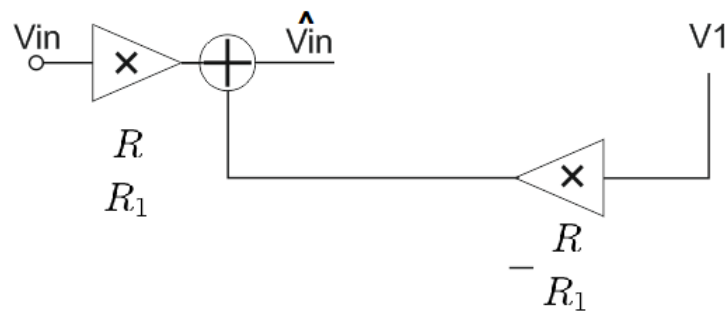


Figura 3.33: Primer bloque a sintetizar

Este bloque es simple, se trata de un sumador simple, el circuito para sintetizar este bloque es el de la Figura 3.34.

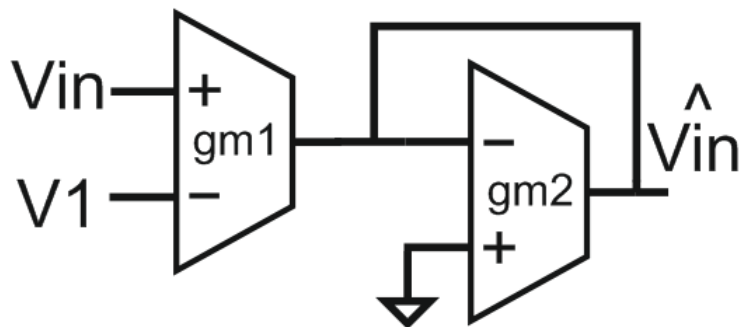


Figura 3.34: Primer bloque sintetizado

Este bloque tiene como salida:

$$\hat{V}_{in} = (V_{in} - V_1) \frac{g_{m1}}{g_{m2}} \tag{3.73}$$

Que responde a la ecuación 3.34.

El próximo bloque a sintetizar es el que se observa en la Figura 3.35.

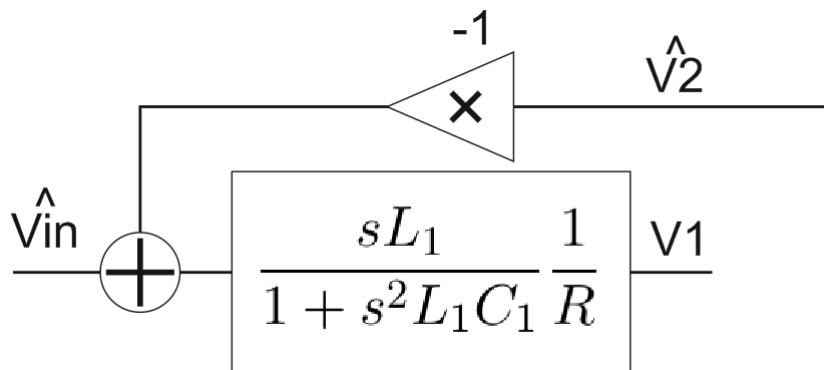


Figura 3.35: Segundo bloque a sintetizar

Este bloque se sintetiza utilizando el circuito de la Figura 3.30, colocando la impedancia Z_1 mencionada en la ecuación 3.39. El circuito propuesto es el de la Figura 3.36.

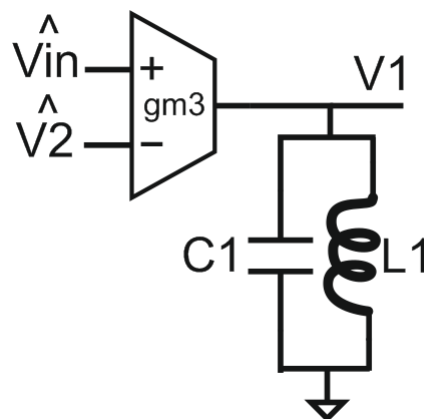


Figura 3.36: Segundo bloque sintetizado

Este circuito tiene como salida:

$$V_1 = (\hat{V}_{in} - \hat{V}_2)g_{m3} \frac{sL_1}{1 + s^2L_1C_1} \quad (3.74)$$

Que es consistente con la ecuación 3.35.

El tercer bloque que se sintetizará es el de la Figura 3.37.

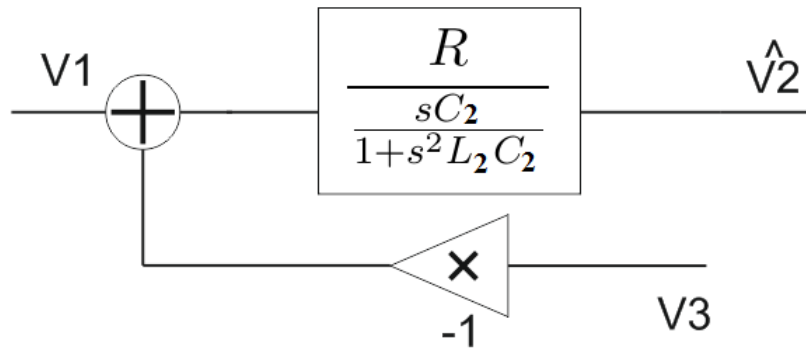


Figura 3.37: Tercer bloque a sintetizar

Este bloque se sintetiza utilizando el circuito de la Figura 3.32, colocando la impedancia Z_2 mencionada en la ecuación 3.40.

El circuito propuesto es el de la Figura 3.38.

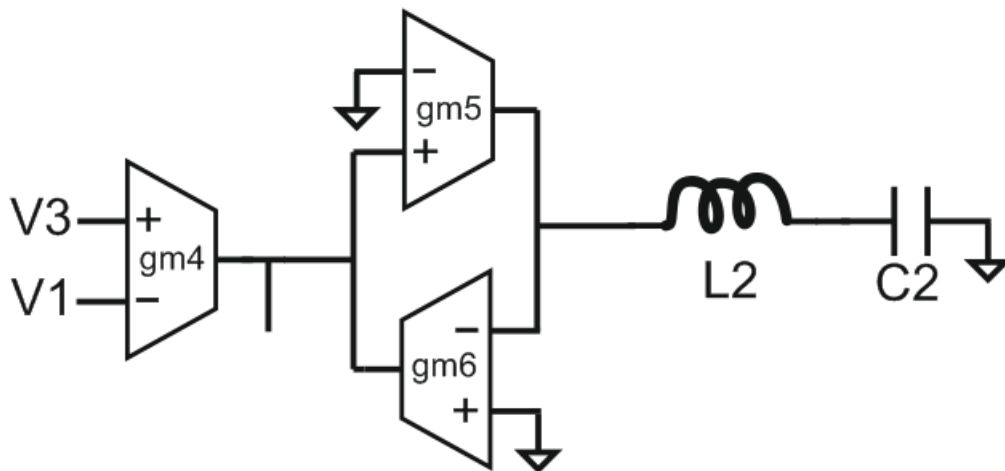


Figura 3.38: Tercer bloque sintetizado

Este circuito tiene como salida:

$$\hat{V}_2 = (V_3 - V_1) \frac{g_{m4}}{g_{m5}g_{m6}} \frac{1}{\frac{1+s^2 L_2 C_2}{sC_2}} \quad (3.75)$$

Que es consistente con la ecuación 3.36.

El cuarto bloque que se sintetizará es el de la Figura 3.39.

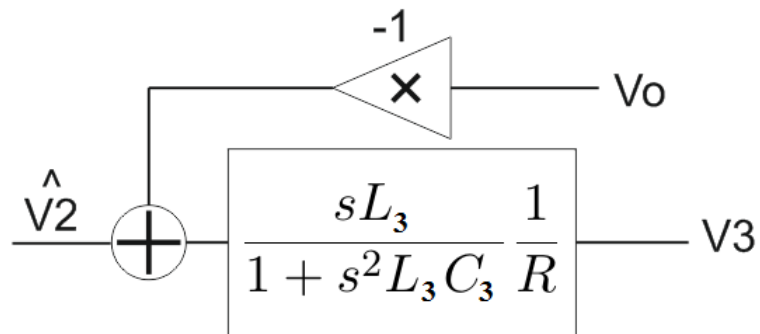


Figura 3.39: Cuarto bloque a sintetizar

Este bloque se sintetiza utilizando el circuito de la Figura 3.30, colocando la impedancia Z_3 mencionada en la ecuación 3.41.

El circuito propuesto es el de la Figura 3.40.

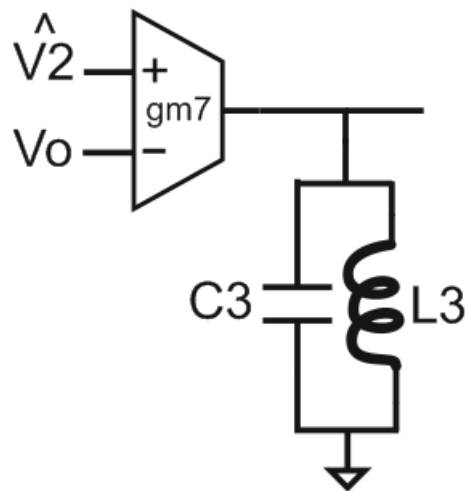


Figura 3.40: Cuarto bloque sintetizado

Este circuito tiene como salida:

$$V_3 = (\hat{V}_2 - \hat{V}_o) g_{m7} \frac{sL_3}{1 + s^2L_3C_3} \quad (3.76)$$

Que es consistente con la ecuación 3.37.

El último bloque a sintetizar es el de la Figura 3.41.

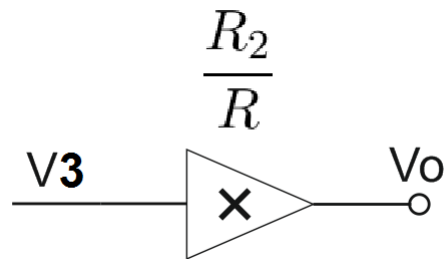


Figura 3.41: Último bloque a sintetizar

La síntesis de este bloque es simple, se trata de un cambiador de escala, dicho circuito se puede observar en la Figura 3.42.

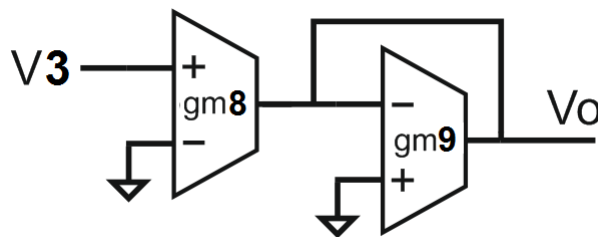


Figura 3.42: Último bloque sintetizado

Este circuito tiene como salida:

$$V_o = V_3 \frac{g_{m8}}{g_{m9}} \quad (3.77)$$

Que es consistente con la ecuación 3.38.
El circuito completo se muestra entonces en la Figura 3.43.

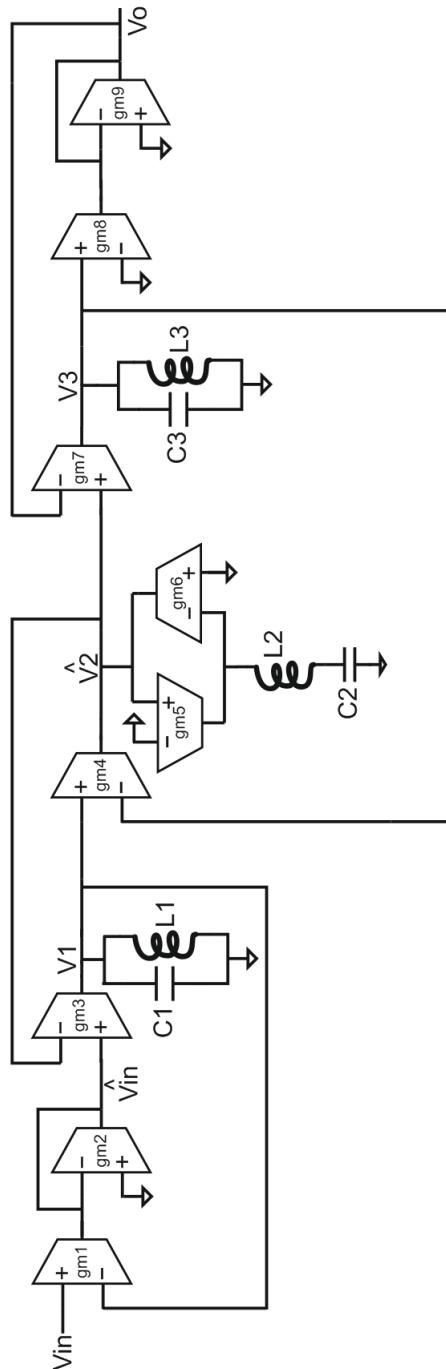


Figura 3.43: Circuito final utilizando una síntesis por variables de estado

Nótese que los inductores a masa del circuito de la Figura 3.43, deberán realizarse con giradores de impedancia explicados en la Sección 3.2.1.1.

Considerando que cada inductor a masa precisa de 2 transconductores para ser emulados, se llegaría a un total de 15 transconductores necesarios para la síntesis.

Si se realizan los cálculos para mantener los valores de transconductancia dentro de lo normal, se vé que se necesitan valores de capacitancia e inductancia elevados, o si se usan valores de transconductancias grandes (mayores a 100), se pueden obtener capacitores e inductores en el or-



den de los nano y pico. Por esta razón, sumado a que usa mas transconductores que el circuito de giradores y el calculo para obtenerlo es bastante tedioso, decidió descartarse y se eligió la síntesis por medio de filtros bicuadráticos.

Según lo aprendido durante el desarrollo del Trabajo Final de Grado, se concluyó que este método no es recomendado para realizar filtros pasa banda ya que la estructura en escalera implica la síntesis de tanques L-C y dicha síntesis es notablemente mas sencilla de hacer con filtros bicuadráticos. En el caso de un pasa bajo o un pasa alto, este método sería muy efectivo.

3.3. Segundo intento de diseño: Filtro Bicuadrático

Luego de haber analizado las alternativas mencionadas en la sección anterior, se pudo observar que la cantidad de transconductores es de 13 y 15 para realizar la síntesis.

En el caso de los giradores el problema surge al observar el valor de las capacitancias en relación a las transconductancias, capacitancias del orden de los nano faradios pueden resultar demasiado grandes para la implementacion en microelectrónica, y para obtener valores en el orden de los pico faradios, el valor de la transconductancia debe ser muy grande (para las g_m que se pudieron obtener en el diseño de los OTA).

En el caso de la síntesis con variables de estado, el método de síntesis es de relativa complicación, y lo que se esta haciendo básicamente es emular funciones de transferencias por bloques, lo que se realiza con mayor facilidad y claridad con un filtro bicuadrático, además también hay problemas con los valores elevados de capacitancia o de transconductancia. Podrían evitarse utilizando giradores para capacitores, pero esto agregaría mayor numero de transconductancias al esquemático, por lo que se hace impráctico.

Por lo tanto se buscó una alternativa que utilice pocos transconductores, que permita valores menores de capacitancia y que sea simple, esta alternativa es el de sintetizar funciones de transferencia de segundo orden de forma activa y conectándolas en cascada, haciendo lo que se llama un filtro bicuadrático.

3.3.1. Filtros Bicuadraticos

El principio de funcionamiento de un filtro bicuadrático es el de implementar funciones de transferencia de forma electrónica, de segundo orden tanto en numerador como en denominador. Estas funciones de transferencia pueden ser obtenidas por cualquier método de aproximación y para cualquier tipo de filtro (pasa bajo, pasa alto, pasa banda, etc).

3.3.1.1. Generalidades

Para lograr la síntesis de dichas funciones de transferencia con transconductores, es necesario realizar el circuito se ve en la Figura 3.44.

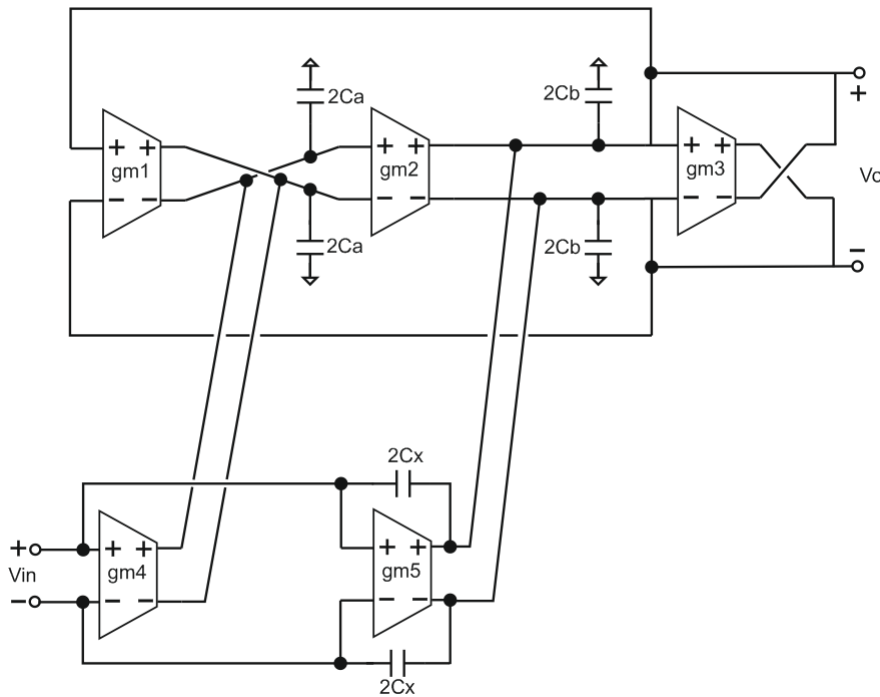


Figura 3.44: Circuito de una celda bicuadrática general

La función de transferencia de este bloque de segundo orden se puede encontrar en la bibliografía Johns Martin [12], y es:

$$\frac{V_o}{V_{in}} = \frac{\left(\frac{C_x}{C_x+C_b}\right)s^2 + \left(\frac{g_{m5}}{C_x+C_b}\right)s + \left(\frac{g_{m2}g_{m4}}{C_a(C_x+C_b)}\right)}{s^2 + \left(\frac{g_{m3}}{C_x+C_b}\right)s + \left(\frac{g_{m1}g_{m2}}{C_a(C_x+C_b)}\right)} \quad (3.78)$$

Como para nuestro caso se realizará un filtro pasa banda, la función de transferencia de dichos filtros es de la forma:

$$H(s) = \frac{k_1 s}{k_2 s^2 + k_3 s + k_4} \quad (3.79)$$

Entonces en la ecuación 3.78 hace falta hacer $C_x = 0$ y $g_{m4} = 0$.

La ecuación 3.78 entonces queda:

$$\frac{V_o}{V_{in}} = \frac{\left(\frac{g_{m5}}{C_b}\right)s}{s^2 + \left(\frac{g_{m3}}{C_b}\right)s + \left(\frac{g_{m1}g_{m2}}{C_a C_b}\right)} \quad (3.80)$$

Función de transferencia para la cual Q vale:

$$Q = \sqrt{\left(\frac{g_{m1}g_{m2}}{g_{m3}^2}\right)\left(\frac{C_b}{C_a}\right)} \quad (3.81)$$

Y el circuito de la Figura 3.44 queda entonces como en la Figura 3.45.

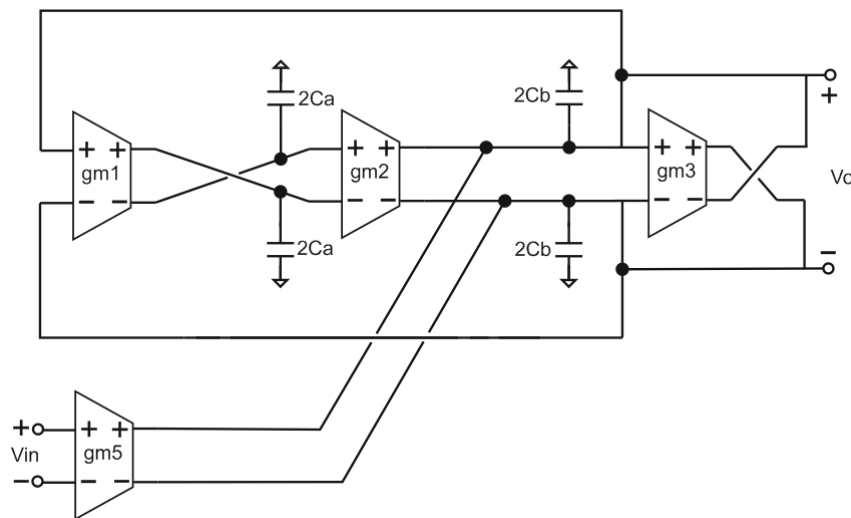


Figura 3.45: Circuito de una celda bicuadrática pasa banda

3.3.1.2. Ventajas y Desventajas

Los filtros bicuadráticos tienen ciertas ventajas respecto a los filtros sintetizados por variables de estado y los filtros que emulan pasivos, pero se tiene que tener en cuenta también las limitaciones que hay a la hora de realizar un filtro bicuadrático.

Entre las ventajas se tiene:

- Debido a las altas impedancias de entrada y salida de los transconductores, cada bloque de segundo orden puede ser conectado en cascada a otro bloque bicuadrático y lograr funciones de transferencia de mayor orden.
- En los circuitos pasa banda se utilizan menor cantidad de transconductores que para un filtro con variables de estado o uno implementado con giradores.
- Permite la reutilización de celdas biquadráticas para la conexión en cascada, solo con variar los valores de capacitancia o transconductancia se puede cambiar a cualquier tipo de filtro deseado.
- No se necesita realizar un filtro pasivo equivalente para la síntesis, solo es necesaria la función de transferencia que se desea implementar.

Como desventajas de los filtros bicuadráticos se tiene:

- Son más sensibles al spread (variación) de los parámetros de los elementos ya que sus impedancias no están adaptadas para máxima transferencia de potencia.
- Se vuelven imprácticos para sintetizar funciones de orden mayor a 7, ya que el error aumenta a medida que se agregan elementos a la conexión en cascada.
- No tienen un sentido físico tan explícito como en el caso de emulación de pasivos, su proceso de síntesis es similar al de sintetizar con ecuaciones de estados en filtros Ladder. El significado físico viene dado por la función de transferencia.



Como en las especificaciones de nuestro filtro se dicta un orden 6, esto se puede realizar fácilmente conectando 3 secciones biquadráticas en cascada. De esta forma se llegaría a un total de 12 transconductores.

Nótese que en este caso el transconductor que se utiliza es del tipo fully-diff (completamente diferencial). Dicha elección se explicará en detalle al momento de desarrollo del transconductor.



Capítulo 4

Filtro Bicuadrático

4.1. Función de transferencia

Junto con los requerimientos y la elección la función de aproximación, se llega a la función de transferencia, que proporcionará la característica de magnitud y fase de nuestro filtro pasa banda. La ecuación 4.1 nos muestra la función de transferencia de un filtro pasa banda de orden 6 con aproximación Chebyshev.

$$H(S) = \frac{2,548e20S^3}{S^6 + 9,641e06S^5 + 1,364e16S^4 + 8,741e22S^3 + 6,163e31S^2 + 1,97e38S + 9,234e46} \quad (4.1)$$

Esta función de transferencia posee la respuesta en frecuencia de la figura 4.1. Desde la gráfica podemos relevar los siguientes datos:

- $f_0 = 10,68MHz$
- $G_{Bandapasante} = 0dB$
- $Bw \approx 1MHz$
- $M = 6@120dB/dec$
- $\phi = 540^\circ$

Como se vio en el capítulo 2, la función de transferencia puede ser reescrita de manera tal que pueda ser expresada como un producto de funciones de menor grado. Por otro lado, hemos definido en el capítulo 3 la topología del filtro biquadrático y deseamos expresar la función de transferencia como cocientes de funciones de segundo grado.

Entonces manipulando algebraicamente nuestra función de transferencia de la ecuación 4.1, podremos reescribirla para llegar a la ecuación 4.2.

$$H(S) = \frac{6,34e06S}{S^2 + 2,533e06S + 5,005e15} \times \frac{6,34e06S}{S^2 + 4,821e06S + 4,52e15} \times \frac{6,34e06S}{S^2 + 2,287e06S + 4,082e15} \quad (4.2)$$

Corroborando el resultado obtenido, se muestra en la figura 4.2, los diagramas de Bode correspondiente a cada función de transferencia del producto de la ecuación 4.2, y el producto de ellas, dando así la respuesta en frecuencia deseada, denotada en la figura 4.2 como *FTT*.

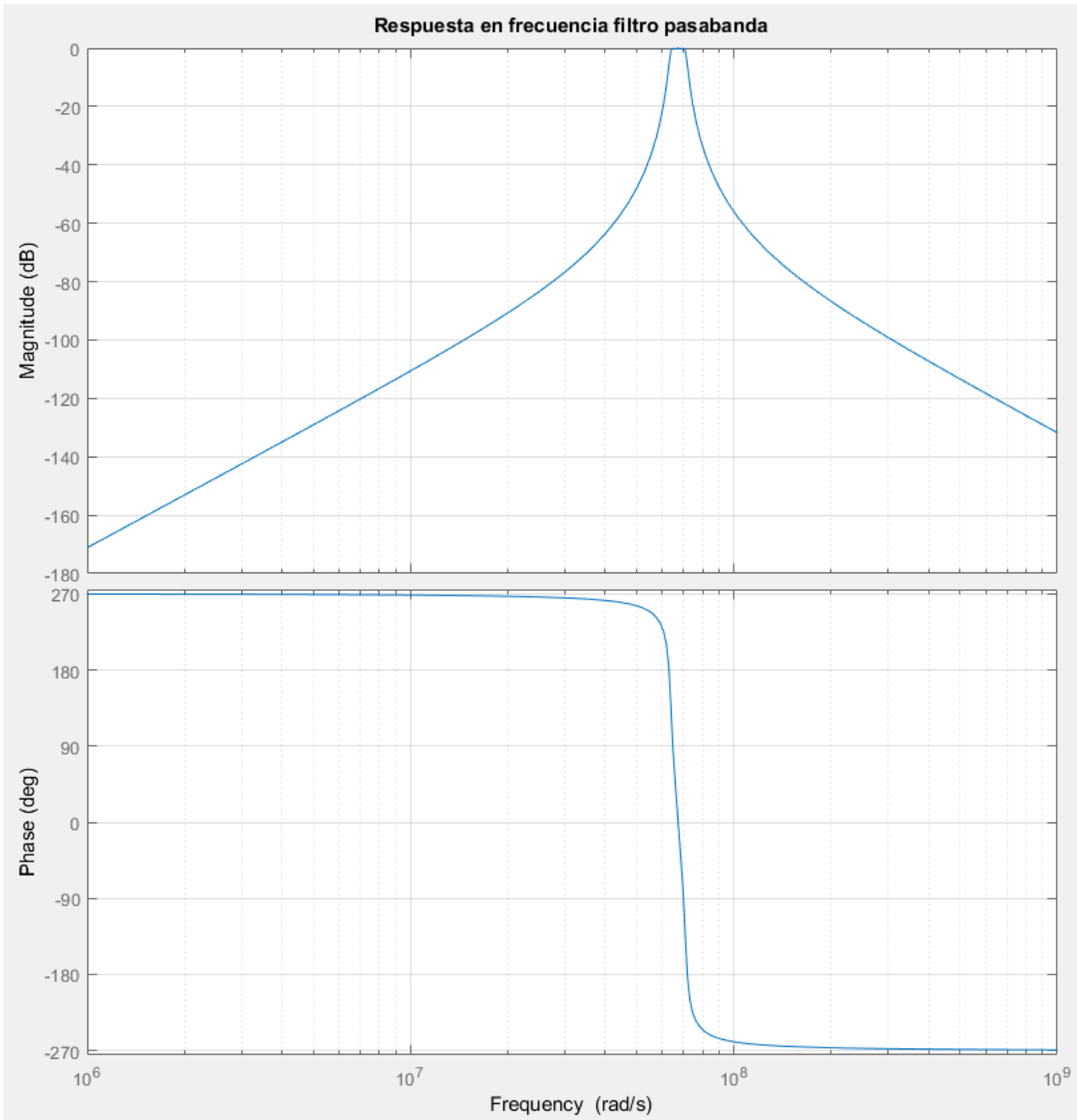


Figura 4.1: Respuesta en frecuencia

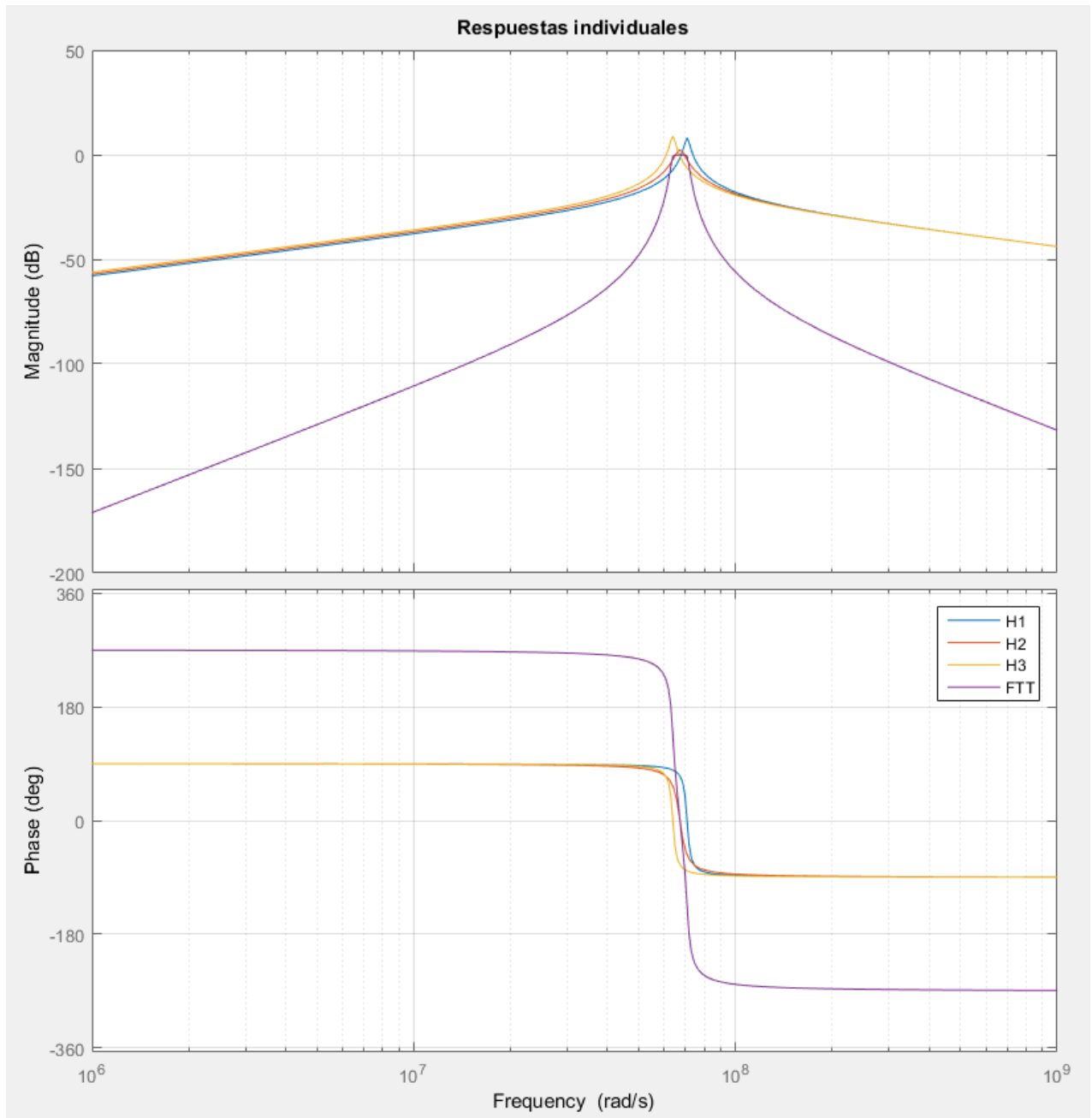


Figura 4.2: Respuesta en frecuencia Bicudad

4.2. El modelo Biquad

En la figura 4.3 se muestra un filtro Fully-Differential biquadrático gm-c. La función de transferencia de este filtro biquadrático está dada por la ecuación 4.3.

$$H(S) = \frac{V_{out}(S)}{V_{in}(S)} = \frac{S^2 \left(\frac{C_X}{C_X + C_B} \right) + S \left(\frac{g_{m5}}{C_X + C_B} \right) + \left(\frac{g_{m2}g_{m4}}{C_A(C_X + C_B)} \right)}{S^2 + S \left(\frac{g_{m3}}{C_X + C_B} \right) + \left(\frac{g_{m1}g_{m2}}{C_A(C_X + C_B)} \right)} \quad (4.3)$$

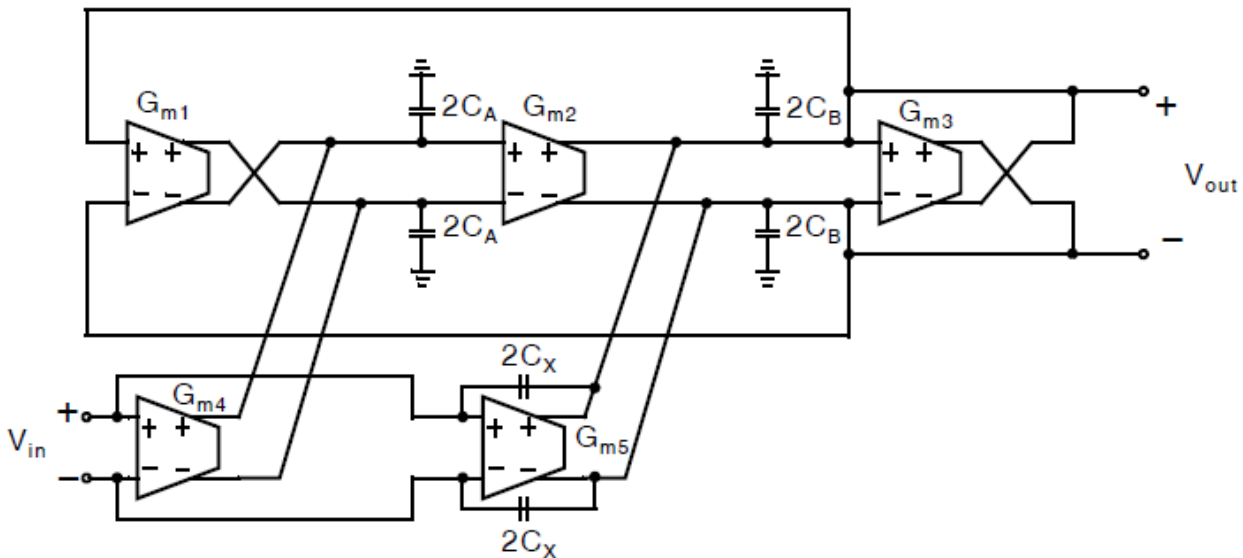


Figura 4.3: Filtro de segundo orden con OTA's Fully-Differential

Para poder realizar el filtro pasa banda a partir del bloque biquadrático, deberemos ajustar la función 4.3 para hacer que se comporte como 2.5. Por lo tanto, el numerador solamente deberá tener el término lineal multiplicado por una constante.

La función que buscamos, se logrará haciendo cero el capacitor C_X para eliminar el término cuadrático del numerador y haciendo cero la transconductancia g_{m4} para eliminar el término constante del numerador. Por consiguiente debe hacerse una modificación en el circuito para que responda a estos cambios. El circuito que se propone entonces es el de la figura 4.4.

$$H(S) = \frac{V_{out}(S)}{V_{in}(S)} = \frac{S \left(\frac{g_{m5}}{C_B} \right)}{S^2 + S \left(\frac{g_{m3}}{C_B} \right) + \left(\frac{g_{m1}g_{m2}}{C_A C_B} \right)} \quad (4.4)$$

Como se puede ver en la ecuación 4.4, existen varios grados de libertad a la hora de diseñar el filtro. En este caso optamos por proponer un valor de transconductancia para g_{m3} . Cabe destacar, que a pesar de que el transconductor será presentado en capítulos posteriores, el proceso de selección de transconductancia se dio lugar en un proceso meramente iterativo, por lo que el valor propuesto para g_{m3} surge de los resultados obtenidos del capítulo 4.

De la ecuación 4.4 y comparando con 2.5 podemos llegar a lo siguiente:

$$\omega_p^2 = \frac{g_{m1}g_{m2}}{C_A C_B} \quad (4.5)$$

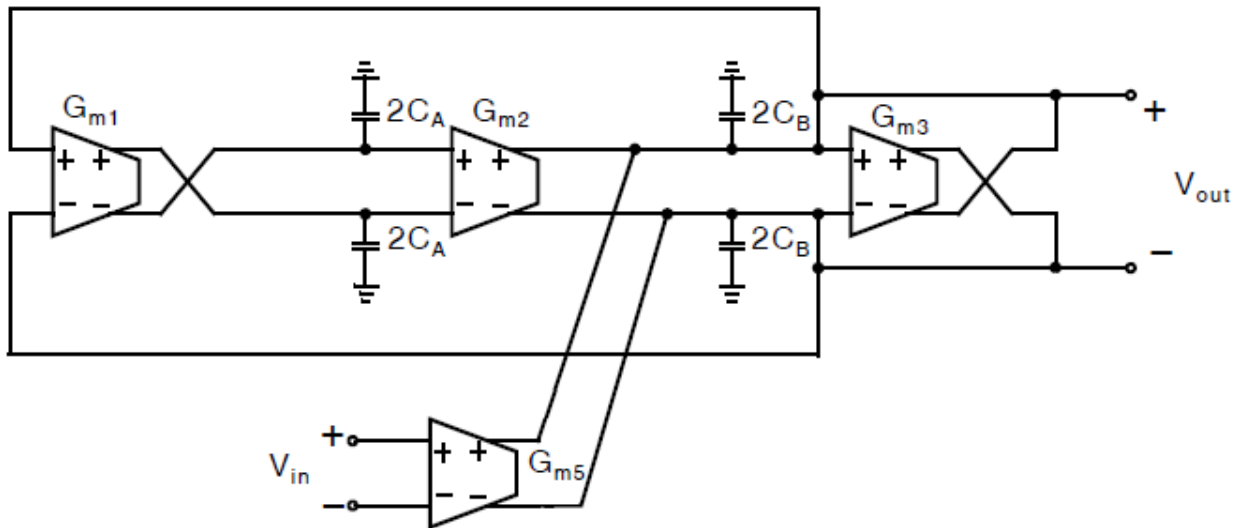


Figura 4.4: Filtro Biquad - pasa banda

$$\frac{\omega_p}{Q} = \frac{g_{m3}}{C_B} \quad (4.6)$$

Y utilizando 4.5 y 4.6 podemos llegar a :

$$Q = \sqrt{\frac{g_{m1}g_{m2} C_B}{g_{m3}^2 C_A}} \quad (4.7)$$

4.2.1. Cálculos - Primer Biquad

Para los cálculos, vamos a tratar a cada sección biquadrática por separado, dado que poseen coeficientes diferentes. Comenzaremos con la función de transferencia de la ecuación 4.8. Para diferenciar los valores de cada bloque proponemos dotar a los parámetros de un subíndice $i = a, b, c$, siendo **a** la referencia al primer biquad.

$$H(S) = \frac{6,34e06S}{S^2 + 2,533e06S + 5,005e15} \quad (4.8)$$

Como comentamos anteriormente fijamos :

- $g_{m3a} = 14,6\mu S$

Igualamos el termino lineal del denominador de 4.4 con el denominador de 4.8

$$\frac{g_{m3a}}{C_{Ba}} = 2,533e06 \quad (4.9)$$

De 4.9 despejamos C_{Ba}

$$C_{Ba} = \frac{g_{m3a}}{2,533e06} = \frac{12,8\mu S}{2,533e06} = 5,76pF \quad (4.10)$$

Igualando el numerador de 4.4 con el numerador de 4.8

$$\frac{g_{m5a}}{C_{Ba}} = 6,34e06 \quad (4.11)$$



De 4.11 despejamos g_{m5a}

$$g_{m5a} = 6,34e06C_{Ba} = 6,34e065,76pF = 36,5\mu S \quad (4.12)$$

Proponemos además lo siguiente:

$$C_{Aa} = C_{Ba} = 5,76pF \quad (4.13)$$

Con la definición de la ecuación 4.13 podemos calcular las dos transconductancias restantes g_{m1a} y g_{m2a} .

$$\frac{g_{m1a}g_{m2a}}{C_{Aa}C_{Ba}} = 5,005e15 \quad (4.14)$$

Despejando 4.14.

$$g_{m1a}g_{m2a} = C_{Aa}C_{Ba}5,005e15 = 5,76pF5,76pF5,005e15 = 166,053e - 9(\mu S)^2 \quad (4.15)$$

Pretendemos tener la menor cantidad de transconductancias posibles, por esto se plantea que el producto $g_{m1a}g_{m2a}$ sea el cuadrado de la transconductancia g_{m1a} por lo que:

$$g_{m1a} = g_{m2a} \quad (4.16)$$

$$g_{m1a}^2 = 166,053e - 9(\mu S)^2 \quad (4.17)$$

$$g_{m1a} = \sqrt[2]{166,053e - 9(\mu S)^2} = 407,7\mu S \quad (4.18)$$

En resumen los valores finales son:

- $C_{Aa} = 5,76pF$
- $C_{Ba} = 5,76pF$
- $g_{m1a} = 407,7\mu S$
- $g_{m2a} = 407,7\mu S$
- $g_{m3a} = 14,6\mu S$
- $g_{m5a} = 36,5\mu S$

4.2.2. Cálculos - Segundo Biquad

Para la segunda sección del filtro nuevamente fijaremos algunas transconductancias. En este caso pretendemos hacer la menor cantidad de valores de g_m distintos. Proponemos lo siguiente:

- $g_{m1b} = 407,7\mu S$
- $g_{m2b} = 407,7\mu S$
- $g_{m5b} = 36,5\mu S$



Con esto podemos calcular las capacidades y g_m restantes.
El segundo bloque bicuadrático tiene la siguiente función:

$$H(S) = \frac{6,34e06S}{S^2 + 4,821e06S + 4,52e15} \quad (4.19)$$

De la misma manera que en el primer Bicuad, igualando los términos de la ecuación 4.19 con 4.4 obtendremos los valores restantes.

$$\frac{g_{m5b}}{C_{Bb}} = 6,34e06 \quad (4.20)$$

Despejando C_{Bb} de 4.20.

$$C_{Bb} = \frac{g_{m5b}}{6,34e06} = \frac{36,05\mu S}{6,34e06} = 5,76pF \quad (4.21)$$

Luego con el valor obtenido de C_{Bb} , lo introducimos en la 4.22 para obtener el valor de C_{Ab}

$$\frac{g_{m1b}g_{m2b}}{C_{Ab}C_{Bb}} = 4,52e15 \quad (4.22)$$

Despejando C_{Ab}

$$C_{Ab} = \frac{g_{m1b}g_{m2b}}{4,52e15C_{Bb}} = 6,33pF \quad (4.23)$$

Por ultimo obtendremos el valor de g_{m3b} de 4.24

$$\frac{g_{m3b}}{C_{Bb}} = 4,821e06 \quad (4.24)$$

despejando obtendremos g_{m3b}

$$g_{m3b} = 4,821e06C_{Bb} = 4,821e065,76pF = 27,78\mu S \quad (4.25)$$

En resumen los valores finales son:

- $C_{Ab} = 6,33pF$
- $C_{Bb} = 5,76pF$
- $g_{m1b} = 407,7\mu S$
- $g_{m2b} = 407,7\mu S$
- $g_{m3b} = 27,78\mu S$
- $g_{m5b} = 36,05\mu S$

4.2.3. Cálculos - Tercer Biquad

Para la ultima sección del filtro fijaremos algunas transconductancias de la misma manera que en el apartado anterior. Proponemos lo siguiente:

- $g_{m1c} = 407,7\mu S$
- $g_{m2c} = 407,7\mu S$
- $g_{m5c} = 82,33\mu S$



Con esto podemos calcular las capacidades y g_m restantes.
El tercer Bicuad tiene la siguiente función:

$$H(S) = \frac{6,34e06S}{S^2 + 2,287e06S + 4,082e15} \quad (4.26)$$

De la misma manera que en el segundo Bicuad, igualando los términos de la ecuación 4.26 con 4.4 obtendremos los valores restantes.

$$\frac{g_{m5c}}{C_{Bc}} = 6,34e06 \quad (4.27)$$

Despejando C_{Bc} de 4.27.

$$C_{Bc} = \frac{g_{m5c}}{6,34e06} = \frac{82,33\mu S}{6,34e06} = 13pF \quad (4.28)$$

Luego con el valor obtenido de C_{Bc} , lo introducimos en la 4.29 para obtener el valor de C_{Ac}

$$\frac{g_{m1c}g_{m2c}}{C_{Ac}C_{Bc}} = 4,082e15 \quad (4.29)$$

Despejando C_{Ac}

$$C_{Ac} = \frac{g_{m1c}g_{m2c}}{4,082e15C_{Bc}} = 3,14pF \quad (4.30)$$

Por ultimo obtendremos el valor de g_{m3c} de 4.31

$$\frac{g_{m3c}}{C_{Bc}} = 2,287e06 \quad (4.31)$$

despejando obtendremos g_{m3c}

$$g_{m3c} = 2,287e06C_{Bc} = 2,287e0613pF = 29,7\mu S \quad (4.32)$$

En resumen los valores finales son:

- $C_{Ac} = 3,14pF$
- $C_{Bc} = 13pF$
- $g_{m1c} = 407,7\mu S$
- $g_{m2c} = 407,7\mu S$
- $g_{m3c} = 29,7\mu S$
- $g_{m5c} = 82,33\mu S$

Componente	Valor	Componente	Valor	Componente	Valor
gm_{1A}	$407,7\mu S$	gm_{1B}	$407,7\mu S$	gm_{1C}	$407,7\mu S$
gm_{2A}	$407,7\mu S$	gm_{2B}	$407,7\mu S$	gm_{2C}	$407,7\mu S$
gm_{3A}	$14,6\mu S$	gm_{3B}	$27,78\mu S$	gm_{3C}	$29,7\mu S$
gm_{5A}	$36,5\mu S$	gm_{5B}	$36,5\mu S$	gm_{5C}	$82,33\mu S$
C_{Aa}	$5,76pF$	C_{Ab}	$6,33pF$	C_{Ac}	$3,14pF$
C_{Ba}	$5,76pF$	C_{Bb}	$5,76pF$	C_{Bc}	$13pF$

Tabla 4.1: Tabla con valores de componentes para filtro bicuadrático ideal



4.2.4. Verificación de los resultados

Los valores calculados para cada bloque biquad, serán reemplazados en la ecuación 4.4, de esta manera comprobaremos las respuestas en frecuencia de cada bloque individual y el producto de ellas.

En la figura 4.5 se observan las respuestas de las tres curvas correspondientes a cada biquad y una cuarta de color violeta resultado del producto de ellas y que por lo tanto será la salida esperada luego de la síntesis con transconductores.

De la figura 4.5 podemos notar algunas cosas a simple vista, la ganancia en banda de paso de 0dB y la atenuación de 120dB/dec correspondiente a un filtro de orden 6 así como también el cambio de fase de 540°.

La figura 4.6 detalla las frecuencias centrales de los tres bloques para dar lugar a un filtro centrado en 10.7MHz.

De la curva amarilla podemos observar una $f_0 = 10,2MHz$ y la curva azul con una $f_0 = 11,3MHz$, denotando el ancho de banda deseado de $B_W = 1MHz$. El centro de la banda de paso correspondiente tanto a la curva naranja como la violeta, son para la frecuencia central del filtro pasa banda en $f_0 = 10,7MHz$.

Con esto podemos decir que con los valores calculados, estamos en condiciones de implementar el filtro biquad con transconductores.

4.2.5. Simulación con transconductores ideales

A partir de los parámetros calculados, simularemos el bloque bicuadrático propuesto en la figura 4.3, esperando obtener resultados semejantes a las respuestas obtenidas matemáticamente con el software de calculo. La simulación se hace a partir de un bloque que nos permite simular un transconductor de características ideales, es decir una relación de entrada salida lineal mediante el parámetro g_m y una impedancia de salida infinita. Pensándolo de esta manera, un transconductor no es mas que una fuente de corriente controlada por tension, cuyo parámetro de transferencia es la transconductancia g_m .

En la figura 4.8 se presenta el bloque bicuadrático, así como también la figura 4.10 muestra las salidas superpuestas de los tres bloques.

Veremos que los circuitos se comportan de la misma manera que los modelos matemáticos antes observados y calculados con Matlab. En esta instancia, conectaremos los tres bloques en cascada para obtener la respuesta en frecuencia del filtro pasa banda que tiene por objeto nuestro trabajo.

La figura 4.11 muestra la conexión en cascada de los tres bloques. Con esta configuración logramos la respuesta en frecuencia deseada que podemos ver en la figura 4.10.

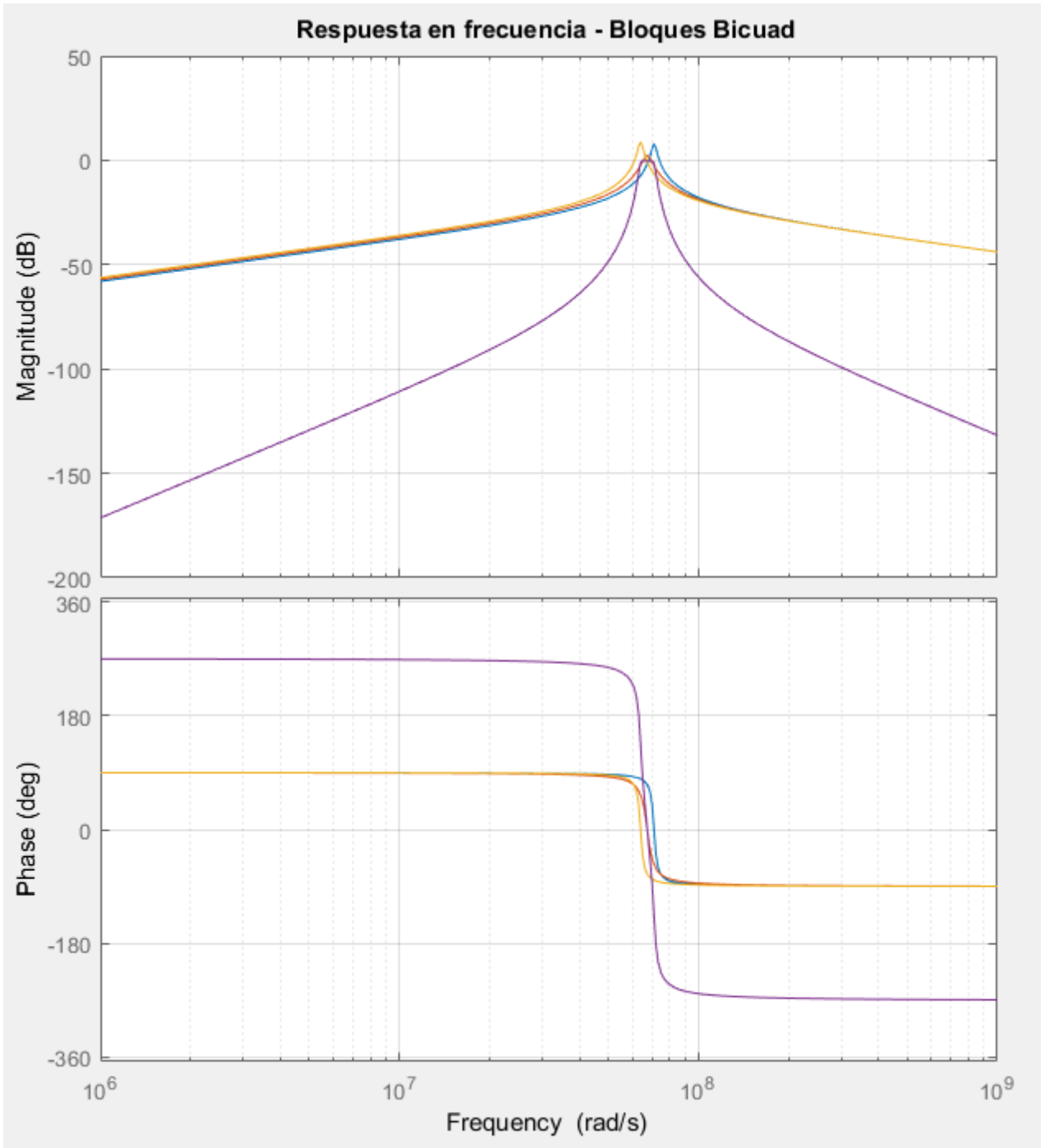


Figura 4.5: Respuesta en frecuencia completa

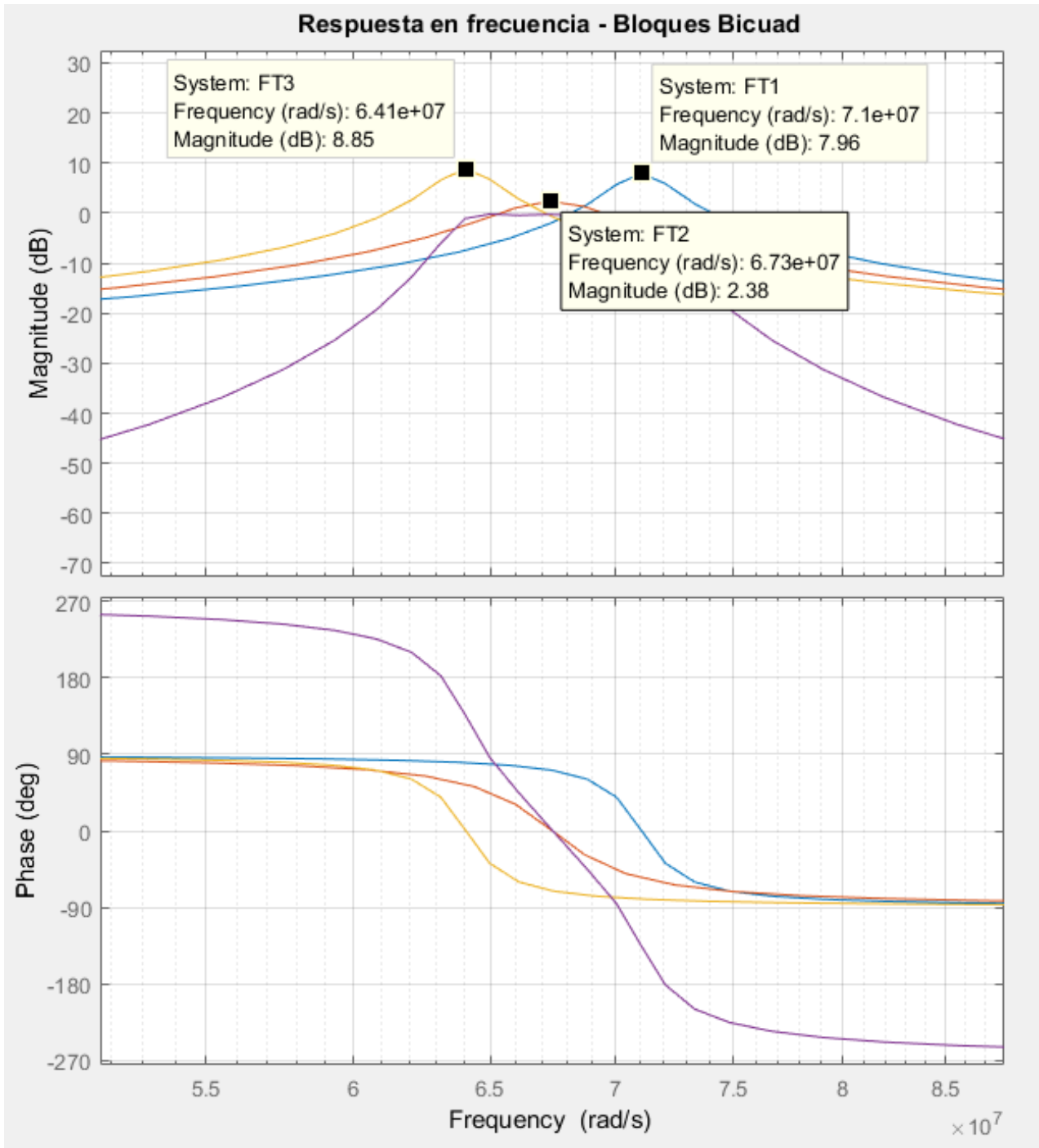


Figura 4.6: Respuesta en frecuencia completa - ampliación

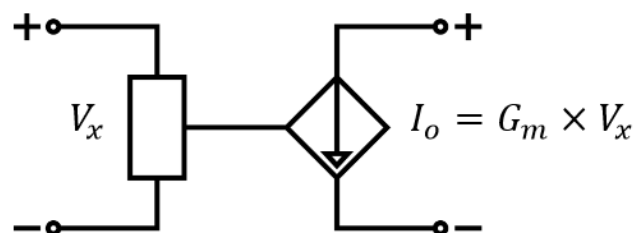


Figura 4.7: Fuente de corriente controlada por tensión

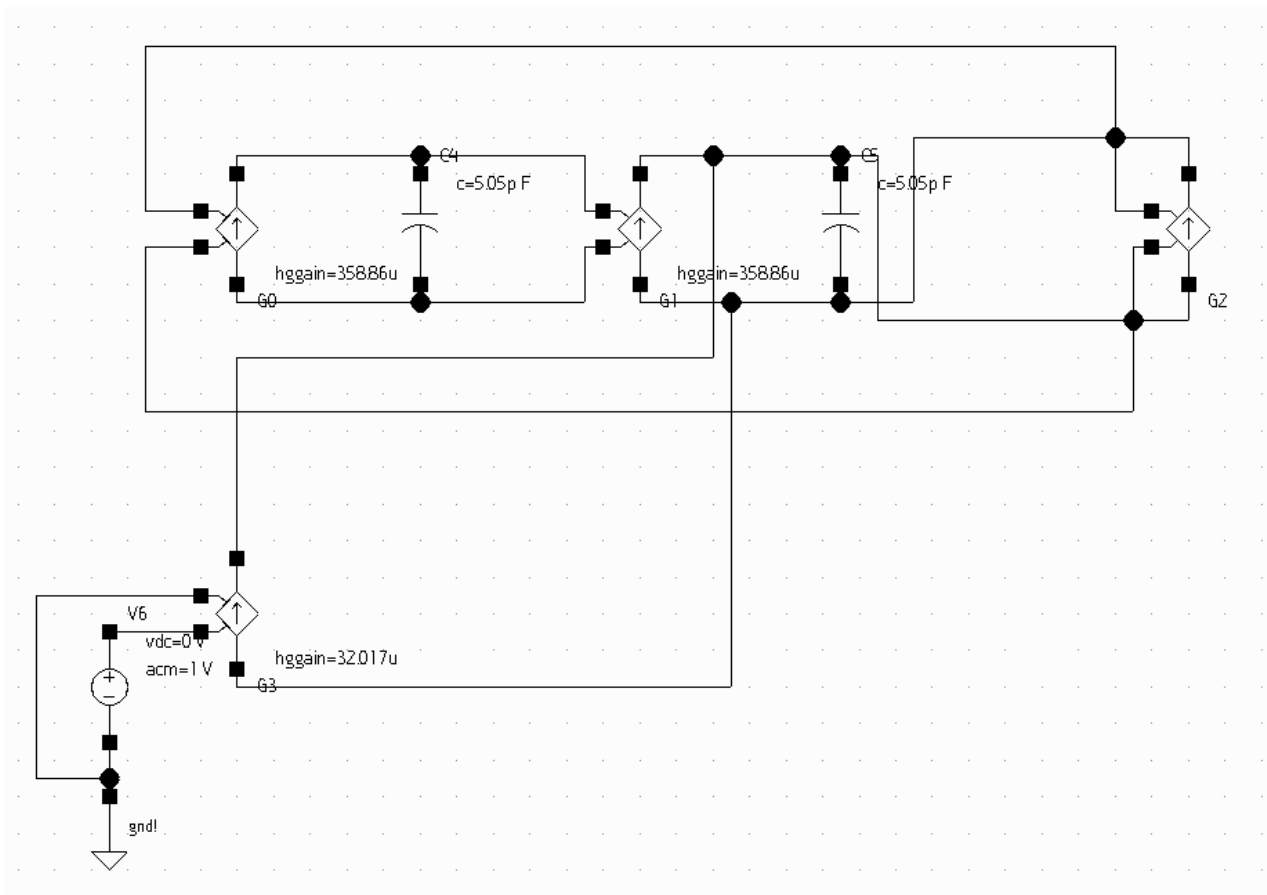


Figura 4.8: Esquema bicuadratico ideal

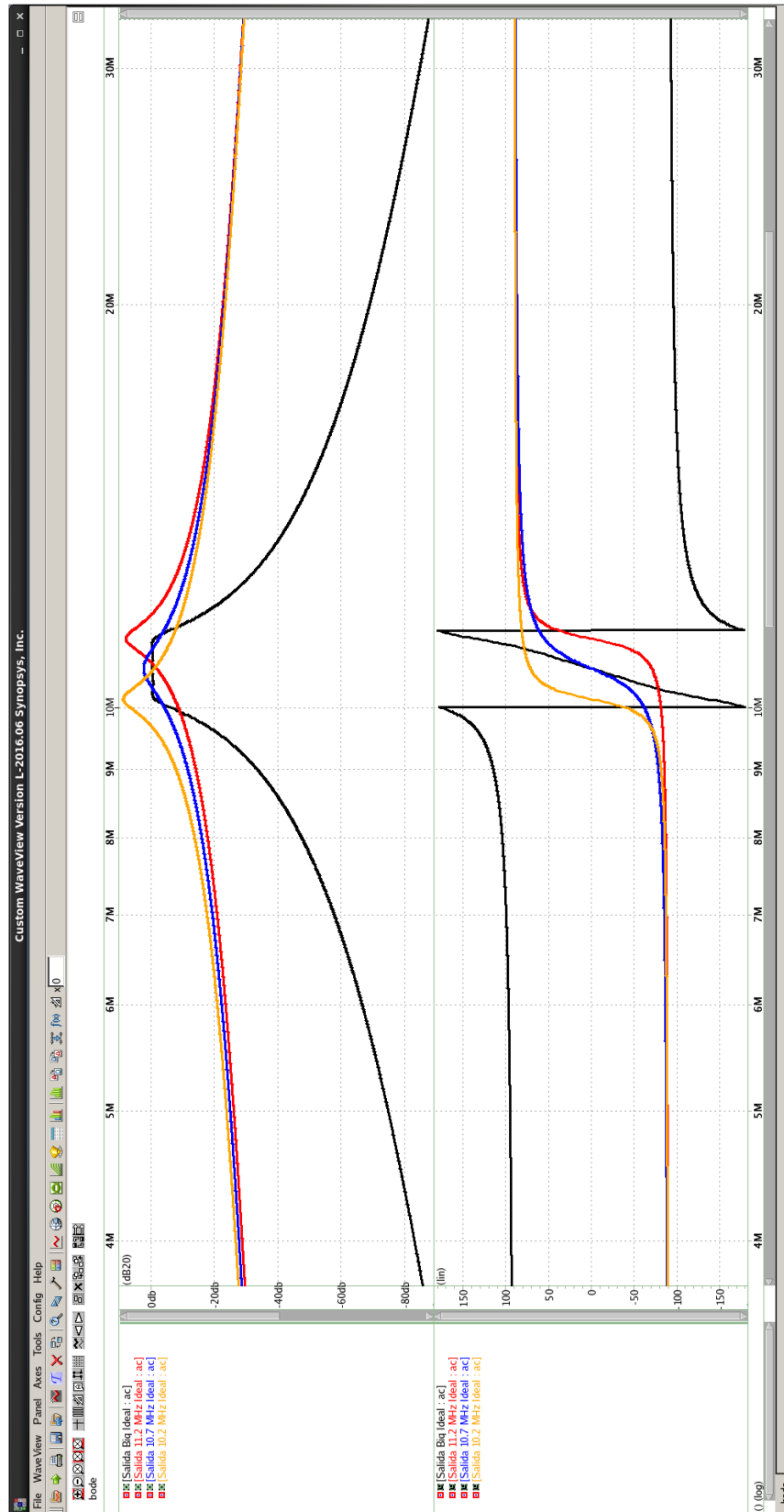


Figura 4.9: Respuesta en frecuencia de los bloques bicuad



Figura 4.10: Respuesta en frecuencia - Ampliación

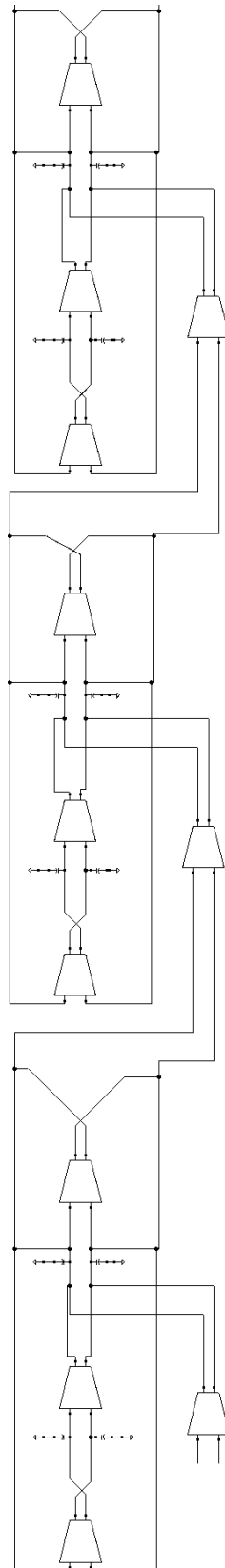


Figura 4.11: Bloques en cascada - Filtro pasa banda orden 6



Capítulo 5

Diseño del transconductor

5.1. Amplificador operacional de transconductancia

El Amplificador operacional de transconductancia (OTA) es un dispositivo que proporciona una corriente a su salida que depende directamente de la tensión que se le aplica a la entrada. La ecuación 5.1 muestra dicha expresión, el cual depende del parámetro g_m , la transconductancia. Para que dicha relación se cumpla, el OTA requiere una impedancia de salida muy elevada, lo que significa que trabajará con corrientes de salida muy bajas. Puede conectarse solamente cargas capacitivas.

$$I_{out} = g_m V_{in} \quad (5.1)$$

El primer circuito integrado disponible comercialmente se produjo en 1969 por la empresa de "Radio Corporation of America" (RCA). Hoy en día, con las diversas necesidades existentes, tales como el bajo voltaje de alimentación y bajo consumo de potencia (el caso de la telefonía celular) se ha tenido que actualizar y re-diseñar algunos tipos de componentes básicos. Uno de los componentes mayormente utilizados en aplicaciones integradas es el Amplificador Operacional de Transconductancia (OTA). En sistemas de filtrado analógico en tiempo continuo, estos dispositivos han resultado bastante flexibles y eficientes, por su propiedad eléctrica de emular elementos pasivos tales como resistores e inductores, ya sean respecto de masa o flotantes, pudiéndose así implementar monolíticamente sistemas electrónicos completos sin necesidad de ciertos componentes discretos externos al circuito integrado (CI).

Un OTA básico está constituido por un par diferencial a la entrada del dispositivo y varios espejos de corriente colocados de forma concreta para mejorar ciertos aspectos de su funcionamiento.

Básicamente un transductor de voltaje a corriente (VCT) y ha recibido considerable atención debido a su utilidad y versatilidad en muchas aplicaciones de filtrado y procesamiento de señales. Existen en la literatura varios circuitos OTA y se ha puesto mucho esfuerzo por los investigadores para mejorar las características de los OTA en términos de ganancia, el producto de ganancia de ancho de banda y la disipación de energía.

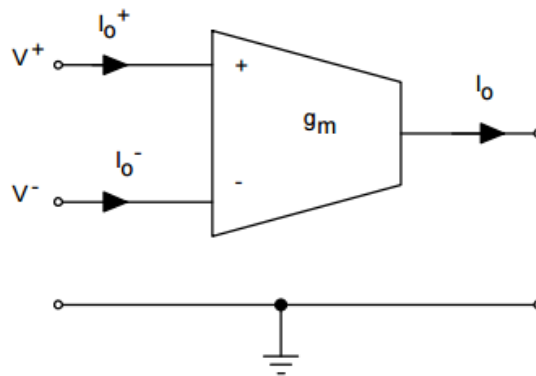


Figura 5.1: Símbolo de un OTA single ended



Figura 5.2: Primer OTA comercial - CA3080

5.1.1. El par diferencial de entrada

Un par diferencial simple está compuesto por un transistor en cada una de las ramas simétricas de entrada. La corriente que fluye por cada rama debe ser igual, por lo que las dimensiones de estos transistores serán idénticas. En la figura 5.3 se muestra un par diferencial simple, con transistores NMOS, dos resistencias y la fuente de corriente, I_{bias} .

Analizando la figura 5.3, se puede calcular el valor de las tensiones de salida V_{O1} y V_{O2} mediante las ecuaciones 5.2 y 5.3. Considerando que el circuito cumpla con absoluta simetría, y aplicando una tensión constante a la puerta de cada uno de los transistores, los valores de voltaje de salida serán idénticos. Sin embargo, cuando se aplique otro tipo de forma de onda, como por ejemplo una señal sinusoidal, se obtendría la misma forma de onda amplificada e invertida en la salida.

$$V_{O1} = V_{DD} - I_{D1}R_{D1} \quad (5.2)$$

$$V_{O2} = V_{DD} - I_{D2}R_{D2} \quad (5.3)$$

La gráfica que se muestra en la figura 5.4 relaciona la entrada de voltaje diferencial con la salida diferencial de corriente. La evolución de dicha curva muestra las propiedades lineales de dichos

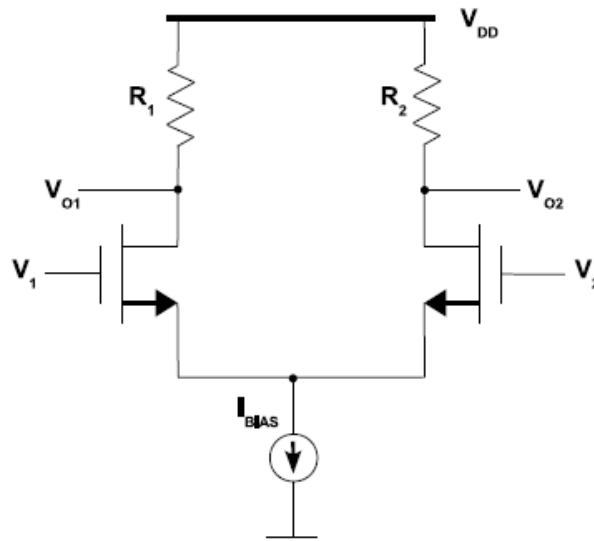


Figura 5.3: Par diferencial de entrada

transistores.

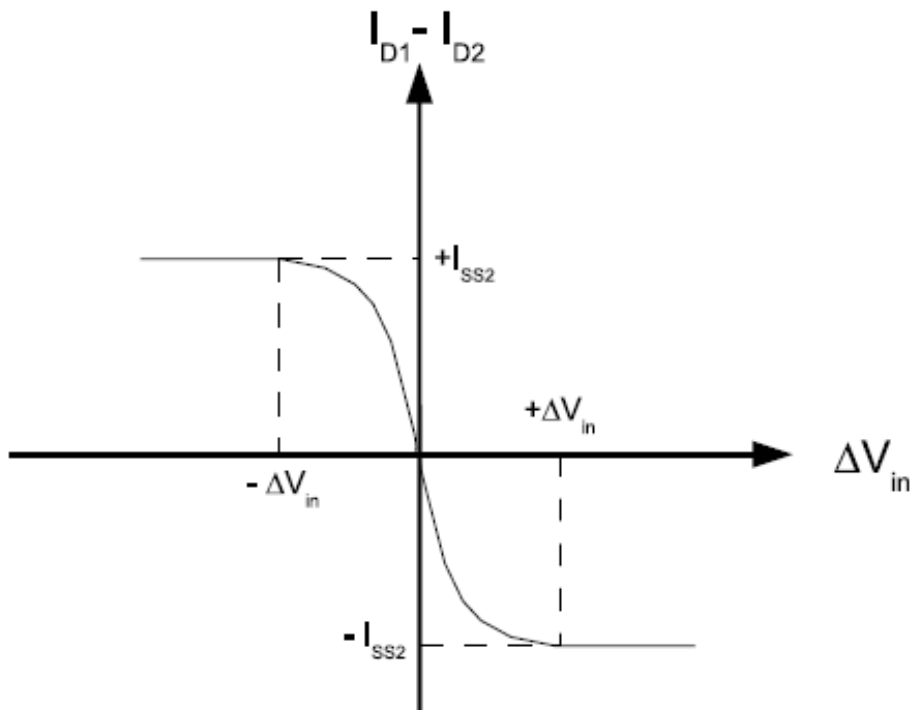


Figura 5.4: Relación entrada salida del par diferencial

Siendo $R_{D1} = R_{D2} = R_G$ y de las ecuaciones 5.2 y 5.3 podemos llegar a la expresión 5.4, que es la ecuación que caracteriza la figura 5.4



$$I_{D1} - I_{D2} = (V_{O2} - V_{O1}) \frac{1}{R_G} \quad (5.4)$$

Podemos llegar a la expresión mas generalizada definiendo:

$$I_{D1} - I_{D2} = I_{OUT} \quad (5.5)$$

$$V_{O2} - V_{O1} = \Delta_{vi} \quad (5.6)$$

$$\frac{1}{R_G} = g_m \quad (5.7)$$

Reescribimos la ecuación 5.4

$$I_{OUT} = G_m \Delta_{vi} \quad (5.8)$$

De esta manera podemos ver claramente que g_m es el parámetro que relaciona la entrada con la salida.

Otra de las características del circuito de la figura 5.3 es la ganancia. Esta, se puede deducir partiendo de las ecuaciones 5.2 y 5.3. Si se restan dichas ecuaciones se obtendrá:

$$\Delta_{vo} = R_D \Delta I_d = R_D G_m \Delta V_{in} \quad (5.9)$$

Asumiendo que :

$$A_v = \frac{\Delta V_o}{\Delta V_{in}} \quad (5.10)$$

Se llega a la ecuación 5.11, es decir la ganancia.

$$A_v = G_m R_D \quad (5.11)$$

Siendo G_m :

$$G_m = \sqrt{\mu_n C_{ox} \frac{W}{L} I_{bias}} \quad (5.12)$$

Como se comento anteriormente, en un OTA es de vital importancia que las dimensiones de los transistores del par diferencial sean iguales, ya que si no lo son, la corriente que fluya por ellos será diferente. A consecuencia, el g_m del circuito variaría de tal forma que no cumpliría la función por la que fue diseñado. Además de ello, empeoraría la respuesta del circuito en cuanto al ruido, offset o linealidad.

5.1.2. Espejos de corriente

Todos los circuitos electrónicos están compuestos de diversos elementos pasivos que deben ser polarizados para su correcto funcionamiento. Estas fuentes de polarización pueden ser en forma de tensión o corriente, dependiendo de la necesidad de dichos elementos.

En el caso concreto de la microelectrónica, es imprescindible el uso de transistores MOS polarizados adecuadamente. Para conseguir su polarización, es imprescindible que circule una corriente por ellos. Por esta razón se emplean las resistencias que se observan en la figura 5.3. Sin embargo, no es recomendable conectarlas ya que tienen una tolerancia muy grande que depende de la temperatura, deterioro, etc. Debido a esto y a su gran tamaño en un integrado, es más adecuado el uso de fuentes y espejos de corriente.

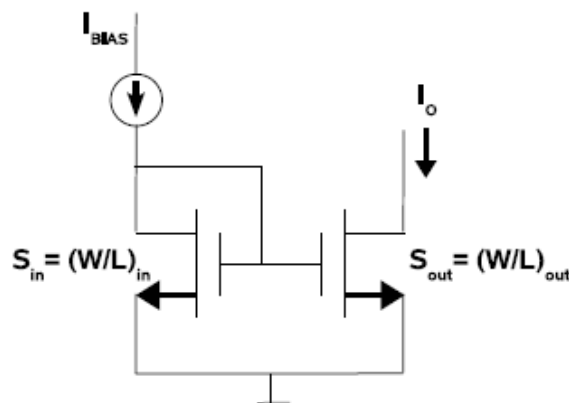


Figura 5.5: Espejo de corriente básico

La función de un espejo de corriente es, como su nombre indica, copiar la corriente que circula por una rama del circuito en otra. Para asegurar una copia precisa, los transistores que se emplean deben operar en la región de saturación, tener de una resistencia de salida elevada y de entrada baja. Como se observa en la figura 5.5 la puerta y el drenador del primer transistor están cortocircuitados para asegurar que opere en saturación. Por ejemplo, si se desea copiar una corriente del orden de mA, el transistor debe estar en el nivel de inversión fuerte, ya que necesita un valor de voltaje alto. No obstante, si el valor de la corriente que se quiere copiar es del orden de pA, deberá operar en el nivel de inversión débil.

Cuando la resistencia de salida de los espejos de corriente no es lo suficientemente alta y la carga de la salida es elevada, la corriente no se copiara correctamente. Es por ello por lo que existen diversas técnicas para aumentar dicha resistencia de salida. Por ejemplo, si se conectan mas de un espejo de corriente en cascada, como se observa en la figura 5.6, dicho valor aumentara. Este tipo de técnica se define como espejo cascado.

Una de las opciones que tiene el espejo de corriente es la capacidad de aumentar o disminuir la corriente que se copia. Si el circuito requiere una cantidad de corriente en una rama diferente a la que fluye por otra, se puede conseguir una copia de corriente deseada mediante la relación de las dimensiones de los transistores. Si la relación de aspecto del primer transistor es unitaria y se desea la mitad de corriente en la rama siguiente, la relación de aspecto del transistor de dicha rama debería ser de 1/2, como se indica en la figura 5.7.

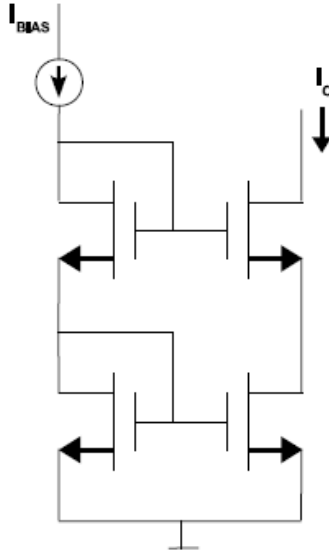


Figura 5.6: Espejo de corriente cascodeo

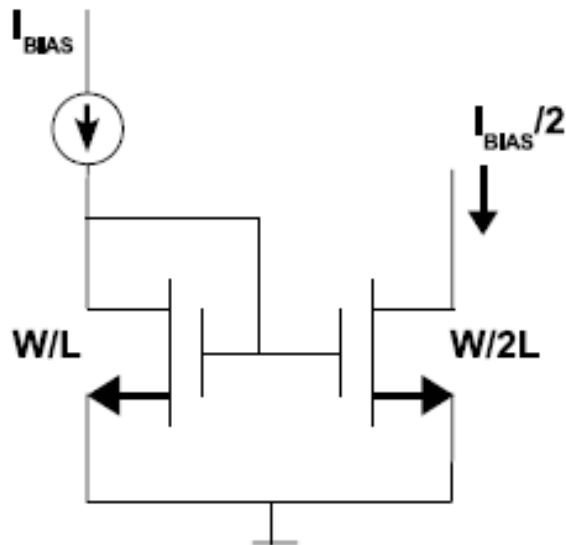


Figura 5.7: Espejo de corriente copiando la mitad de la corriente

5.1.3. Carga activa

La carga activa es otra parte muy importante del OTA, pero no imprescindible. Es decir, un par diferencial y dos resistencias son suficientes para que un OTA funcione. Sin embargo, como las resistencias son elementos poco deseables a la hora de integrar, debido al costo de área, se emplea la carga activa para suplirlos.

Al utilizar dispositivos activos como resistencias evitamos una caída de voltaje considerable, como ocurriría si se utilizaran resistencias de gran valor, su resistencia AC es grande, pero no infinita. Por otro lado, el espejo requiere un pequeño voltaje para mantenerse en operación (para mantener a los transistores de salida del espejo en la región activa). Como resultado, la fuente de corriente limita la excursión de voltaje máxima, pero este limitante es mucho menor que la que impondría una resistencia, y tampoco depende de la elección del punto de operación del transistor, permitiendo una mayor flexibilidad en el diseño del circuito con respecto a la utilización de resistencias.

Como se aprecia en la figura 5.8 la carga activa consta de un espejo de corriente de transistores PMOS, cuya función consiste en aumentar la resistencia de salida, mejorando la simetría del circuito y aumentando su amplificación.

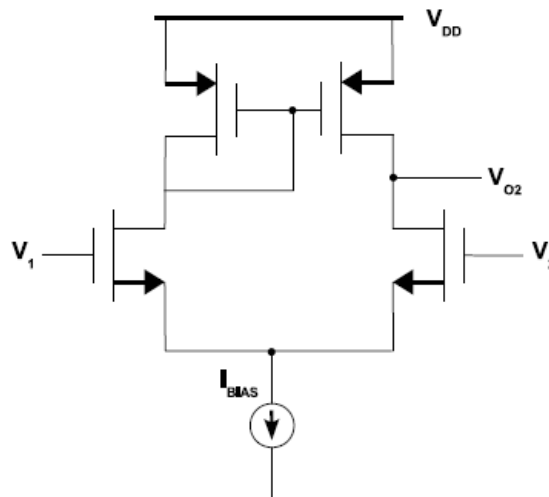


Figura 5.8: Transconductor con carga activa

5.1.4. Circuito realimentación de modo común CMFB

Los transconductores totalmente diferenciales (fully differential) tienen varias ventajas sobre las OTA de salida única, tales como una tensión de modo común de entrada estable, una distorsión armónica reducida, aumenta la excursión de tensión de salida (swing) y aumenta el rechazo del ruido acoplado debido al sustrato y a las líneas de alimentación.

En una arquitectura diferencial, existe la necesidad de un circuito de retroalimentación de modo común (CMFB) para estabilizar las dos salidas del amplificador a un voltaje común.

Los circuitos de retroalimentación de modo común CMFB (Common mode feed back) estabilizan los voltajes de modo común para sistemas analógicos completamente diferenciales mediante el ajuste de las corrientes de salida de modo común. Las dos tensiones diferenciales de salida son promediadas (VCM) y comparadas con la tensión de referencia en modo común (VRCM), y la tensión diferencial se convierte en la corriente de salida en modo común para ajustar la tensión en

modo común (VCM). La figura 5.9 muestra un claro ejemplo del uso del circuito de realimentación.

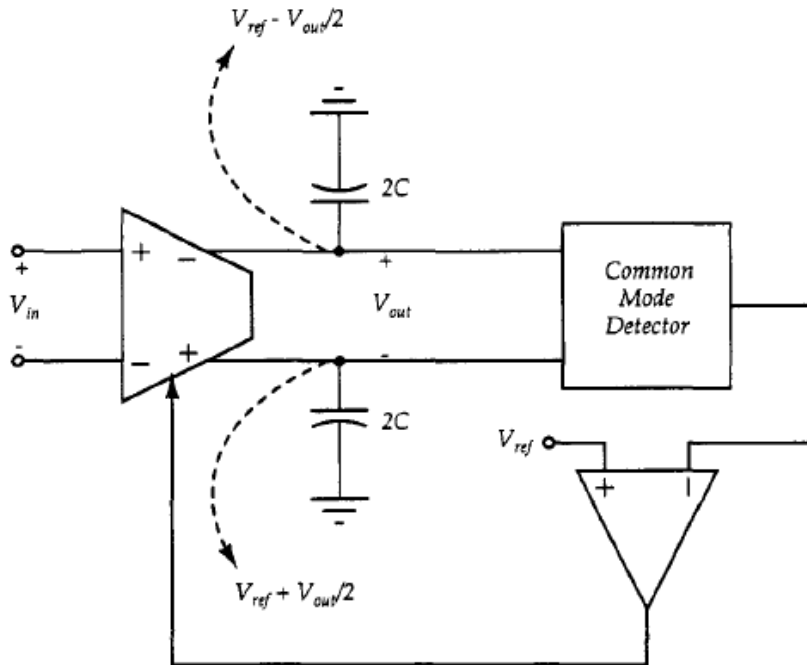


Figura 5.9: Integrador $g_m - C$ con circuito de realimentación de modo común

El lazo CMFB (realimentación de modo común) obliga a la tensión de salida común del transconductor a ser V_{ref} , independientemente de las variaciones del proceso o de la temperatura.

Los transistores PMOS y NMOS en la etapa de salida crean un equilibrio en el voltaje en modo común de salida. Un CMFB proporciona una realimentación negativa y controla la corriente que fluye a través de los transistores de salida. Esto estabiliza la salida a un voltaje común. Las dos formas de realizar circuitos CMFB son:

- En tiempo continuo
- A capacitores conmutados

Estos circuitos mencionados son bastante complejos y requieren de un tratamiento detenido que escapan al alcance de nuestro trabajo final. Sin embargo en la sección de diseño, detallaremos la forma con la cual solucionamos el problema.

5.2. Parámetros de rendimiento

Existen varios parámetros para validar el desempeño de la OTA. Los parámetros importantes que ayudan en el diseño de OTA son la ganancia, la disipación de potencia, la relación de rechazo de modo común, la proporción de rechazo de la fuente de alimentación y la distorsión armónica. El desempeño de una OTA se clasifica en base a los parámetros del dominio del tiempo y del dominio de la frecuencia dados por Phillip y Holberg [1]. Los parámetros del dominio de frecuencia son ancho de banda, factor de calidad, ganancia y fase.

5.2.1. Ganancia

La ganancia es una medida de la capacidad de un amplificador para aumentar la potencia o amplitud de una señal desde la entrada a la salida. Normalmente se define como la relación media de la señal de salida de un sistema a la entrada de señal del mismo sistema. También puede definirse en una escala logarítmica, en términos del logaritmo decimal de la misma proporción (ganancia en dB). La ganancia de CC se puede mejorar aumentando la transconductancia de los transistores de entrada o la impedancia de salida. La ganancia de lazo abierto de un amplificador determina la precisión del sistema de realimentación. Una ganancia de lazo abierto alta es necesaria para suprimir la no linealidad.

La configuración del circuito para el cálculo de la ganancia en lazo abierto se muestra en la Figura 5.10. La ganancia de lazo abierto viene dada por la ecuación 5.13.

$$A_v = 20 \log \frac{V_o^+ - V_o^-}{V_i^+ - V_i^-} \quad (5.13)$$

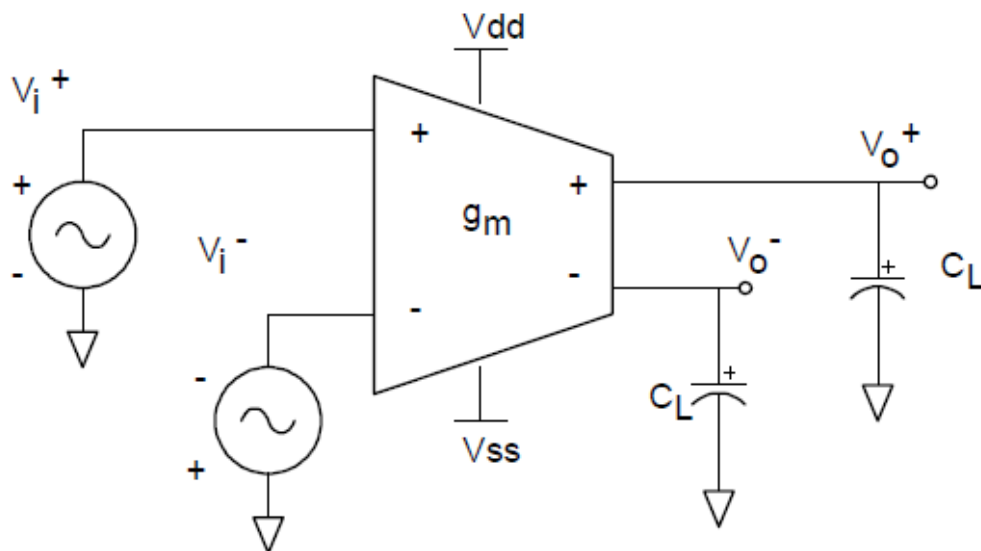


Figura 5.10: Test para el calculo de ganancia de lazo abierto

5.2.2. Disipación de energía

La disipación de potencia se calcula fácilmente a partir de la tensión de alimentación y la corriente cuando la salida está en circuito abierto. Cuando la corriente fluye hacia una carga, es fácil calcular la disipación total y luego restar la disipación de la carga para obtener la disipación del dispositivo. Cuando se incrementa la capacidad de la carga, se reduce la frecuencia de ganancia unitaria del circuito OTA. Para mantener un comportamiento del dispositivo, el consumo de energía del OTA debe aumentarse linealmente con un aumento en la capacidad de carga.

5.2.3. Relación de rechazo de modo común CMRR

La sensibilidad relativa de un OTA a una señal diferencial en comparación con una señal de modo común se denomina relación de rechazo de modo común (CMRR) y es la figura de mérito

del amplificador diferencial. CMRR es dado por:

$$CMRR = \frac{A_{DM}}{A_{CM}} \quad (5.14)$$

Donde A_{DM} es la ganancia de modo diferencial y A_{CM} es la ganancia de modo común. Idealmente A_{DM} debe ser grande y A_{CM} debe ser cero. Cuanto mayor sea el valor de CMRR, mejor será el rendimiento de OTA. Idealmente, los cambios en la entrada de modo común no deberían tener ningún efecto sobre la ganancia diferencial del amplificador. Como prácticamente no es posible, la relación de rechazo en modo común se define como la relación entre la ganancia en modo diferencial y la ganancia en modo común. La configuración del circuito para el cálculo de la relación de rechazo en modo común (CMRR) se muestra en la figura 5.14.

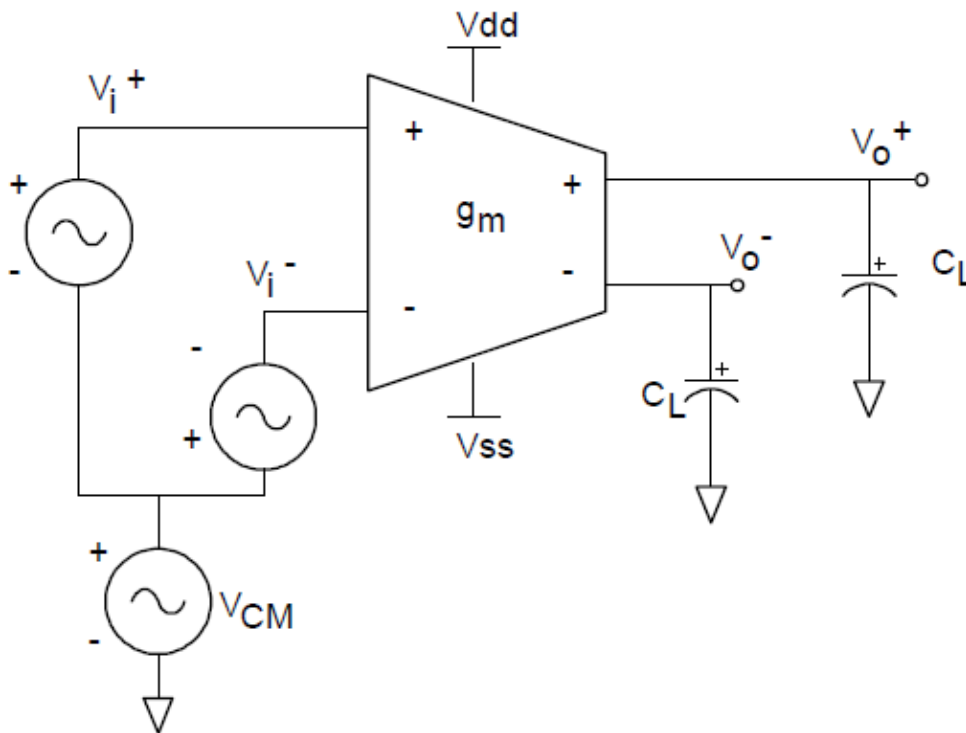


Figura 5.11: Test para el calculo de CMRR

5.2.4. Ancho de banda - pequeña señal

El comportamiento de alta frecuencia de los amplificadores desempeña un papel crítico en muchas aplicaciones. Por ejemplo, a medida que aumenta la frecuencia de operación, la ganancia en lazo abierto comienza a caer, como se muestra en la Figura 5.12, creando así grandes errores en el sistema de realimentación. El ancho de banda de pequeña señal se define generalmente como la frecuencia de "ganancia unitaria", f_u , que supera 1GHz en CMOS OTA's. La frecuencia de 3 dB, f_{3-dB} , también se puede especificar para permitir una predicción más fácil de la respuesta de frecuencia de lazo cerrado.

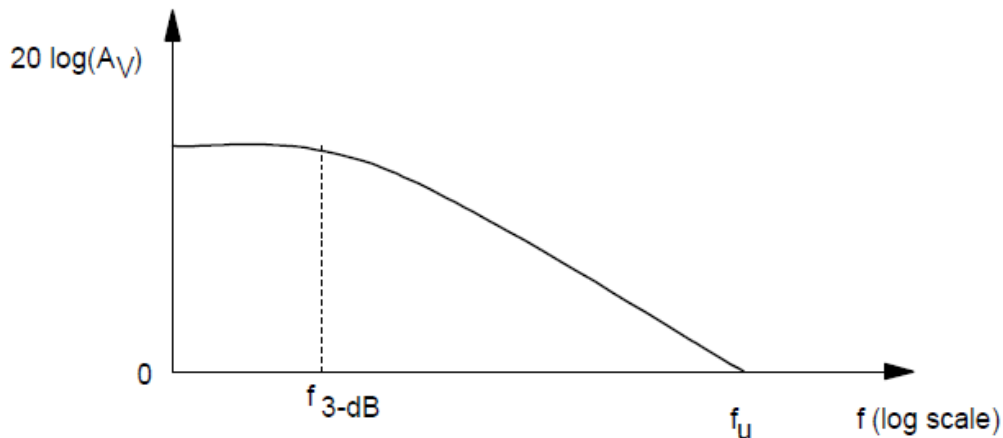


Figura 5.12: Respuesta en AC para pequeña señal

5.2.5. Distorsión armónica total THD

Cuando se aplica una forma de onda sinusoidal a un sistema no lineal invariante en el tiempo, la señal de salida tendrá componentes de frecuencia en armónicos de la forma de onda de entrada, incluyendo el armónico fundamental (o primer armónico). La distorsión armónica total (THD) de una señal es una medida de la distorsión armónica presente y se define como la relación entre la suma de las potencias de todos los componentes armónicos y la potencia de la frecuencia fundamental. El THD es una medida del grado de esa distorsión. En unidades de dB, THD se encuentra usando la siguiente relación:

$$THD = 10 \log \frac{V_{h2}^2 + V_{h3}^3 + V_{h4}^4 + \dots}{V_f^2} \quad (5.15)$$

Donde V_f es la amplitud del armónico fundamental y V_{hi} es la amplitud del componente armónico i^{th} . THD es presentado como un valor en porcentaje.

THD es siempre una función de la amplitud del nivel de señal de entrada (o salida), y por lo tanto también se informa la amplitud de señal correspondiente. Por razones prácticas, se incluye solo la potencia de sólo los primeros armónicos ya que los componentes de distorsión suelen caerse rápidamente en los armónicos más altos.

5.3. Transconductores Realizados

En el transcurso de este trabajo, al modelar todo el sistema de manera top-down, se comienzan con las especificaciones del filtro y lo que conlleva al modelado de las funciones de transferencia de los filtros bicuadráticos. Dicho modelado se basa en cálculos matemáticos que fueron realizados con el software de calculo. En este proceso se llega a un punto donde todos los cálculos cierran, las respuestas obtenidas cumplen con los requerimientos y el paso siguiente tiene lugar en la elección y diseño de un transconductor que pueda satisfacer cada uno de los bloques bicuadráticos calculados.

Esta tarea no ha resultado un problema menor, dado que hay disponibles muchos modelos propuestos en los que cada uno tiene mayor o menor afinidad con la tecnología a utilizar. Cada



tecnología tiene su tensión de alimentación y esto es un factor limitante respecto a la cantidad de transistores que podremos apilar, esto es una restricción directa sobre el diseño que pueda realizarse.

En esta etapa de diseño, hemos probado diseños entre los que podemos nombrar a diseños clásicos como el de Krummenacher y Tsvividis, trabajos realizados por Sanchez-Sinencio y Silva-Martinez, Johns Martin, de simple y doble par diferencial, modelos híbridos, single y fully-differential.

Incluir todos ellos como parte de este trabajo haría perder el foco del problema principal. Por este motivo solo nombraremos algunas características de ellos haciendo hincapié en dos modelos fundamentales que permitieron llegar a la solución esperada.

El modelo clásico de Krummenacher fue nuestro punto de partida. Con este diseño implementamos los primeros espejos de corriente para la degeneración de source, cargas activas para la salida de corriente y como componente de no menor importancia, la implementación de una carga resistiva virtual con transistores en anti-paralelo que permite obtener una muy buena linealidad relativa a la transconductancia g_m , llamados transistores difusores.

La principal característica de este transconductor es la linealidad que consigue con los transistores difusores y las fuentes de corriente en la degeneración de source. Su salida es del tipo single ended.

Podemos nombrar los trabajos realizados por Sanchez-Sinencio y Silva-Martinez [22], en los que se presentan varios modelos de transconductores y técnicas para obtener mejoras respecto a linealidad, bajos valores de transconductancia, para un gran número de aplicaciones.

La mayoría de estos transconductores son del tipo de salida simple (single ended) y es una de las características por las cuales decidimos dejarlos de lado, a pesar de que podríamos haberlos convertido a fully-differential, decidimos seguir probando con otros diseños.

Cuando se trabaja con transconductores del tipo single ended y estos forman parte de un sistema interconectado como es el caso de un filtro biquad, es bastante complejo manejar los puntos de polarización que tienen en juego dichas interconexiones, por ejemplo, es poco predecible saber en que punto en la salida estará la tensión de modo común. Esto puede hacer que se lleve equivocadamente a otro punto de polarización a la siguiente etapa.

Este problema puede solucionarse con la utilización de transconductores del tipo fully-differential. En estos transconductores podemos fijar la tensión de modo común en un valor predeterminado con la ayuda de un circuito de realimentación conocido como circuito de realimentación de modo común o de sus siglas en inglés (CMFB).

A pesar de ser una solución muy buena para este tipo de trabajo, la implementación de un circuito de realimentación CMFB aumenta considerablemente la complejidad de nuestro trabajo. Por este motivo, nos centramos en entender su funcionamiento e implementarlo de manera ideal utilizando un componente modelado en verilog-A. El modelado de un circuito de realimentación CMFB CMOS podría ser un punto de partida de un nuevo trabajo.

5.3.1. Transconductor de Krummenacher

Una forma de linealizar una etapa diferencial MOSFET, es utilizando transistores principalmente en la región de triodo, se muestra en la Fig. 5.13 [Krummenacher, 1988] [14]. Obsérvese que aquí las compuertas de los transistores Q3 y Q4 están conectadas a la tensión de entrada diferencial en lugar de a una tensión de polarización fija. Como resultado, los transistores en triodo Q3 y Q4 experimentan condiciones de polarización variables para mejorar la linealidad de este circuito. Para ver que Q3 y Q4 están generalmente en la región de triodo, miremos el caso de señales de entrada iguales (es decir $v_1 = v_2$), resultando en:

$$V_x = V_y = V_1 - V_{GS} = V_1 - (V_{eff1} + V_{tn}) \quad (5.16)$$

Así, las tensiones de drenador-surtidor de Q3, Q4 son ambas cero. Sin embargo, sus voltajes fuente-compuerta son iguales a los de Q1, Q2 lo que implica que están realmente en la región triodo.

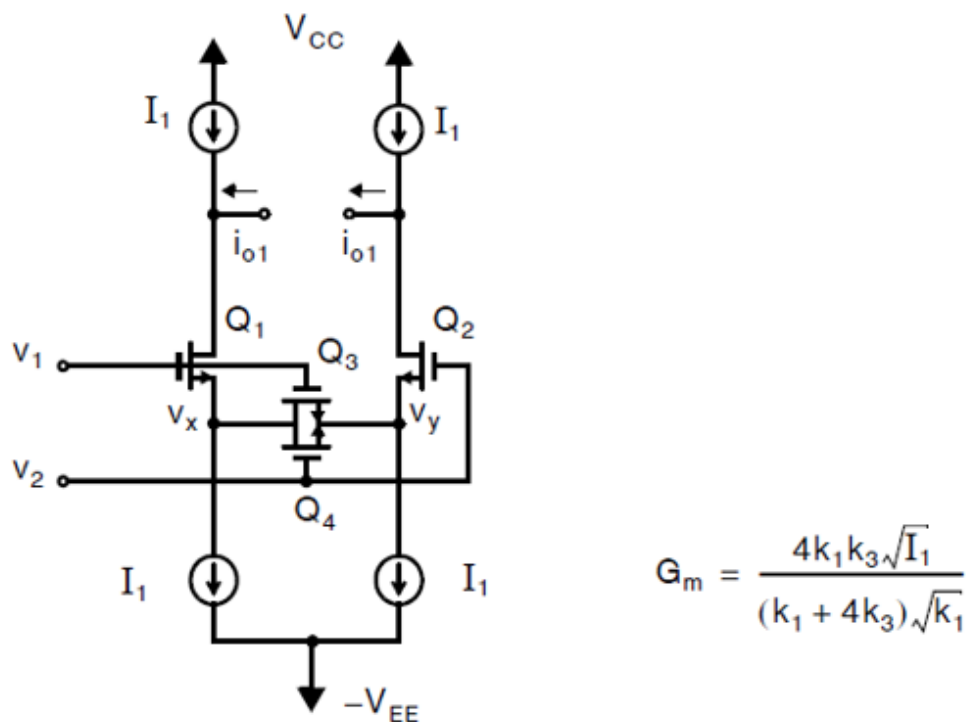


Figura 5.13: Par diferencial linealizado usando transistores Q3 y Q4 en región triodo.

Para determinar la transconductancia de pequeña señal de esta etapa, observamos a partir de 5.17 que la resistencia de fuente de drenador de pequeña señal de Q3, Q4 viene dada por la ecuación 5.18.

$$r_{ds} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{tn})} \quad (5.17)$$

$$r_{ds3} = r_{ds4} = \frac{1}{2K_3(V_{GS1} - V_{tn})} \quad (5.18)$$



Donde hemos asumido que Q3 y Q4 son dispositivos matcheados, de lo que podemos definir

$$K_3 = \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right) \quad (5.19)$$

Obsérvese que en este circuito no se puede ignorar el efecto de las tensiones compuerta-surtidor de Q1 y Q2, ya que sus corrientes de drenador no están fijadas a un valor constante. Los valores de resistencia de surtidor de pequeña señal de Q1 y Q2 están dados por

$$r_{s1} = r_{s2} = \frac{1}{g_{m1}} = \frac{1}{2K_1(V_{GS1} - V_{tn})} \quad (5.20)$$

Usando el modelo T de pequeña señal, encontramos que la corriente de salida de pequeña señal I_{o1} es igual a

$$I_{o1} = \frac{V_1 - V_2}{r_{s1} + r_{s2} + (r_{ds3} || r_{ds4})} \quad (5.21)$$

por lo tanto definiendo

$$G_m \equiv \frac{I_{o1}}{V_1 - V_2} \quad (5.22)$$

podemos llegar a

$$G_m = \frac{1}{r_{s1} + r_{s2} + (r_{ds3} || r_{ds4})} \quad (5.23)$$

que podemos expresarlo de la siguiente manera

$$G_m = \frac{4K_1K_3(V_{GS1} - V_{tn})}{K_1 + 4K_3} \quad (5.24)$$

Finalmente, para modificar este resultado de tal manera que sea en términos de corriente, observamos que

$$I_1 = K_1(V_{GS1} - V_{tn})^2 \quad (5.25)$$

o equivalentemente

$$(V_{GS1} - V_{tn}) = \sqrt[2]{\frac{I_1}{K_1}} \quad (5.26)$$

con lo que podemos llegar a una expresión final de la transconductancia en la ecuación 5.27.

$$G_m = \frac{4K_1K_3\sqrt[2]{I_1}}{(K_1 + 4K_3)\sqrt[2]{K_1}} \quad (5.27)$$

Así, vemos que la transconductancia de este transconductor puede ser ajustada cambiando la corriente de polarización I_1 . Obsérvese también que la transconductancia es proporcional a la raíz



cuadrada de la corriente de polarización.

Para ver cómo las condiciones de polarización variables para los transistores en trío mejoran la linealidad de este circuito, considere primero el caso de pequeñas diferencias en v_1 y v_2 (por ejemplo 100 mV). En este caso de pequeña señal de entrada, los transistores actúan esencialmente como dos resistencias de degeneración de surtidor. Así, la linealidad mejora (asumiendo $r_{ds3} \gg r_{s1}$) sobre la de un par diferencial simple, ya que los transistores en trío son más lineales que las resistencias de surtidor de los transistores en la región activa. En otras palabras, para un valor de señal de entrada pequeño, la linealidad de este circuito es similar a la de un circuito en el que las compuertas de Q3 y Q4 están conectados a voltajes de polarización fijos.

Sin embargo, si las compuertas de Q3 y Q4 se conectan a voltajes de polarización fija, 5.28 nos muestra que, a medida que aumenta su tensión de drenaje-fuente, la corriente de drenaje se reduce por debajo de lo que ocurriría en una relación lineal debido al término cuadrático. Además, los valores cambiantes de V_{gs1} y V_{gs2} (debido a los cambios de corriente) también reducen el valor de V_{ds} , y por lo tanto la transconductancia de la celda para grandes señales de entrada.

Para aliviar esta reducción en transconductancia para grandes señales de entrada, las compuertas de Q3 y Q4 se conectan a las señales de entrada como se muestra en la figura 5.13. Ahora, a medida que aumenta la señal de entrada, se reduce la resistencia de pequeña señal de uno de los dos transistores en región trío que están en paralelo. Esta resistencia reducida intenta aumentar la transconductancia, dando como resultado una cancelación parcial del valor de transconductancia decreciente.

Por lo tanto, si se elige una proporción apropiada K_1 / K_3 , se consigue una transconductancia más estable (y por lo tanto una mejor linealidad). Para el filtro de 4 MHz presentado en el paper de [Krummenacher, 1988] [14], se utiliza una proporción de $K_1/K_3 = 6,7$ para obtener niveles de distorsión armónica alrededor de 50 dB por debajo del nivel máximo de señal de salida de 350 mV_{rms} . También, una extensión de este enfoque se presenta en el paper de [Silva-Martínez, 1991] [24], donde la señal de entrada se divide en dos etapas de entrada o doble par diferencial para mejorar aún más el rendimiento de distorsión armónica.

5.3.1.1. Conclusiones obtenidas del transconductor de Krummenacher

Se tomo como primer acercamiento al transconductor de Krummenacher [14]. Se logro su funcionamiento a partir de las consideraciones de diseño antes detalladas, tanto en polarización buscando que cada transistor permanezca polarizado en la región correspondiente y considerando la relación de 6.7 referente a K_1/K_3 para lograr la mejor linealidad posible.

Si bien el circuito es funcional, nos dimos cuenta que al conectar los transconductores en cascada para la realización del filtro bicuadrático, las tensiones de polarización de sus salidas en condición de señal cero no estarían bien definidas, llevando a todo el conjunto de transconductores a regiones de polarización no deseadas.

Es por este motivo debemos dejar de lado el transconductor de Krummenacher y se plantea la realización de un transconductor de tipo Fully Differential de manera de poder establecer esos puntos de polarización a partir de circuitos de realimentación de modo común.



5.3.2. Transconductor de Johns-Martin

Veremos técnicas de circuitos transconductores que se basan en transistores que operan en la región triodo, basandonos en el libro Analog integrated circuit design [12]. Debe indicarse aquí que en los siguientes circuitos, no todos los transistores están en la región triodo. Como veremos, la mayoría de los transistores están polarizados en la región activa, pero la transconductancia del circuito se basa en uno o dos transistores clave polarizados en la región triodo. Comenzamos recordando la ecuación del modelo clásico para un transistor de canal n que opera en la región triodo.

$$I_D = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_{tn}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (5.28)$$

Recordemos que un transistor permanece en la región triodo siempre y cuando el voltaje de drenador-surtidor sea menor que el voltaje de compuerta-surtidor. En otras palabras, debe cumplirse la condición impuesta en 5.29

$$V_{DS} < V_{eff}, V_{eff} = V_{GS} - V_{tn} \quad (5.29)$$

Si las ecuaciones anteriores son exactas, entonces se podrían realizar circuitos perfectamente lineales. Sin embargo, estas ecuaciones sólo son ligeramente precisas para un proceso de fabricación de canal corto moderno, y por lo tanto, se produce alguna distorsión porque los términos de orden superior no son modelados en las ecuaciones anteriores. Por lo tanto, casi todos los circuitos prácticos de tiempo continuo usan arquitecturas totalmente diferenciales para reducir los productos de distorsión de orden par, dejando dominante el término de tercer orden.

5.3.2.1. Diseño original

En este caso veremos un transconductor que utiliza un transistor en triodo de polarización fija. Vemos de la ecuación 5.28 que si se usa un voltaje drenador-surtidor pequeño, V_{DS} , el término V_{DS}^2 va a cero rápidamente y la corriente de drenador es aproximadamente lineal con respecto a un V_{DS} aplicado. Así, podemos modelar un transistor en triodo como una resistencia que esta dada por la ecuación 5.30

$$r_{DS} \equiv \left(\frac{\partial i_D}{\partial V_{DS}} \right)^{-1} \Big|_{V_{DS}=0} \quad (5.30)$$

Que da como resultado una resistencia de pequeña señal

$$r_{ds} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{tn})} \quad (5.31)$$

Un enfoque para el uso de esta resistencia equivalente para realizar un transductor con una linealidad moderada se muestra en la Fig. 5.14. Los transistores MOSFET (polarizados en la región activa), y una resistencia realizada por un transistor que opera en la región triodo. Obsérvese que el circuito de la Fig. 5.14 fuerza corrientes constantes a través de Q1 y Q2 de manera que sus tensiones individuales de compuerta-surtidor permanezcan constantes.

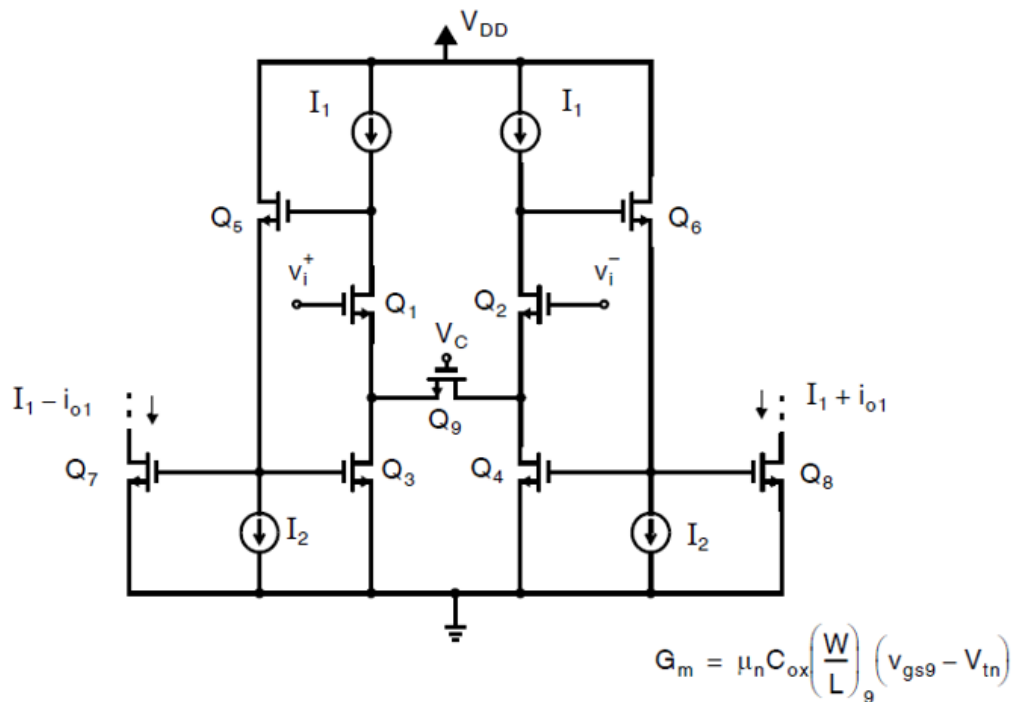


Figura 5.14: Transconductor CMOS usando a Q9 en la región triodo con polarización fija

Como resultado, la transconductancia de esta celda es igual a la inversa de la resistencia de pequeña señal, r_{ds} de Q9. Utilizando el resultado de resistencia de pequeña señal de 5.31, la transconductancia global de esta celda está dada por

$$G_m = \frac{i_{o1}}{V_i^+ - V_i^-} = \mu_n C_{ox} \left(\frac{W}{L} \right) (V_{gs9} - V_{tn}) \quad (5.32)$$

Por lo tanto, este transductor tiene un valor de transconductancia variable que se puede ajustar cambiando el valor de V_{gs9} . Este valor de transconductancia se puede escalar escalando los espejos de corriente Q7 y Q8 con respecto a Q3 y Q4.

Un enfoque similar, pero con menor complejidad y entradas de canal p se muestra en la Fig. 5.15. Aquí, una corriente constante de I_2 es forzada a través de cada uno de los transistores Q1 y Q2, mientras que la corriente de polarización para Q3 y Q4 es igual a la diferencia entre I_1 e I_2 . La corriente de señal, i_{o1} , también fluye a través de Q3 y Q4, que se refleja en los transistores de salida, Q5 y Q6. Obsérvese que esta configuración tiene una etapa con un transistor menos en el circuito de la entrada.

5.3.2.2. Modificaciones realizadas

Como mencionamos en el capítulo 4, los circuitos Fully-Differential (FD) son inevitables bajo condiciones de alimentación de baja tensión. Estos circuitos FD, para operar adecuadamente es obligatorio el uso de retroalimentación en modo común. Se introduce el enfoque conceptual para implementar los circuitos de retroalimentación en modo común. Además, se introduce el uso de técnicas de alimentación en modo común para mejorar la proporción de rechazo en modo común. Se demuestra que la aplicación simultánea de retroalimentación en modo común y feedforward de

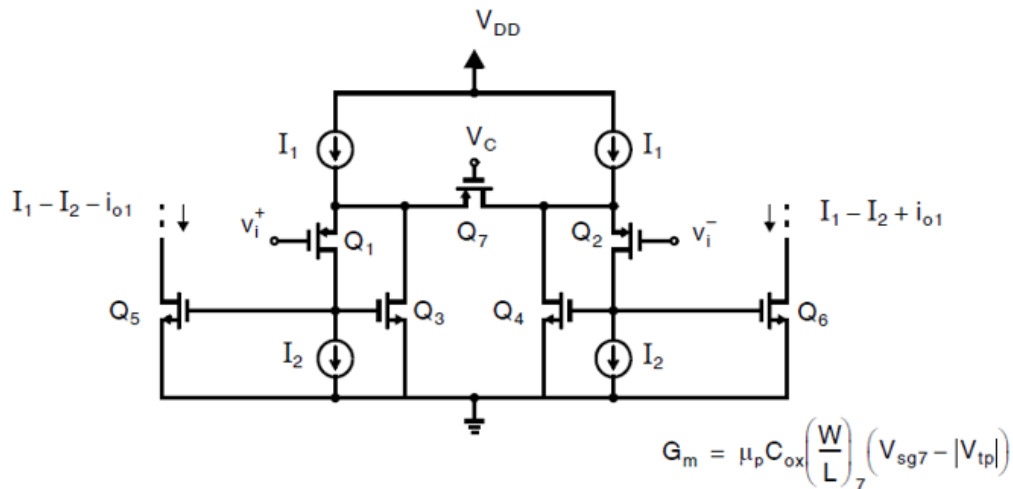


Figura 5.15: Transconductor CMOS usando a entradas de tipo P

modo común proporciona un rendimiento óptimo con sólo un pequeño coste adicional.

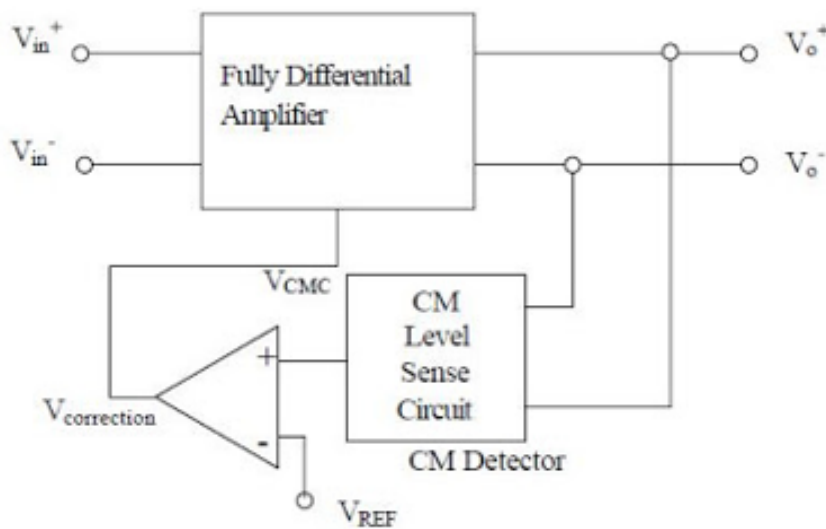


Figura 5.16: Esquema conceptual del circuito CMFB

La rápida reducción de tamaño de las tecnologías CMOS está limitando el voltaje máximo de alimentación que pueden soportar los circuitos integrados (IC), y esta tendencia continuará. En un IC digital, a medida que las dimensiones de los dispositivos se reducen, cada vez se pueden fabricar más dispositivos en la misma oblea de silicio, las capacidades parásitas también tienden a disminuir y la densidad de corriente aumenta. Desafortunadamente, desde un punto de vista general, el escalado de la tecnología tiene un impacto negativo en el rendimiento de los circuitos integrados analógicos.

Por lo tanto, el escalado degrada la ganancia intrínseca de los dispositivos y, lo que es aún más crítico, un headroom de voltaje disponible muy limitado que reduce el rango dinámico del circuito (DR – dinamic range) con respecto a su contraparte de rango dinámico para tensiones de alimentación más altas. Por lo tanto, en tales condiciones de bajo voltaje de alimentación (LV), los circuitos

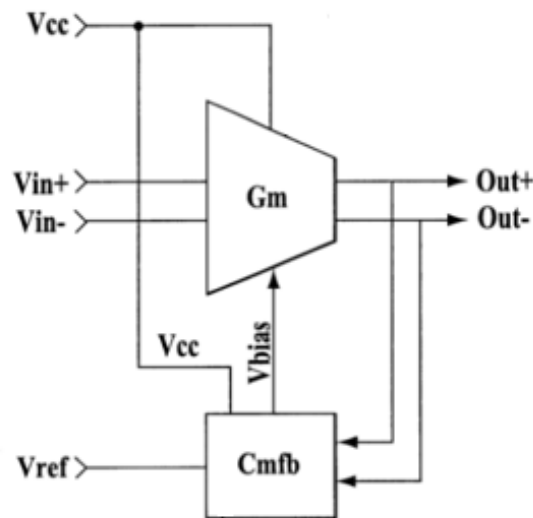


Figura 5.17: Circuito CMFB

analógicos requieren cambios de señal de entrada / salida mayores, una linealidad mejorada y mayor rechazo a señales no deseadas, para mantener un rendimiento similar con respecto al funcionamiento a tensiones de alimentación más altas. Muchas cuestiones de diseño analógico, que eran poco importantes hace sólo una década, son ahora de vital importancia y se deben investigar nuevas topologías de circuitos y estrategias de diseño para tensiones de alimentación en el orden del voltaje umbral para transistores MOS.

En este trabajo, se presentamos solo el circuito de realimentación de modo común (CM) de las señales (diferenciales) en circuitos de señal analógica de LV. Tradicionalmente, se han aplicado técnicas de retroalimentación en modo común (CMFB) para el control del componente de modo común CM de salida en circuitos (FD). Sin embargo, la mayoría de las técnicas convencionales no son válidas para aplicaciones muy bajo voltaje y por lo tanto, se necesitan soluciones alternativas. En este último caso entra en juego el circuito de realimentación feedforward para mejorar el rendimiento del circuito. Para nuestro caso particular solo implementaremos un circuito de realimentación CMFB dado que la tecnología utilizada en este trabajo no necesita una tensión de alimentación demasiado pequeña.

5.3.3. Common Mode FeedBack - principio de funcionamiento

Uno de los bloques más útiles en circuitos de señales analógicas es el amplificador operacional (Op Amp) o el amplificador operacional de transconductancia (OTA).

Para tecnologías de pequeño tamaño, la fuente de alimentación es limitada, pero el swing de señal de salida todavía necesita ser grande. Una solución para aumentar la señal de salida es utilizar amplificadores completamente diferenciales.

Esto es tanto entrada diferencial como salida diferencial. la fig.5.17 ilustra la arquitectura conceptual del uso de retroalimentación en modo común. La idea básica es primero controlar la señal de modo común (es decir, la suma de las señales de salida) y luego comparar la señal de modo común con una tensión de referencia, que normalmente es de 0 voltios.

De este modo, se genera una señal de corrección y se aplica al amplificador totalmente diferencial, de modo que eventualmente la señal de corrección se vuelve cercana a cero. La señal de corrección es la diferencia entre la señal de modo común y la tensión de referencia.

La detección de las señales de salida puede hacerse en voltaje, pero puede realizarse en corriente. Este principio se ilustra en la Fig.5.18. El amplificador es un amplificador de transconductancia. Este amplificador de transconductancia consiste en un par diferencial y dos espejos de corriente. El circuito de detección de nivel de modo común se aplica al amplificador de detección donde se compara con una corriente o tensión de referencia. La salida de este amplificador de detección de CM se inyecta entonces a la corriente de polarización de salida del amplificador FD o bien para controlar la tensión de compuerta de un transistor en el caso de realimentar tensión.

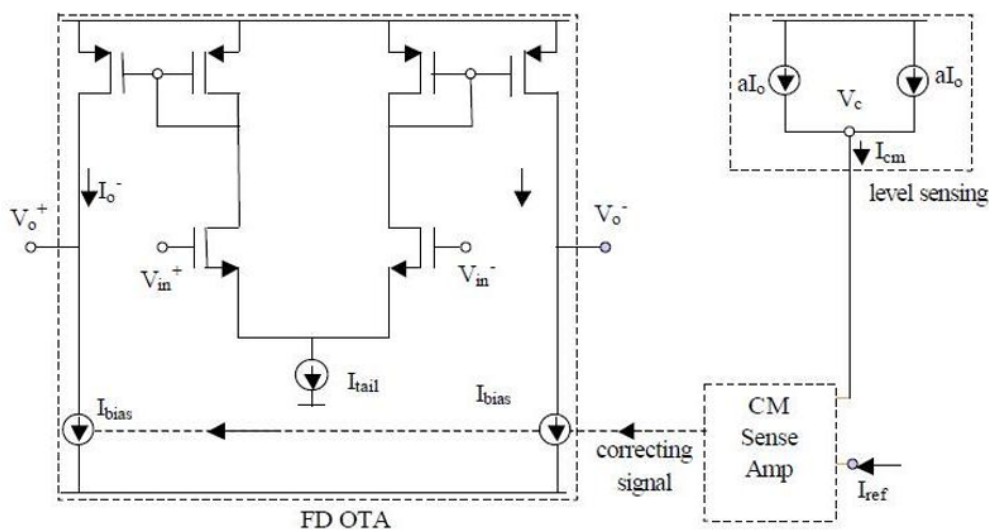


Figura 5.18: Circuito de realimentación CMFB modo corriente

El uso de realimentación en modo común tiene como objetivo:

- Fijar el punto de funcionamiento de CC en la salida, que maximiza la ganancia de tensión diferencial.
- Cancelar las señales de salida en modo común
- El uso de retroalimentación en modo común debería reducir el ruido de salida
- La implementación real de la retroalimentación en modo común no es trivial.

Varias cuestiones de diseño deben tenerse en cuenta para proporcionar una implementación con las especificaciones y el rendimiento deseados. Entre ellos tenemos que minimizar los efectos de carga del amplificador cuando está conectado al amplificador de detección. La estabilidad del amplificador con realimentación debe estar bien definida. Otra cuestión aún más crítica es el ancho de banda de los lazos asociados con el modo diferencial y los lazos de modo común.

Estos ancho de banda mencionados deben ser del mismo orden que el del OTA para producir una buena proporción de rechazo de modo común en el intervalo de frecuencias de interés. La ganancia de CC del lazo CMFB debe ser lo suficientemente grande como para mantener un control preciso del componente de modo común. Si no es así, se produce una oscilación asimétrica que



implica una pérdida en el rango dinámico.

5.3.4. Transconductor de Johns Martin

Se propone el transconductor de Johns Martin con entrada P, al cual se le agrega el circuito de realimentación de modo común explicado en la sección anterior.

La figura 5.19 muestra el diseño realizado.

Como podemos observar, las fuentes de corriente del circuito original, son reemplazadas por espejos de corriente formados por los transistores M99, M100, M101, M102, M105, así como también se agregan los transistores M12 y M13 que nos permitirá fijar la tensión de modo común de salida. La compuerta de los transistores M12, M13 estará controlada por la salida del circuito de realimentación de modo común.

5.3.4.1. Resultados obtenidos

Se logró polarizar todos los transistores en las regiones correspondientes y se obtiene la curva de corriente de salida I_o y transconductancia g_m que se presenta en la figura 5.20.

Podemos observar que el transconductor posee una buena linealidad de corriente de salida pero en un rango de tensión de entrada bastante limitado. Dentro de dicho rango tomamos como premisa una aceptabilidad del 1% en la variación de la transconductancia que es lo que se puede observar en la figura 5.20.

No conformes con el resultado, se decide intentar con otro modelo de transconductor buscando una mejor linealidad de corriente de salida con un rango de tensión de entrada mayor y con una curva de transconductancia más suave.

5.3.5. Transconductor de Tsividis

El transconductor de Tsividis [4] posee una característica de baja distorsión armónica que es posible mediante técnicas de cancelación de no linealidad. Estas técnicas se extendieron desde los opamp a estructuras de transconductores haciendo posible una alta linealidad, mientras que permite mayores señales de entrada que otras técnicas para transconductores. En este dispositivo MOSFET además se propone la degeneración de la fuente.

5.3.5.1. Concepto básico del circuito

Se sabe que la linealización de las características de transferencia del par diferencial se puede obtener a partir de la degeneración de fuente. En lugar de resistencias, los transistores MOS que operan en la región de no-saturación, pueden usarse como resistencia ajustando la resistencia de canal con la tensión de compuerta a un valor deseable.

La estructura del circuito de transconductancia propuesto se muestra en la figura 5.21 a. La carga mostrada aquí es un capacitor. En este caso se implementa un integrador y se puede utilizar en filtros MOS de tiempo continuo.

Los transistores M1 y M2 deben tan iguales como sea posible, con $W/L \gg 1$, se asume que deberán trabajar como seguidores de fuente, mientras que los transistores M3 y M4 de canal largo

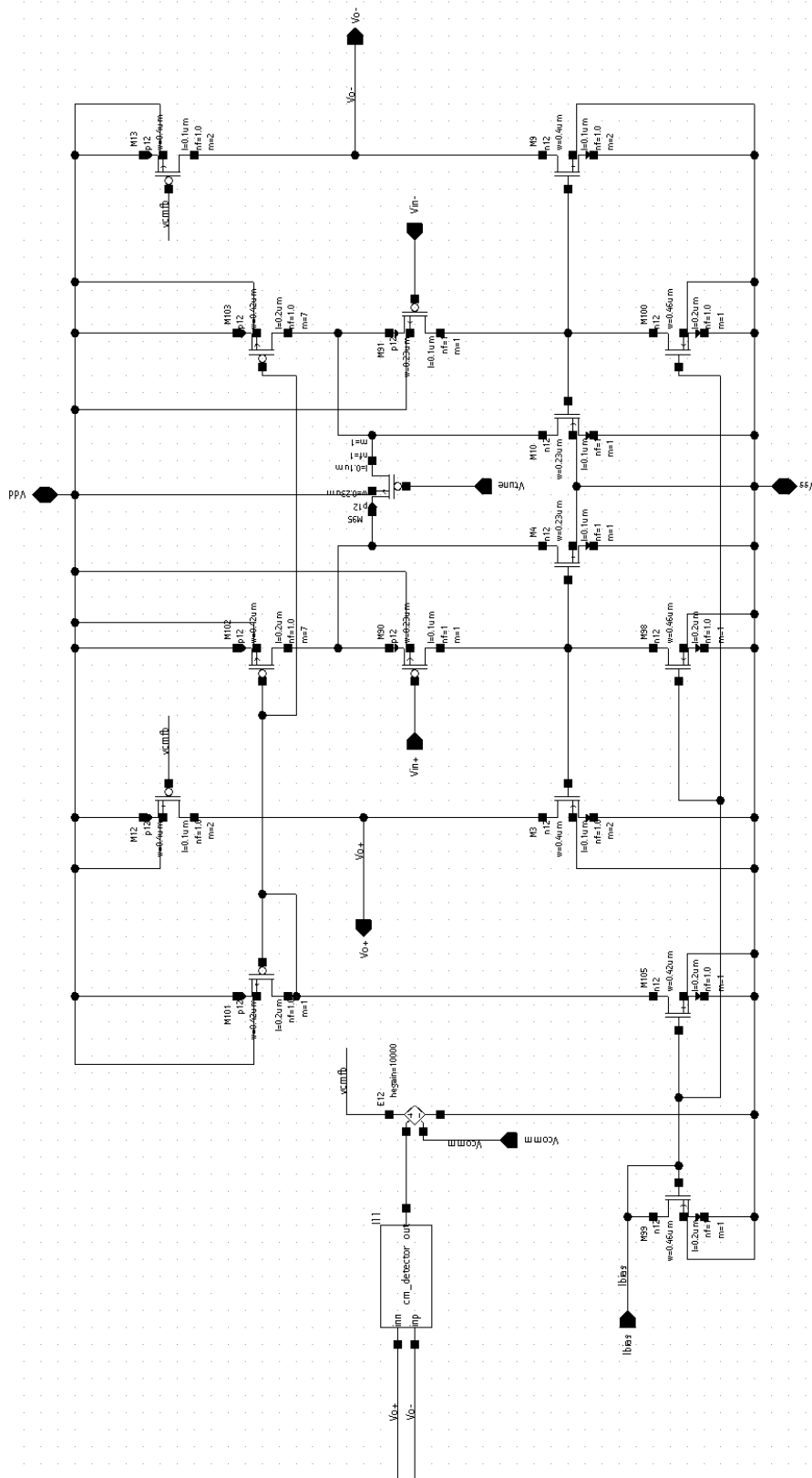


Figura 5.19: Transconductor de Johns Martin con entrada P



Figura 5.20: Corriente de salida y transconductancia

($W/L \ll 1$) operan en región de no-saturación y ajustan la transconductancia del circuito.

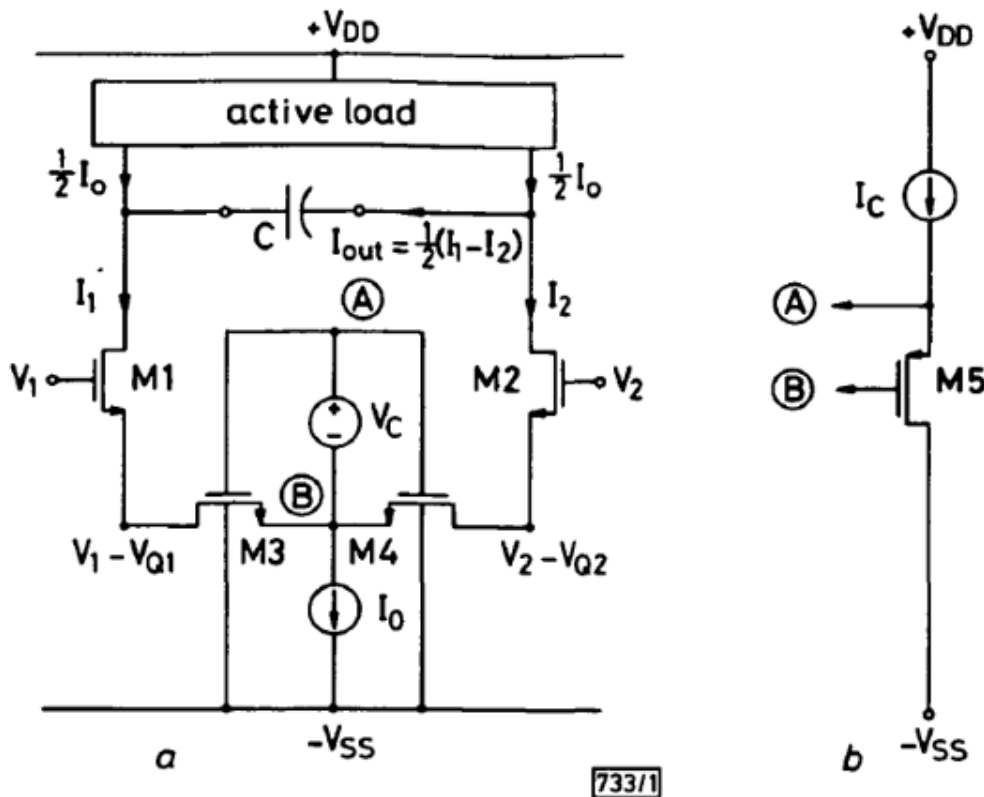


Figura 5.21: a) Topología del circuito, b) Implementación de fuente flotante

De acuerdo a la figura 5.21 a , asumiendo una movilidad constante y $V_{Q1}=V_{Q2}=V_Q$ la corriente de salida I_{out} estará dada por:

$$I_{out} = \frac{1}{2}(I_1 - I_2) = \frac{1}{2}(G_c(V_1 - V_2) - g(v_1 - V_Q) + g(V_2 - V_Q)) \quad (5.33)$$

$$G_c = 2K(V_c - V_T) \quad (5.34)$$

$$V_c = \sqrt{\frac{I_c}{K_5}} + V_T \quad (5.35)$$

Donde $K=K_3=K_4$.

$$K_i = \frac{1}{2} \left(\frac{W}{L} \right)_i \mu C_{ox} \quad (5.36)$$

5.36 es una constante que depende de los parámetros de fabricación y la geometría del dispositivo, $g(V)$ es una función no lineal que depende del voltaje V_c .

Podemos notar que el circuito de la figura 5.21, las no-linealidades de orden par son eliminadas en virtud de la topología balanceada de la entrada, si las señales son balanceadas, entonces $V_1=-V_2$. Las no-linealidades impares dependen del valor de voltaje de entrada y las relaciones de aspecto W/L de los transistores M1, M2, M3 y M4, que en general son muy pequeñas. Se asuma



que la carga activa presentada en el esquemático, contiene al circuito de realimentación de modo común CMFB para un correcto ajuste del valor de la tensión de salida estacionario.

5.3.5.2. Implementación del doble par diferencial con acoplamiento cruzado

Como se muestra en la figura 5.22, la topología de acoplamiento cruzado de doble par diferencial, puede proveer una mayor linealidad. En esta topología de acoplamiento cruzado los transistores M1A, M1B, M2A, y M2B operan como seguidores de fuente. Los transistores M3A, M3B, M4A y M4B con su canal largo, ajustan el valor de transconductancia del circuito. La salida diferencial de corriente es:

$$I_{out} = \frac{1}{2}(I_1 + I_3 - I_2 - I_4) \quad (5.37)$$

Suponiendo restricciones similares a las anteriores, es fácil demostrar que en este circuito se eliminan tanto las no linealidades pares como las impares, y se obtiene:

$$I_{out} = \frac{1}{2}G(V_1 - V_2) \quad (5.38)$$

$$G = 2K(V_{c1} - V_{c2}) \quad (5.39)$$

Podemos notar que la implementación del transconductor con acoplamiento cruzado no requiere la utilización/implementación de una fuente de tensión flotante para el ajuste como en la figura 5.21 b.

Una de las tensiones de ajuste V_{c1} (o V_{c2}) puede ser conectada a la tensión de alimentación positiva y la otra tensión V_{c2} (o V_{c1}) puede ser sintonizada por algún circuito de sintonía automático dentro del mismo chip.

Consideraciones para el circuito de la figura 5.22:

- La entrada y los terminales de sintonía pueden ser intercambiados, pero con la relación entre V_1 , V_2 , V_{c1} y V_{c2} que haga que los transistores M1A, M2A, M1B, M2B operen en la región de saturación y M3A, M4A, M3B, M4B en la región de no-saturación.
- La corriente de polarización de la fuente de los transistores puede ser eliminada y el nodo A puede ser conectado a la tensión negativa de la fuente de alimentación. Sin embargo esta modificación requiere un circuito CMFB mucho más complicado.

5.3.5.3. Realización del transconductor

En base al diseño propuesto en el apartado anterior, se diseña una topología de doble par diferencial con degeneración de fuente. Al circuito de la figura 5.22 se le diseña una carga activa a la que se le agrega una etapa posterior con copia de corriente que nos permitió hacer la realimentación de la tensión de salida del circuito CMFB.

El transconductor realizado posee una excelente linealidad y rango de entrada que mostraremos mas adelante.

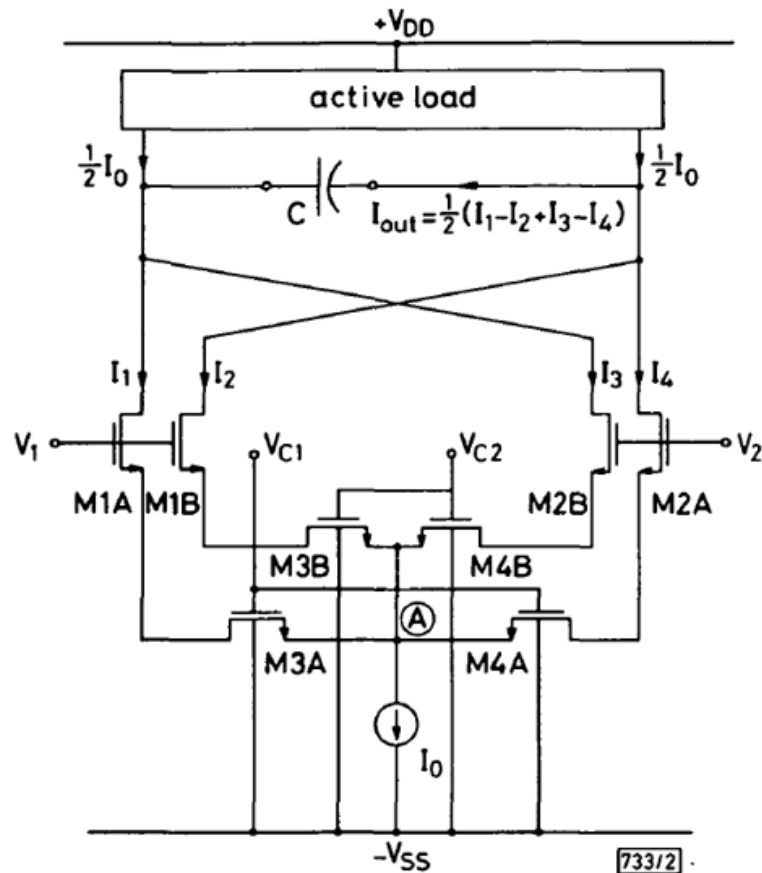


Figura 5.22: Implementación del doble par diferencial

Conformes con los resultados obtenidos, se procede a diseñar los transconductores para obtener los distintos valores de transconductancias requeridas g_m , calculados en el capítulo 3 para la realización del filtro bicuadrático.

5.3.5.4. Realización de las transconductancias

Dado que las transconductancias van desde algunas decenas de μS hasta los cientos de μS , no es posible generar dicho rango simplemente con la misma topología sin ninguna modificación.

Esto se justifica en el hecho de que la impedancia de salida para todos los valores de transconductancia no siempre puede mantenerse tan alta como se desea. A causa de esto, las corrientes que se pretenden entregar desde la salida no son posibles sin la ayuda de algún circuito que mejore a corregir este defecto.

Por este motivo se presentan dos tipos diseños de transconductores, siempre basados en el transconductor de Tsividis [26]. Para generar las transconductancias de bajo valor simplemente se diseña una carga activa con doble copia de corriente y salida controlada en modo común, y para las transconductancia en el orden de los cientos de μS la segunda copia de corriente es cascodeada para lograr una mayor impedancia de salida.

El transconductor que tomamos como base para todos los diseños es el mostrado en la figura 5.23. A diferencia del transconductor presentado en la figura 5.22, se presenta un OTA en el que se

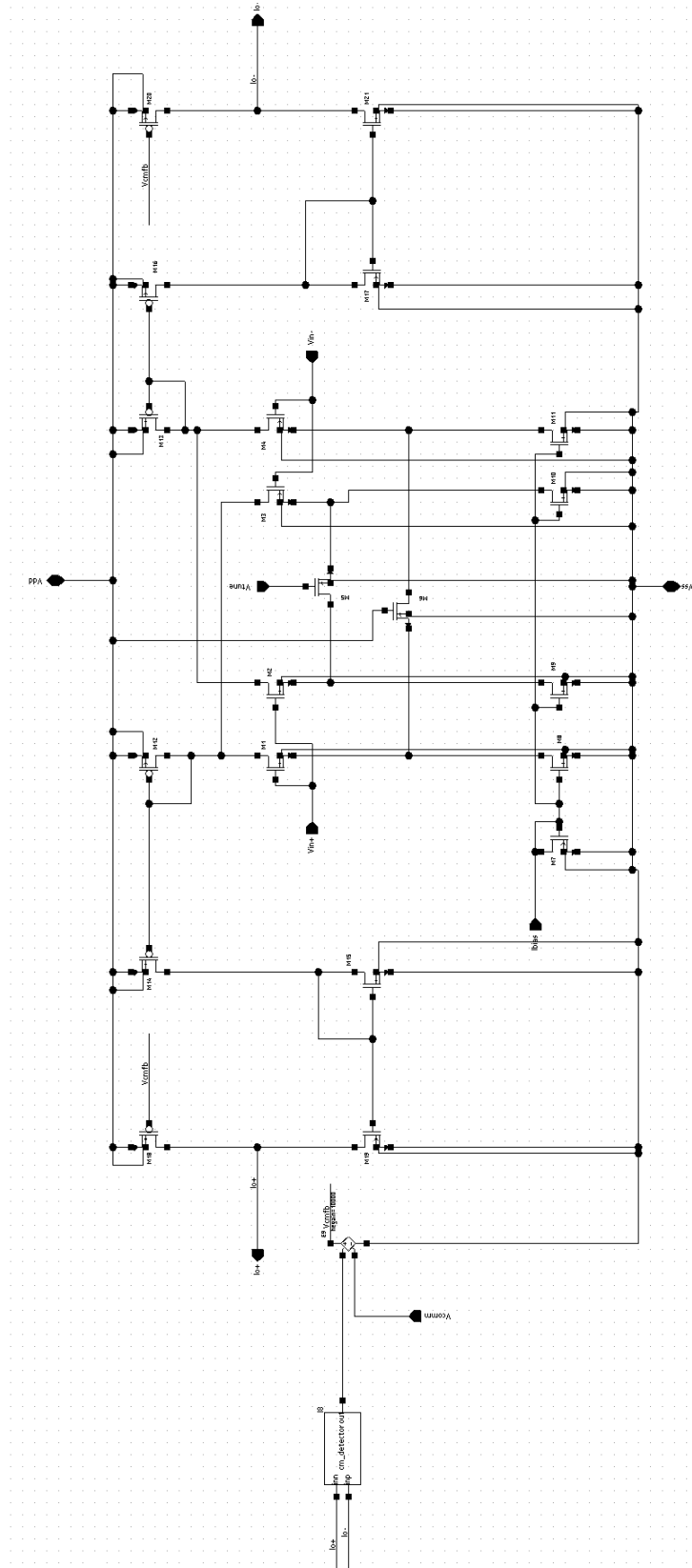


Figura 5.23: Transconductor para valores bajos de g_m



cambia la fuente de corriente por espejos de corriente en el surtidor de cada uno de los transistores del par diferencial de entrada. Estos espejos de corriente están formados por los transistores M7, M8, M9, M10 y M11.

La salida de corriente se hace a través la carga activa formada por los transistores M12, M13, M14 y M16. Se agrega un espejo de corriente a la salida con un transistor PMOS que permite hacer el ajuste del modo común junto al circuito CMFB. Este último espejo de corriente está formado por los transistores M15, M17, M19 y M21, y los transistores PMOS M18 y M20 son los que permiten ajustar el modo común de salida. De esta forma logramos obtener una alta impedancia de salida para el transconductor. Las salidas de corriente están designadas como I_{o+} e I_{o-} .

La figura 5.24 muestra como se pueden conseguir distintos valores de transconductancias haciendo uso de los multiplicadores. Los multiplicadores permiten cambiar el tamaño de los transistores unitarios haciendo que su relación W/L aumente M veces. El efecto será el mismo que si tuviéramos un transistores con un ancho de canal M veces mayor. De esta manera podemos ajustar los valores W, L y M para ajustarnos a las transconductancias deseadas. Es debido a que g_m depende del valor de la corriente de salida, entonces el efecto es escalar la corriente de salida con el espejo de corriente formado por los transistores M15 y M17.

La figura 5.25 nos muestra la corriente de salida y su transconductancia de uno de los OTA diseñados para una $g_m = 33,7\mu S$.

Como se menciona anteriormente, para conseguir valores de g_m elevados fue necesario hacer una pequeña modificación en el circuito que consta de un espejo de corriente de salida en topología cascode. Esto nos permite conseguir una impedancia de salida más elevada. El circuito completo se puede observar en la figura 5.26.

El espejo de corriente cascode está formado por los transistores M... (Volver a hacer captura del ota para g_m grandes porque los valores no se alcanzan a leer). De la misma manera que en el caso del OTA para transconductancias pequeñas, la corriente de salida puede escalarse para lograr los distintos valores de transconductancias requeridas.

En la figura 5.27 podemos ver la curva de corriente de salida y transconductancia lograda con el espejo cascode en la etapa de salida.

5.3.5.5. Escaleo de transconductancias

Para estimar el valor de W/L y el Multiplier partiendo del modelo base del OTA, se debe hacer lo siguiente:

- Identificar el valor base de transconductancia, en los siguientes pasos, será llamado $g_{m_{base}}$.
- Dividir el valor de transconductancia que se desea obtener por $g_{m_{base}} \cdot \frac{g_{m_{deseada}}}{g_{m_{base}}}$.
- Multiplicar el resultado de esta división por el ancho mínimo del transistor, es decir, para esta tecnología, 230 nm: $\frac{g_{m_{deseada}}}{g_{m_{base}}} * 230nm$.
- Dividir el resultado por el ENTERO que resulte de la división $\frac{g_{m_{deseada}}}{g_{m_{base}}}$.

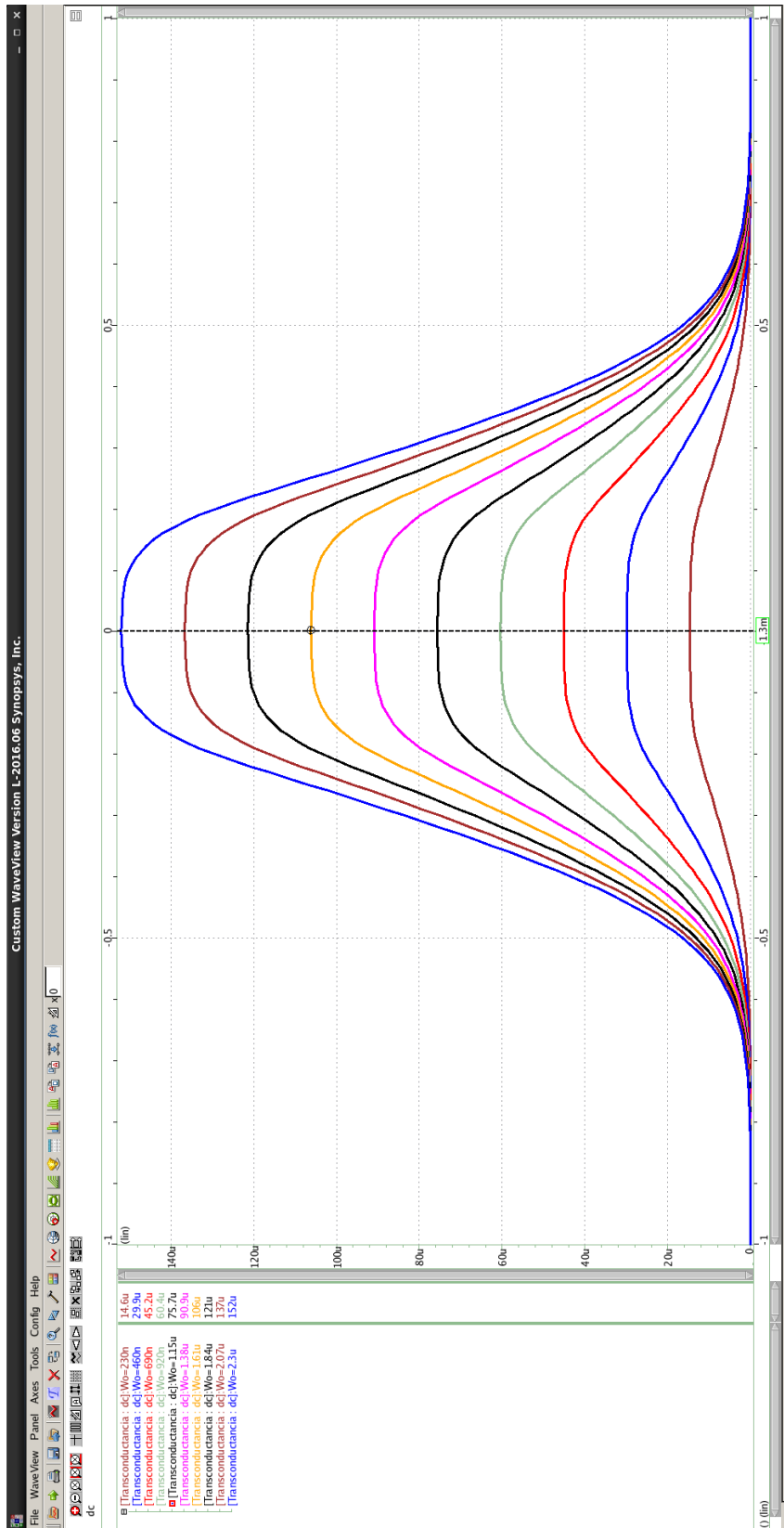


Figura 5.24: Cambio de transconductancia respecto a W/L de transistores de salida

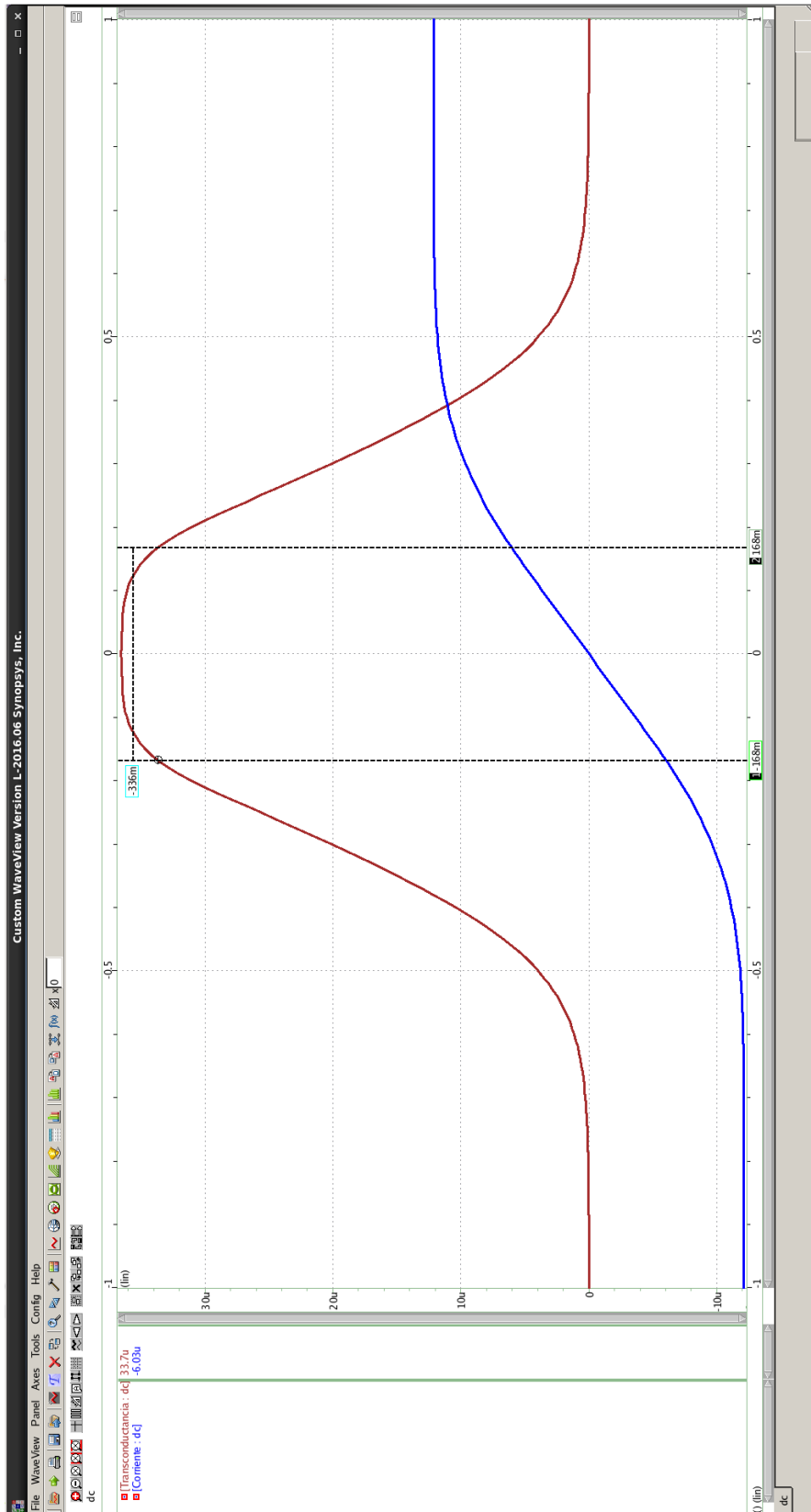


Figura 5.25: Curvas de corriente de salida y transconductancia

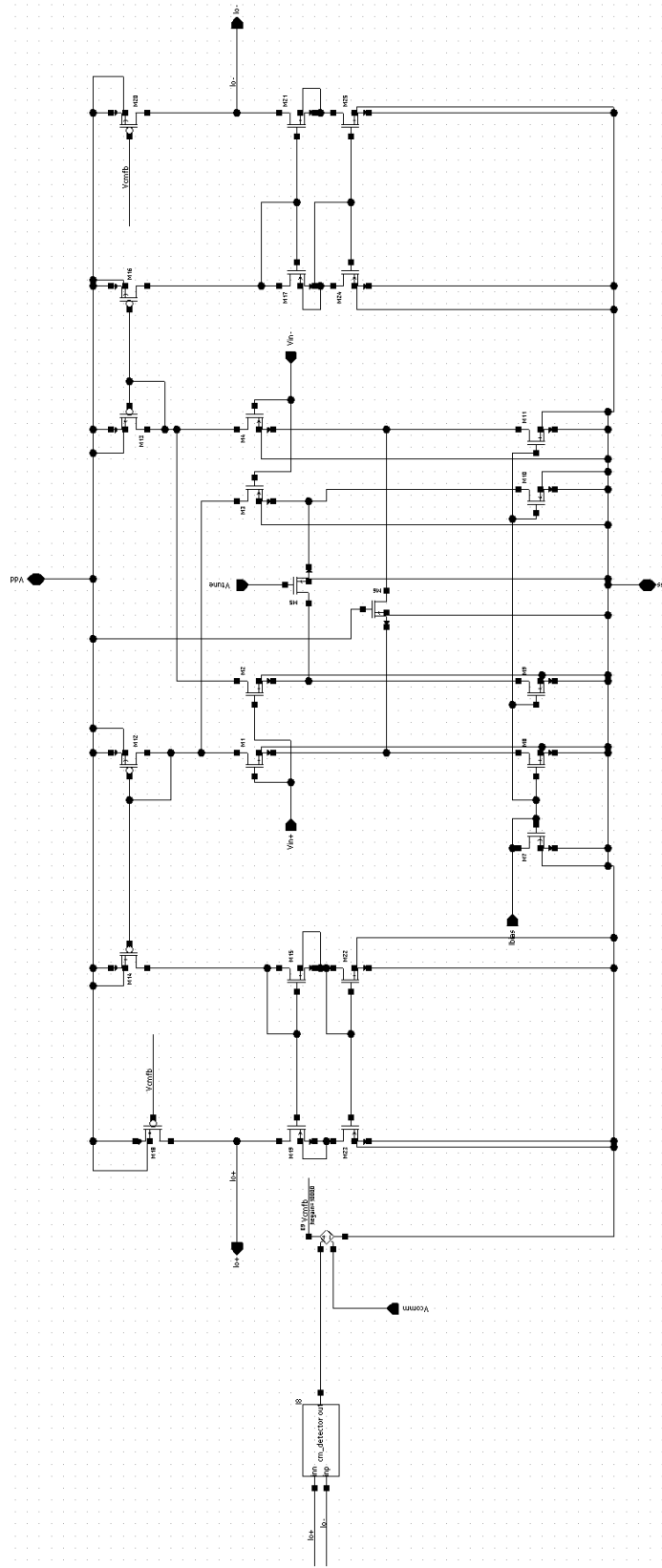


Figura 5.26: Transconductor para valores de g_m grandes

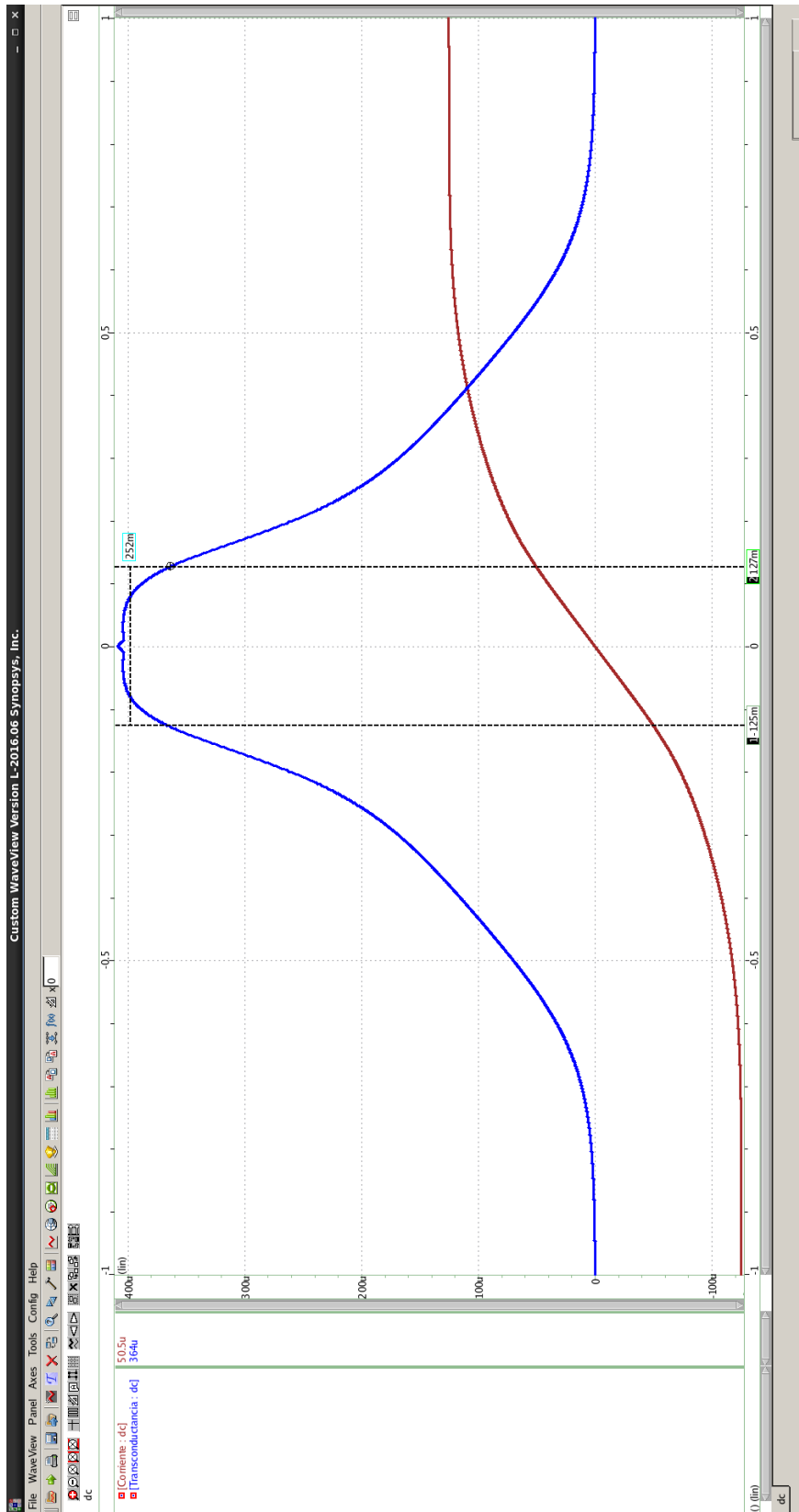


Figura 5.27: Curvas de corriente de salida y transconductancia



- El resultado de esa división es el ancho del transistor para obtener la transconductancia deseada, mientras que el entero mencionado con anterioridad es el multiplier. Recordar que la precisión del ancho es de $\pm 5nm$.

Es decir, si se toma el símbolo \angle como la división sin resto, las ecuaciones para encontrar W y el multiplier en esta tecnología serían:

$$W_{deseado} = \frac{\frac{gm_{deseada} 230nm}{gm_{base}}}{gm_{deseada} \angle gm_{base}} \quad (5.40)$$

$$M_{deseado} = gm_{deseada} \angle gm_{base} \quad (5.41)$$

Siempre y cuando el valor de $W_{deseado}$ tenga una precisión de $\pm 5nm$, en ese caso ya se deja a criterio del diseñador como manejar el tamaño de los transistores.

5.4. Resultados logrados

Se han diseñado y simulado diferentes arquitecturas de amplificadores operacionales de transconductancia single ended y fully differential en la tecnología de 90 nm CMOS del PDK no realizable, utilizando la herramienta Synopsys Custom Compiler. Luego de una ardua tarea de investigación sobre diferentes topologías tanto de tipo single ended como fully differential, se llega a un diseño definitivo que cumple con los requerimientos de nuestro filtro.

Al optar por una topología Fully Differential, se tuvo la complicación de implementar un circuito de realimentación de modo común. En este caso se implementó un circuito de Common Mode Feed Back. Este tipo de circuitos necesitan particular atención en su diseño ya que será el lazo de realimentación del transconductor y debe cumplir con ciertos requerimientos para lograr compensar los efectos de la salida. Básicamente el circuito se compone de un detector de modo común y de un amplificador operacional que trabaja en lazo abierto. Esto suponía además diseñar un amplificador operacional, dotarlo de una ganancia elevada para el lazo abierto y además se debía hacer compensaciones de fase y dotarlo de un determinado ancho de banda para que al final el circuito CMFB funcionase de manera adecuada.

Debido a estas complicaciones, se decidió implementar el circuito de realimentación de modo común con una celda creada en Verilog A y una fuente de tensión controlada por tensión con una ganancia alta para producir el efecto de corrección a la salida. De no ser de esta manera, el trabajo de diseño nos hubiese demandado un periodo de tiempo mucho más largo.

A continuación se presentan los valores finales de los transistores utilizados en el diseño de cada transconductor.



Transistor	W/L	Multiplier	Transistor	W/L	Multiplier	Transistor	W/L	Multiplier
M1	4,6	1	M7	4,6	1	M13	2,3	1
M2	2,3	1	M8	3,615	8	M14	2,3	1
M3	2,3	1	M9	3,615	1	M15	2,3	6
M4	4,6	1	M10	3,615	1	M16	2,3	1
M5	2,3	1	M11	3,615	8	M17	2,3	6
M6	2,3	1	M12	2,3	1			

Tabla 5.1: Tabla de valores de transistores generales para OTA g_m chica

Como se mencionó anteriormente la corriente para los espejos de corriente es provista externamente al chip. Esta corriente es de $3.5 \mu A$, así como también la tensión de sintonía puede ajustarse externamente, en nuestro caso esta tensión se fija a $800mV$.

Transistor	W/L	Multiplier	Transistor	W/L	Multiplier	Transistor	W/L	Multiplier
M1	4,6	1	M8	4,6	8	M15	0,777	10
M2	2,3	1	M9	4,6	1	M16	2,3	1
M3	2,3	1	M10	4,6	1	M17	0,777	10
M4	4,6	1	M11	4,6	8	M22	0,777	10
M5	2,3	1	M12	4,6	1	M24	0,777	10
M6	2,3	1	M13	2,3	1			
M7	2,3	1	M14	2,3	1			

Tabla 5.2: Tabla de valores de transistores generales para OTA g_m grande

Transconductor	W/L transistores de salida	Multiplier
$31,6 \mu S$	2,4	2
$33,6 \mu S$	5,15	1
$39,1 \mu S$	3	2
$60,4 \mu S$	2,3	4
$76,7 \mu S$	11,65	1
$79,6 \mu S$	6,05	2
$405 \mu S$	12,1	6

Tabla 5.3: Tabla de valores de transistores de salida

Esta tabla se refiere a diferentes transistores según el modelo del OTA. Para el caso del modelo para g_m pequeña, estos transistores son los transistores $M18/M19/M20/M21$. En el caso del modelo para g_m grande, estos transistores son los transistores $M18/M19/M20/M21/M23/M25$.

Como mencionamos anteriormente el bloque correspondiente al circuito de realimentación de modo común fue realizado con una celda escrita en Verilog-A y un amplificador operacional ideal como se puede ver en la figura 5.28.

El bloque de la figura 5.28 con el nombre `cm_detector` corresponde a la celda en Verilog-A cuyo código se puede ver en la figura 5.29.

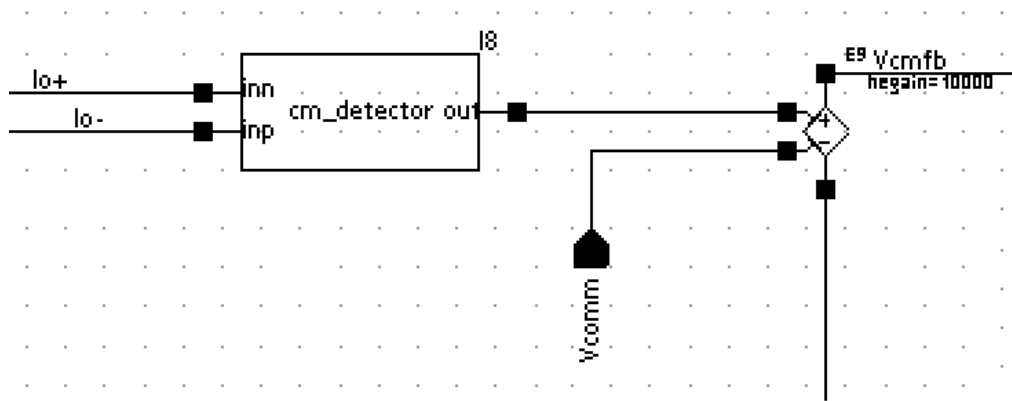


Figura 5.28: Detector de modo común

```

// Created Wed Mar  1 13:07:42 2017

`include "constants.vams"
`include "disciplines.vams"

module cm_detector (out,inp,inn);
    input inp;
    input inn;
    output out;
    electrical inp, inn, out;

    analog begin
        V(out) <+ (V(inp)+V(inn))/2;
    end
endmodule
    
```

Figura 5.29: Detector de modo común

5.4.0.1. Distorsión Armónica

En esta sección presentamos un análisis de distorsión armónica realizado con el simulador Custom Compiler de Synopsys. El análisis se realizó con dos transconductores, el de mayor y menor transconductancia.

Como se mencionó en el apartado "Parámetros de rendimiento", el THD es una medida del grado de esa distorsión producida por la presencia de armónicos generados en el dispositivo que son distintos del fundamental. En unidades de dB, THD se encuentra usando la siguiente relación:

$$THD = 10 \log \frac{V_{h2}^2 + V_{h3}^3 + V_{h4}^4 + \dots}{V_f^2} \quad (5.42)$$

La figura 5.30 presenta la distorsión armónica des transconductor de g_m mas pequeña y la figura 5.31 la g_m mas alta. El análisis se realiza para una señal de entrada de 100mVpp senoidal de 10 KHz



Se obtienen los dos valores de distorsiones armónicas de -45dB para el transconductor de menor g_m y de -13.86 dB para el de mayor g_m .

5.4.0.2. Ganancia

Normalmente se define como la relación medida de la señal de salida de un sistema a la entrada de señal del mismo sistema. En este caso hacemos un análisis transitorio para el transconductor de menor y mayor transconductancia.

Excitamos el sistema con una señal senoidal de 100mVpp. A continuación presentamos los resultados para dos transconductores.

$$A_p = \frac{V_{out}}{V_{in}} = \frac{258mv}{100mV} = 2,58 \quad (5.43)$$

$$A_p = 20\log\left(\frac{V_{out}}{V_{in}}\right) = 20\log\left(\frac{258mv}{100mV}\right) = 8,23dB \quad (5.44)$$

$$A_g = \frac{V_{out}}{V_{in}} = \frac{515mv}{100mV} = 5,15 \quad (5.45)$$

$$A_g = 20\log\left(\frac{V_{out}}{V_{in}}\right) = 20\log\left(\frac{515mv}{100mV}\right) = 14,24dB \quad (5.46)$$

Así de esta manera A_p y A_g corresponden a ganancia referida al transconductor de mas pequeña transconductancia, y ganancia referida al transconductor de mas grande transconductancia.

En las figuras 5.32 y 5.33 se pueden observar los resultados del análisis transitorio utilizados en 5.43 y 5.45.

5.4.0.3. Relación de rechazo de modo común

De acuerdo a lo visto en el apartado "Relación de rechazo de modo común" de Parámetros de rendimiento, buscaremos la RRMC para los transconductores de g_m mas pequeña y mas grande lograda. Vimos que ganancia de modo diferencial es para ambos transconductores es:

$$AD_g = 14,24dB \quad (5.47)$$

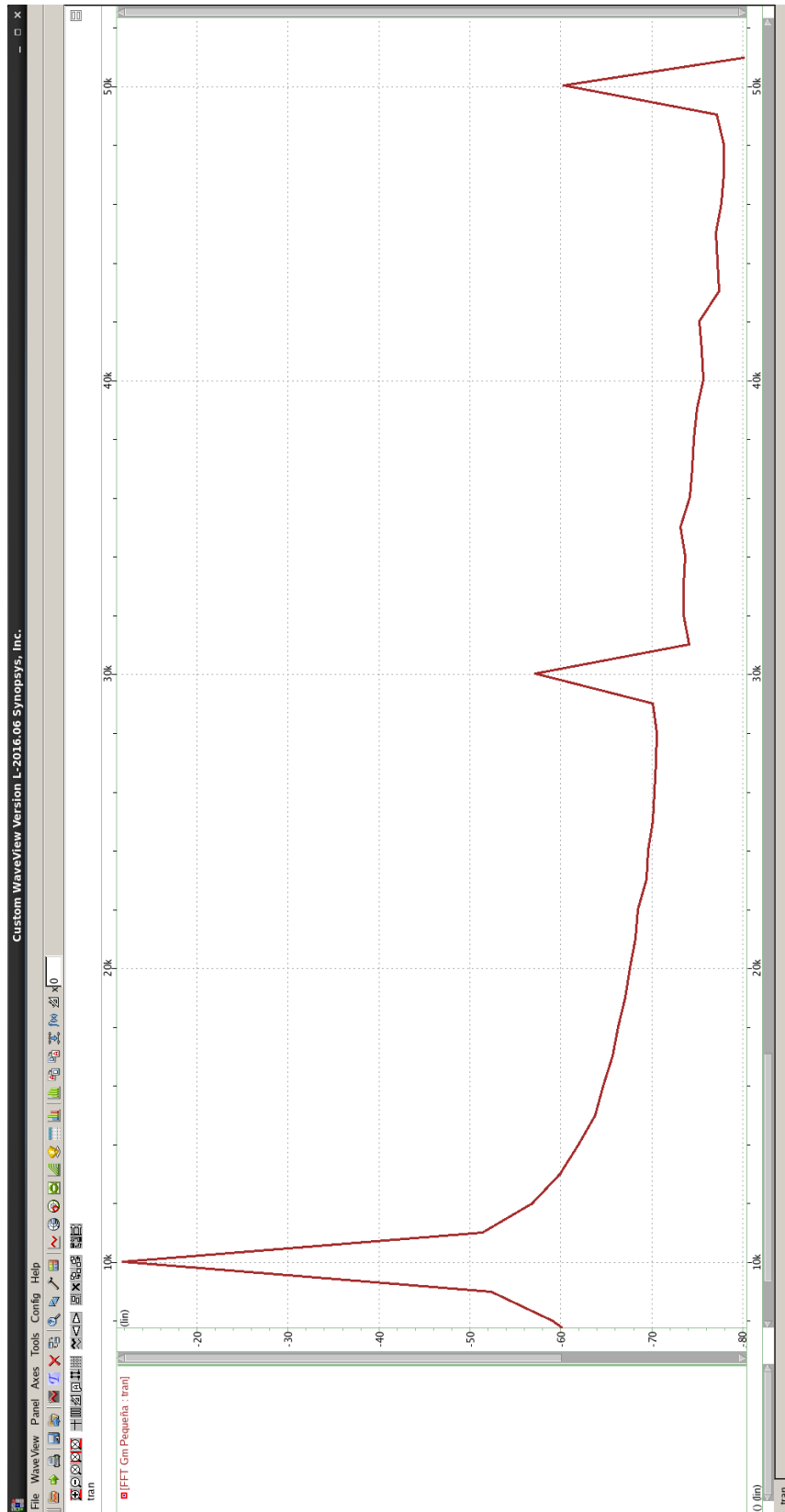
$$AD_p = 8,23dB \quad (5.48)$$

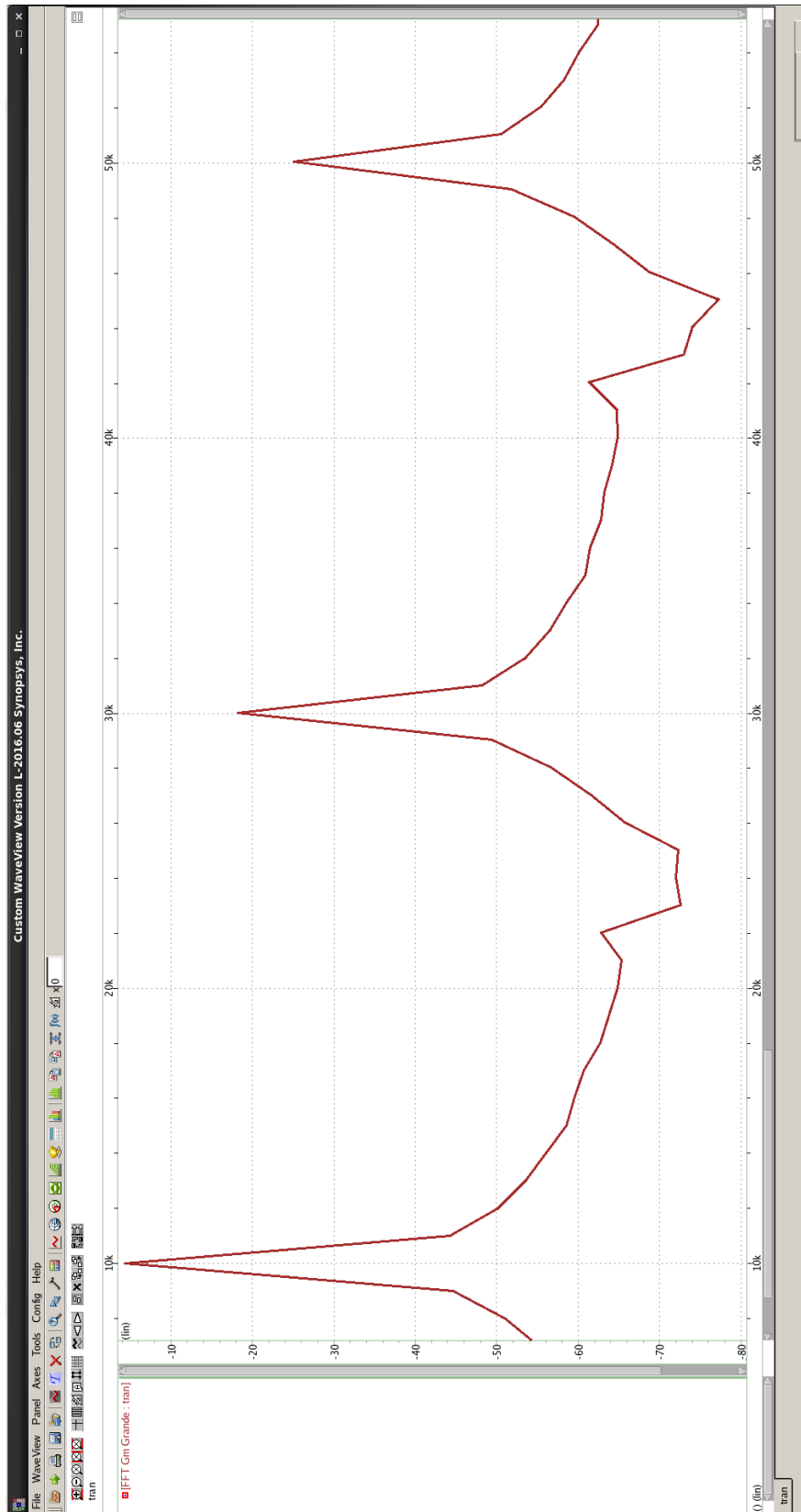
Y la de modo común que puede obtenerse cuando calculamos la ganancia para la entrada con la misma señal en ambos terminales.

5.4.0.4. CMRR OTA - transconductancia grande

Si se coloca en la entrada una señal de 100mVpp y se obtiene en la salida $V_o=2.8nVpp$ entonces:

$$AC = \frac{V_{out}}{V_{in}} = \frac{2,8nV}{100mV} = 2,8e - 8 \quad (5.49)$$

Figura 5.30: THD para g_m pequeña

Figura 5.31: THD para g_m grande

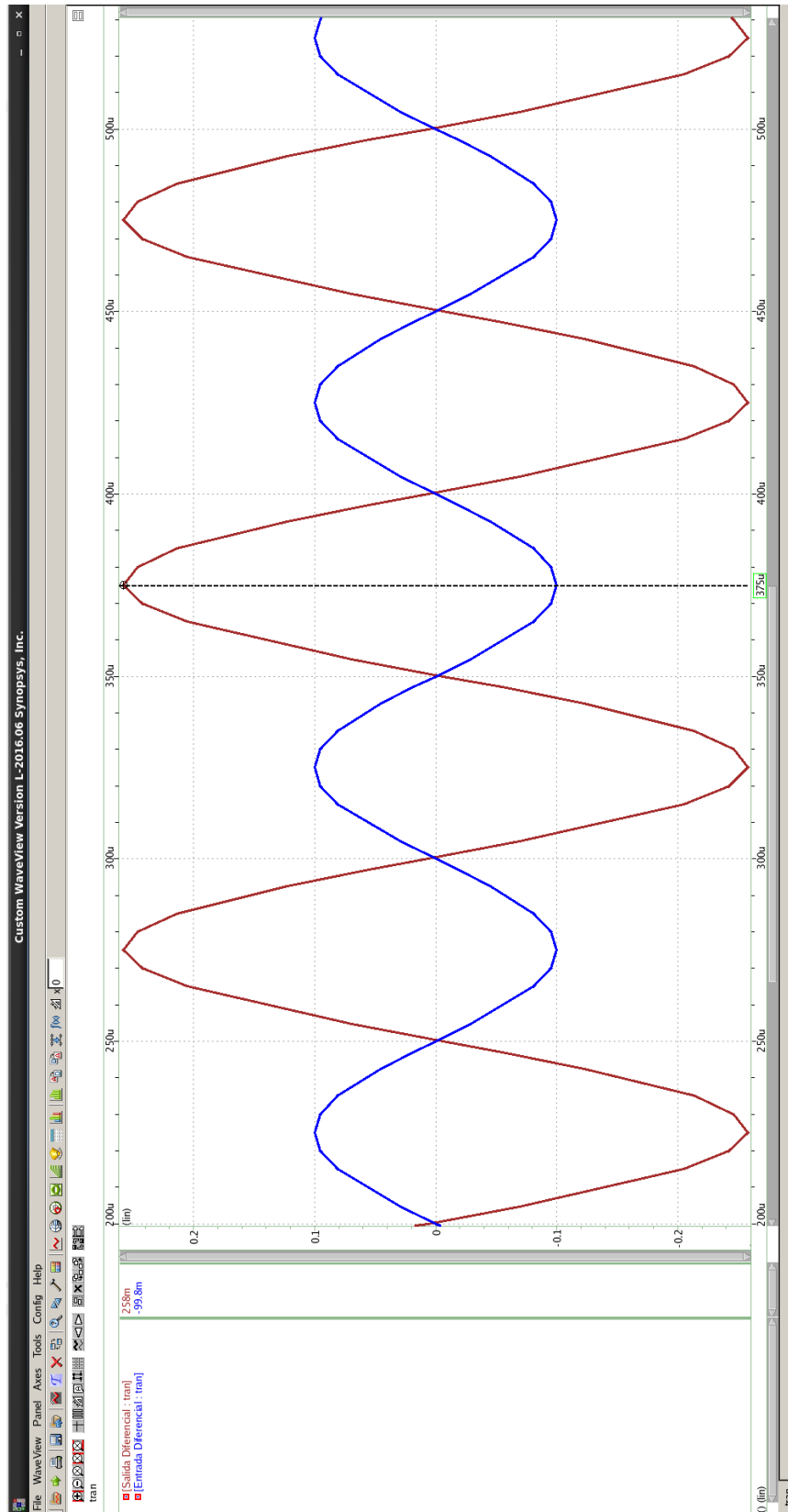


Figura 5.32: Ganancia para g_m pequeña

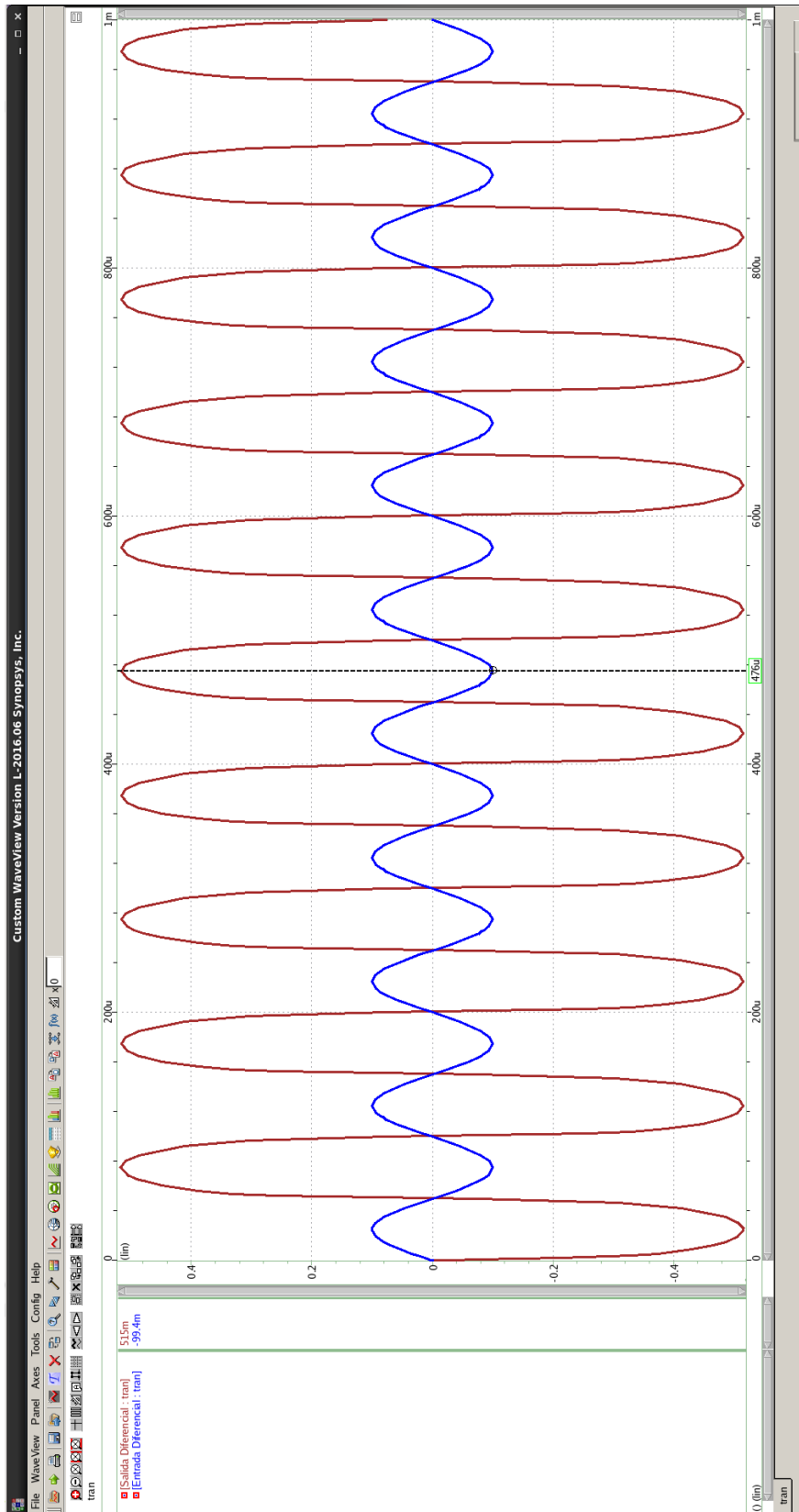


Figura 5.33: Ganancia para g_m grande



$$AC = 20\log\left(\frac{V_{out}}{V_{in}}\right) = 20\log\left(\frac{515mv}{100mV}\right) = -150dB \quad (5.50)$$

Por lo tanto la relación de rechazo de modo común puede calcularse como:

$$CMRRdB = 20\log\left(\frac{AC}{AD}\right) = 20\log\left(\frac{2,8e-8}{5,15}\right) = -165dB \quad (5.51)$$

5.4.0.5. CMRR OTA - transconductancia pequeña

Si se coloca en la entrada una señal de 100mVpp y se obtiene en la salida $V_o=26nVpp$ entonces:

$$AC = \frac{V_{out}}{V_{in}} = \frac{26nV}{100mV} = 2,6e-7 \quad (5.52)$$

$$AC = 20\log\left(\frac{V_{out}}{V_{in}}\right) = 20\log\left(\frac{26nv}{100mV}\right) = -131,7dB \quad (5.53)$$

Por lo tanto la relación de rechazo de modo común puede calcularse como:

$$CMRRdB = 20\log\left(\frac{AC}{AD}\right) = 20\log\left(\frac{2,6e-7}{2,58}\right) = -139,9dB \quad (5.54)$$

Haciendo referencia a AC y AD a ganancia de modo común y ganancia de modo diferencial respectivamente.

5.4.0.6. Consumo del transconductor

Se realizan las mediciones de consumo de corriente de un transconductor para proceder al calculo de la potencia disipada.

$$V = 1,2V \quad (5.55)$$

$$I = 4,534mA \quad (5.56)$$

$$P = V.I = 5,441mW \quad (5.57)$$

5.4.1. Ancho de banda de los transconductores

Se realiza la medición de ancho de banda de los transconductores. El procedimiento consiste en excitar el dispositivo con los terminales de salida sin carga. Se realiza un análisis de respuesta en frecuencia y se determina el ancho de banda, observando la caída de la magnitud por debajo de 3dB, punto en el cual es determinado el ancho de banda.

La tabla 5.4 muestra los distintos valores de ancho de banda para todos los transconductores diseñados.



Transconductor	Ancho de Banda	Transconductor	Ancho de Banda
g_{m1A}	253MHz	g_{m3B}	3850MHz
g_{m2A}	253MHz	g_{m5B}	4290MHz
g_{m3A}	4000MHz	g_{m1C}	253MHz
g_{m5A}	4350MHz	g_{m2C}	253MHz
g_{m1B}	253MHz	g_{m3C}	3090MHz
g_{m2B}	253MHz	g_{m5C}	3790MHz

Tabla 5.4: Tabla con los valores de ancho de banda



Capítulo 6

Capacitores en filtros de tiempo continuo

6.1. Introducción

Hasta este punto, mucho se ha hablado del diseño de transconductancias para los filtros de tiempo continuo, pero también es importante hacer hincapié en los capacitores a utilizar para realizar los filtros.

Ante este planteo, se deben conocer las alternativas con las que se puede trabajar a la hora de utilizar capacitores en el diseño de microelectrónica.

Las dos alternativas que se pensaron en utilizar fueron:

- **Capacitores PIP (poly-insulator-poly)**
- **Capacitores MOS**

Por un lado los capacitores PIP tienen la ventaja de ser muy precisos, con una gran linealidad y son inmunes al ruido. Tienen como desventaja el ocupar una gran cantidad de área en el chip.

Por otro lado los capacitores MOS tienen la ventaja de tener alta capacitancia específica (ocupan relativamente menor área que un PIP), se tiene un buen control del valor total de capacitancia y se puede obtener un excelente matching de capacitores. Como desventaja se tiene que al ser un transistor polarizado, este punto de polarización debe ser estable, son vulnerables al ruido y los niveles de distorsión deben ser tenidos en cuenta al polarizarlos.

No hay mucho para hablar (relativo al presente Trabajo Final de Grado) sobre capacitores tipo PIP, pero vale la pena adentrarse dentro del diseño utilizando capacitores tipo MOS ya que son ideales para el uso en microelectrónica en el caso de que se vaya a fabricar en una pastilla.

6.2. Capacitores MOS

Se investigará el uso de capacitores MOS como elemento integrador en filtros de tiempo continuo. Esto se hace para poder diseñar filtros sin la necesidad de usar capacitores de poly-poly. Como alternativa se utiliza un transistor MOS y se aprovecha la capacitancia del gate del mismo.

Tiene como ventaja el utilizar la capacitancia del gate, la precisión en valor absoluto y una mayor capacitancia específica, sin embargo, estos capacitores son naturalmente no lineales.

Se evaluará la distorsión generada en un integrador g_m -C cuando el transconductor es ideal, pero el capacitor es no-lineal. Luego se examinarán las diferentes regiones de operación posibles en la característica Capacitancia-Tensión de una estructura MOS de 2 terminales. Se mostrará que los capacitores, deben funcionar preferentemente en acumulación y no en inversión.

Luego se propone un modelo analítico para la capacitancia de un elemento MOS de 2 terminales en acumulación.

Finalmente se considerarán efectos parásitos, de alta frecuencia y layout del capacitor.

6.3. Análisis de generación de distorsión en capacitores no lineales

Para un capacitor no lineal, la relación entre carga y la capacitancia incremental es:

$$C(v) = \frac{dQ(v)}{dv} \tag{6.1}$$

Si el capacitor tiene una tensión $v(t)$ en sus extremos:

$$i = \frac{dQ(v)}{dt} = \frac{dQ(v)}{dv} \frac{dv}{dt} = C(v) \frac{dv}{dt} \tag{6.2}$$

Si se considera el integrador g_m -C de la Figura 6.1. El transconductor es ideal y la tensión inicial del capacitor es V_0 .

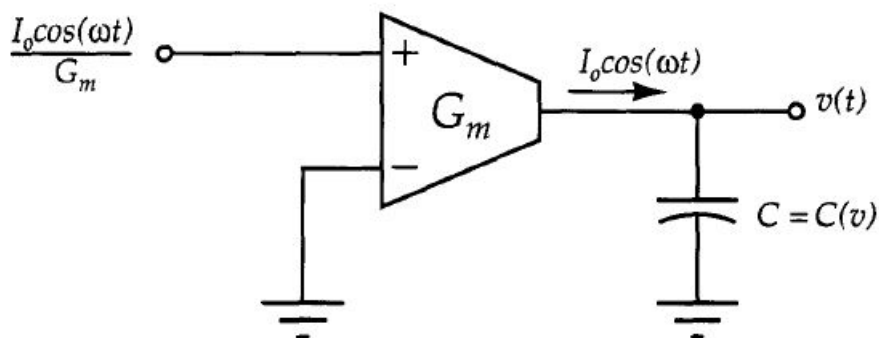


Figura 6.1: Integrador g_m -C, capacitor no-lineal y transconductor ideal

Como el capacitor es no-lineal, asumimos que es modelado lo suficientemente correcto, alrededor de V_0 , de la forma:

$$C(v) = C_0 + C_1(v - V_0) + C_2(v - V_0)^2 \tag{6.3}$$

La corriente a través del capacitor es sinusoidal, con amplitud I_0 . Por lo tanto, se tiene:

$$I_0 \cos(\omega t) = (C_0 + C_1(v - V_0) + C_2(v - V_0)^2) \frac{dv}{dt} \tag{6.4}$$



Integrando con respecto al tiempo a ambos lados de la ecuación, y con $v(0)=V_0$, se tiene

$$I_0 \frac{\sin(\omega t)}{\omega} = C_0(v - V_0) + C_1 \frac{(v - V_0)^2}{2} + C_2 \frac{(v - V_0)^3}{3} \quad (6.5)$$

Para simplificar el problema, se asume que la distorsión causada por los términos cuadráticos y cúbicos es pequeña en comparación al término lineal (ya que es *débilmente no-lineal*, de esta forma se tiene que

$$I_0 \frac{\sin(\omega t)}{\omega} \approx C_0(v - V_0) \quad (6.6)$$

De esta forma, se puede escribir la ecuación 6.5, si se despeja el término $v-V_0$, de la siguiente manera

$$(v - V_0) \approx I_0 \frac{\sin(\omega t)}{\omega C_0} - \frac{C_1}{2C_0} \left[I_0 \frac{\sin(\omega t)}{\omega C_0} \right]^2 - \frac{C_2}{3C_0} \left[I_0 \frac{\sin(\omega t)}{\omega C_0} \right]^3 \quad (6.7)$$

Se puede demostrar que de la ecuación 6.8 se puede despejar $v(t)$ de la forma

$$v(t) = V_0 + \frac{I_0}{\omega C_0} \sin(\omega t) + \frac{C_1}{4C_0} \left[\frac{I_0}{\omega C_0} \right]^2 \cos(2\omega t) + \frac{C_2}{12C_0} \left[\frac{I_0}{\omega C_0} \right]^3 \sin(3\omega t) \quad (6.8)$$

Por lo tanto, la distorsión armónica viene dada por

$$HD_2 \approx \frac{C_1}{4C_0} \left[\frac{I_0}{\omega C_0} \right] \quad (6.9)$$

$$HD_3 \approx \frac{C_2}{12C_0} \left[\frac{I_0}{\omega C_0} \right] \quad (6.10)$$

Si se ven las gráficas de la característica C-V, la distorsión armónica de segundo orden esta determinada por la pendiente de la curva alrededor del punto de operación y la distorsión armónica de tercer orden está determinada por la curvatura de la curva alrededor del punto de operación.

6.4. Estructuras de capacitores de gate con tecnología CMOS

La mayor capacitancia específica asociada a un transistor es aquella correspondiente al espesor del oxido del gate. La placa superior del capacitor de gate está formada por el polisilicio, la placa inferior es aquella formada por las regiones del drain/source.

Para simplificar lo siguiente, asumamos que la tensión de banda plana es pequeña. Esta tensión es aquella que debemos aplicarle al gate para que las bandas sean planas, es decir para conseguir la misma concentración de huecos en todo el semiconductor e igual a la que tendría en el caso de estar aislado. En el caso de que no existan cargas en la estructura (cargas en el óxido o estados superficiales) que den lugar a un campo eléctrico adicional la tensión de banda plana será igual a la diferencia de funciones trabajo entre el metal y el semiconductor.

$$qV_{FB} = f_m - f_s \quad (6.11)$$

Para el transistor de la Figura 6.2 ,si una tensión positiva alta es aplicada a la placa superior, las cargas positivas del polisilicio atraen a las cargas negativas del bulk a la interfaz oxido-semiconductor, llevando a una acumulación de electrones en la superficie.

El contacto de la placa inferior esta formado por difusión n+. De esta forma, esta estructura es ideal para operación en modo de acumulación.

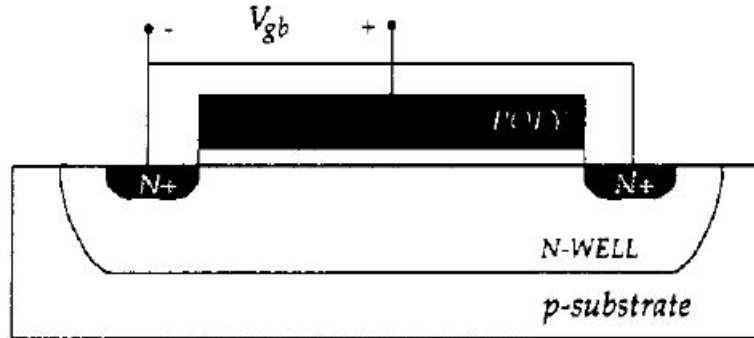


Figura 6.2: Transistor nMOS conectado como capacitor en región de acumulación

Como solo interesan valores positivos de tensión entre gate y bulk (V_{gb}), esta estructura es perfecta para el diseño de los capacitores del filtro.

La razón por la cual se utilizan transistores en acumulación y no en inversión, se explica detalladamente en Mixed analog-digital VLSI devices and technology, [26], un resumen de este estudio se presenta aquí para no escapar a los fines:

Para tensiones de polarización grandes se tiene:

$$C'_{inv} = C'_{ox} \left[1 - \frac{2\phi_t}{V_{gb} - V_T + 2\phi_t} \right] \quad (6.12)$$

$$C'_{acc} = C'_{ox} \left[1 - \frac{2\phi_t}{V_{gb} - V_{FB} + 2\phi_t} \right] \quad (6.13)$$

Donde las prima representan capacitancia por unidad de área, V_T es la tensión umbral del nMOS en inversión, V_{FB} es la tensión de banda plana del nMOS en acumulación y ϕ_t es la tensión térmica (kT/q).

Si el polisilicio del gate es tipo n, la tensión de banda plana es cercana a cero, por lo tanto C'_{acc} es mucho mas cercana a C_{ox} que C_{inv} .

Si expandimos la expresión para la capacitancia de acumulación (ecuación 6.13) en serie de Taylor alrededor del punto de polarización V_{gb} y utilizando los resultados de la sección anterior, se tiene

$$HD_{2,inv} = \frac{\phi_t V_p}{2(V_{gb} - V_T)^2} \quad (6.14)$$

$$HD_{2,acc} = \frac{\phi_t V_p}{2(V_{gb} - V_{FB})^2} \quad (6.15)$$

$$HD_{3,inv} = \frac{\phi_t V_p^2}{6(V_{gb} - V_T)^3} \quad (6.16)$$

$$HD_{2,acc} = \frac{\phi_t V_p^2}{6(V_{gb} - V_{FB})^3} \quad (6.17)$$

Dónde V_p es la amplitud de la tensión a bornes del capacitor.

De las ecuaciones anteriores, y asumiendo que $V_{gb} - V_T \ll V_{gb} - V_{FB}$, se puede ver que la distorsión generada por un capacitor en inversión es mucho mayor que aquella generada por un capacitor en acumulación. Además, V_T puede variar demasiado entre las diferentes tecnologías, mientras que V_{FB} varía infimamente.

6.5. Modelado de capacitores MOS en acumulación para diseño analógico

Si se considera la estructura de dos terminales que se ve en la figura 6.3.

Para una dada tensión de polarización V_{GB} , aplicada a lo largo del dispositivo, derivamos las relaciones para carga, capacitancia y potencial de superficie.

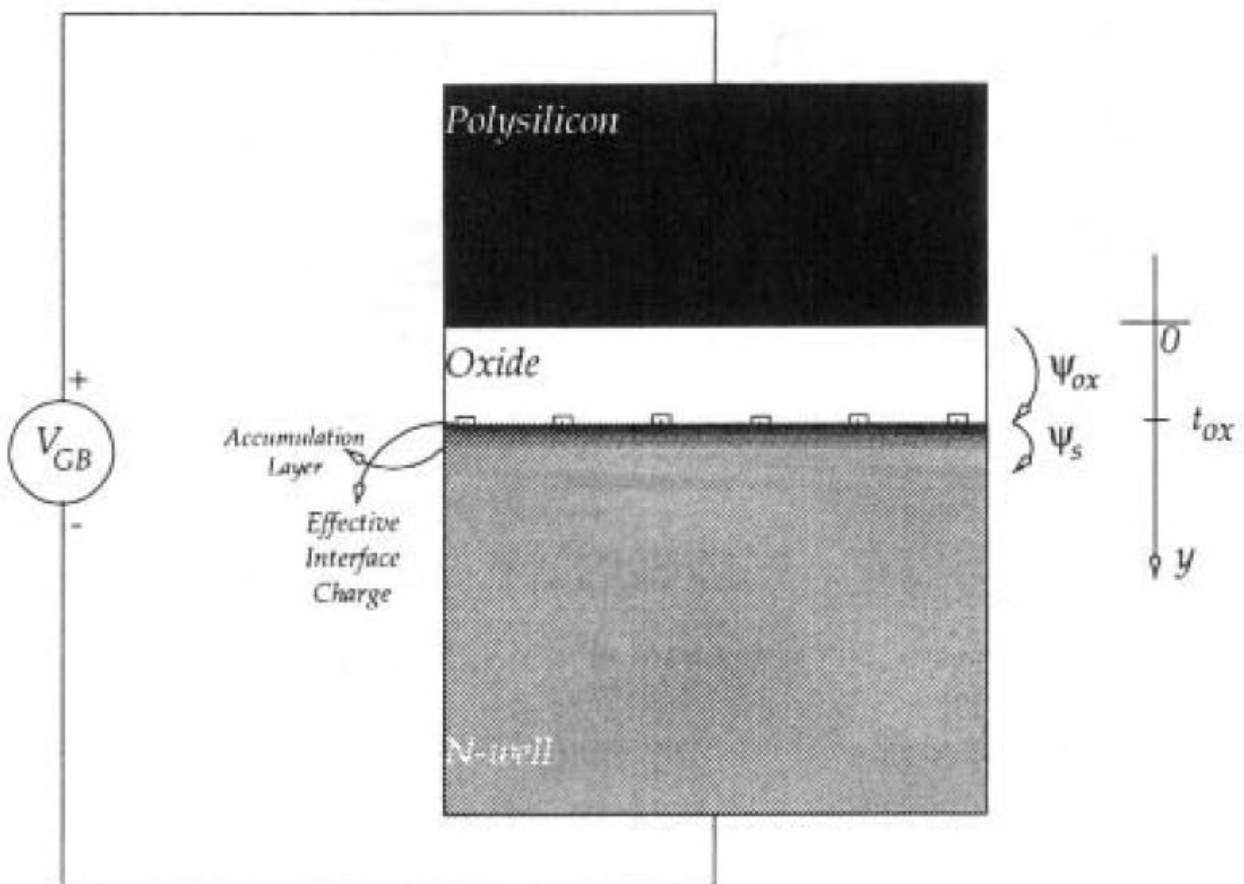


Figura 6.3: Transistor nMOS conectado como capacitor en región de acumulación

ψ_{ox} es la caída de potencial a través del oxido, ψ_s es el potencial de superficie. ϕ_{MS} es el potencial correspondiente a la diferencia de las funciones trabajo de los materiales del bulk y del gate.



Por la ley de tensiones de Kirchhoff, se tiene

$$V_{GB} = \phi_{MS} + \psi_{ox} + \psi_s \quad (6.18)$$

En el siguiente análisis hay que destacar a que se refiere cada símbolo:

- Q'_G es la carga en el gate por unidad de área.
- Q'_c es la carga en el semiconductor por unidad de área.
- Q'_0 es la carga efectiva de interfaz del oxido por unidad de área.
- ϵ_s es la constante dieléctrica del silicio.
- N_D es la densidad del dopaje en el n-well.
- ϕ_t es la tensión térmica.
- C'_{ox} es la capacitancia del óxido por unidad de área.
- ϕ_F es el potencial de Fermi del n-well.

El balance de cargas resulta en

$$Q'_G + Q'_c + Q'_0 = 0 \quad (6.19)$$

La caída de potencial en el oxido se puede escribir

$$\psi_{ox} = \frac{Q'_G}{C'_{ox}} = -\frac{Q'_c + Q'_0}{C'_{ox}} \quad (6.20)$$

Reemplazando 6.20 en 6.18

$$V_{GB} = \phi_{MS} - \frac{Q'_c + Q'_0}{C'_{ox}} + \psi_s = \phi_{MS} - \frac{Q'_c}{C'_{ox}} - \frac{Q'_0}{C'_{ox}} + \psi_s \quad (6.21)$$

Y teniendo en cuenta que la tensión de banda plana es

$$V_{FB} = \phi_{MS} - \frac{Q'_0}{C'_{ox}} \quad (6.22)$$

Se tiene Reemplazando 6.20 en 6.18

$$V_{GB} = V_{FB} + \psi_s - \frac{Q'_c}{C'_{ox}} \quad (6.23)$$

Resolviendo la ecuación de Poisson en la dirección de z'' , se obtiene la carga total por unidad de área en el semiconductor.

$$Q'_c = -\sqrt{2q\epsilon_s N_D} \sqrt{\phi_t e^{\left(\frac{\psi_s}{\phi_t}\right)} - \psi_s - \phi_t + \left[e^{\left(\frac{2\phi_F}{\phi_t}\right)} \left(\phi_t e^{\left(\frac{-\psi_s}{\phi_t}\right)} + \psi_s - \phi_t \right) \right]} \quad (6.24)$$

En acumulación, el potencial de superficie es mayor que 0. Recordar que ϕ_F es negativa para un sustrato tipo n.



Para valores típicos de N_D y temperatura, en acumulación, el valor dentro de corchetes en 6.24 es bastante mas pequeño que los otros términos, por lo tanto es despreciado y la ecuación resulta

$$Q'_c = -\sqrt{2q\epsilon_s N_D} \sqrt{\phi_t e^{(\frac{\psi_s}{\phi_t})} - \psi_s - \phi_t} \quad (6.25)$$

La ecuación 6.25 es el equivalente a asumir que no hay huecos en el n-well.

Usando la ecuación 6.25 en la ecuación 6.23, se tiene

$$V_{GB} = V_{FB} + \psi_s + \gamma \sqrt{\phi_t e^{(\frac{\psi_s}{\phi_t})} - \psi_s - \phi_t} \quad (6.26)$$

Dónde γ es

$$\gamma = \frac{\sqrt{2q\epsilon_s N_D}}{C'_{ox}} \quad (6.27)$$

Para una V_{GB} dada, podemos resolver la ecuación 6.26 numéricamente para ψ_s y calcular Q'_c usando 6.25.

Sin embargo, para realizar los cálculos con mayor claridad, es de interés conocer una expresión explícita para el potencial de superficie.

Aplicando una serie de aproximaciones y cambios de variable, resulta que el potencial de superficie puede expresarse como

$$\psi_s = 2\phi_t \left[\frac{V_{GB} - V_{FB} + k_1 \phi_t}{V_{GB} - V_{FB} + k_2 \phi_t} \right] \log \left(1 + \frac{V_{GB} - V_{FB}}{\gamma \sqrt{\phi_t}} \right) \quad (6.28)$$

Dónde $k_1 = 3$ y $k_2 = 6$ se ajustan bien a la solución numérica de 6.26, para una amplia variación de parámetros.

Si la tensión a lo largo de la estructura de dos terminales incrementa en ΔV_{GB} , según el balance de tensión

$$\Delta V_{GB} = \Delta \psi_{ox} + \Delta \psi_s \quad (6.29)$$

Dividiendo por la carga por unidad de área $\Delta Q'_G$ que fluye hacia el gate debido al incremento de tensión ΔV_{GB} :

$$\frac{\Delta V_{GB}}{\Delta Q'_G} = \frac{\Delta \psi_{ox}}{\Delta Q'_G} + \frac{\Delta \psi_s}{\Delta Q'_G} = \frac{\Delta \psi_{ox}}{\Delta Q'_G} + \frac{\Delta \psi_s}{-\Delta Q'_c} \quad (6.30)$$

Si permitimos que las diferencias se acerquen a 0:

$$\frac{1}{C'_{gb}} = \frac{1}{C'_{ox}} + \frac{1}{C'_c} \quad (6.31)$$

Dónde $C'_c = -\frac{dQ'_c}{d\psi_s}$ es la capacitancia de la capa de acumulación por unidad de área. Derivando 6.25:

$$C'_c = \gamma C'_{ox} \frac{e^{(\frac{\psi_s}{\phi_t})} - 1}{2\sqrt{\phi_t e^{(\frac{\psi_s}{\phi_t})} - \psi_s - \phi_t}} \quad (6.32)$$



6.6. Resumen

Para una dada V_{GB} , la capacitancia de un capacitor MOS de dos terminales puede ser encontrada usando 3 pasos:

- Paso 1: Resolver la ecuación de aproximación 6.28 para encontrar ψ_s .
- Paso 2: Usar el valor de ψ_s obtenido en el Paso 1 en la ecuación 6.32 para calcular C'_c .
- Paso 3: Usar el valor C'_c calculado en el Paso 2 en la ecuación 6.31 para obtener el valor final de C'_{gb} .

Se ha comprobado que es atractiva la utilización de capacitores MOS para el diseño en microelectrónica, sin embargo, esta alternativa se descartó al momento de diseño final debido a la imposibilidad de fabricar el circuito (problemas referidos a la incompatibilidad de los modelos de transistores con el software).

Se recomienda el uso de estos capacitores (los primeros modelos de simulación se realizaron con capacitores MOS, pero fueron descartados por la razón antes mencionada) si se llegara a la fabricación de un chip y se desease una reducción del área del diseño.

Como en este Trabajo Final de Grado **no se fabricará el diseño**, se optó por usar capacitores PIP para obviar polarizaciones y agilizar el trabajo.



Capítulo 7

Realización del filtro bicuadrático

En este capítulo presentamos el filtro bicuadrático completo, realizado con los transconductores diseñados en el capítulo 5.

7.1. Filtro bicuadrático final

La figura 7.1 muestra el esquemático del filtro bicuadrático final. Notar que en este esquemático solo quedan indicadas las conexiones entre los transconductores. Se excluyen conexiones que tienen que ver con las fuentes de corriente de referencia que toma cada OTA para su polarización como así también los circuitos que proveen las tensiones necesarias para la sintonía.

La simulación de respuesta en frecuencia se presenta en la figura 7.2. Notar las curvas individuales de cada bloque bicuadrático centrado en la frecuencia calculada y su ganancia en banda de paso correspondiente.

Haciendo una comparación respecto de la curva de respuesta en frecuencia del filtro ideal figura 7.3, notamos que aparecen algunas diferencias respecto de la ganancia y frecuencia haciendo que la respuesta final del filtro pasa banda este corrida en frecuencia y fase.

A pesar que la respuesta final del filtro es aceptable, decidimos sintonizar el filtro real de manera tal de obtener una respuesta lo mas parecida posible a la ideal.

Esto nos lleva a mover los valores de las g_m y capacitancias de manera que los valores calculados en primera instancia y los valores obtenidos luego de la sintonía difieran un poco.

7.1.1. Resultados obtenidos en primera instancia

Los resultados obtenidos en primera instancia arrojaron una respuesta en frecuencia bastante acertada, con un corrimiento de menos del 10 %, que para la aplicación definitiva podría funcionar bien.

En la figura 7.3 se puede ver la respuesta en frecuencia del filtro ideal y la respuesta del filtro real realizado con los transconductores diseñados.

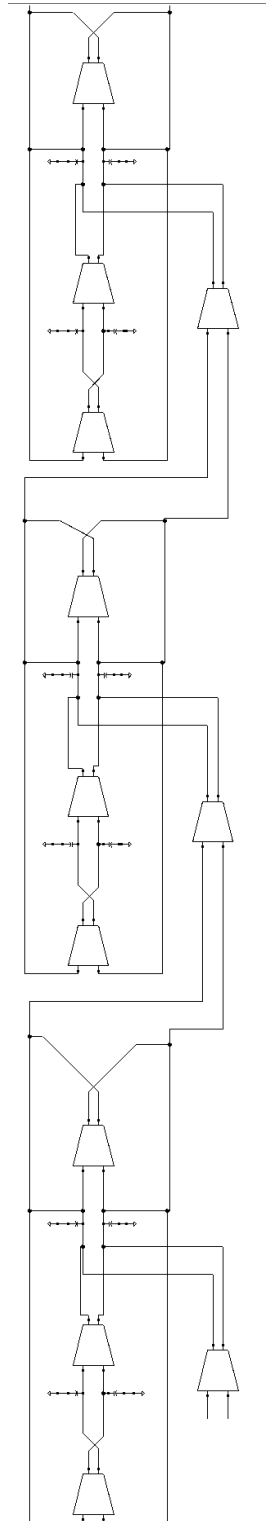


Figura 7.1: Filtro bicuadrático final

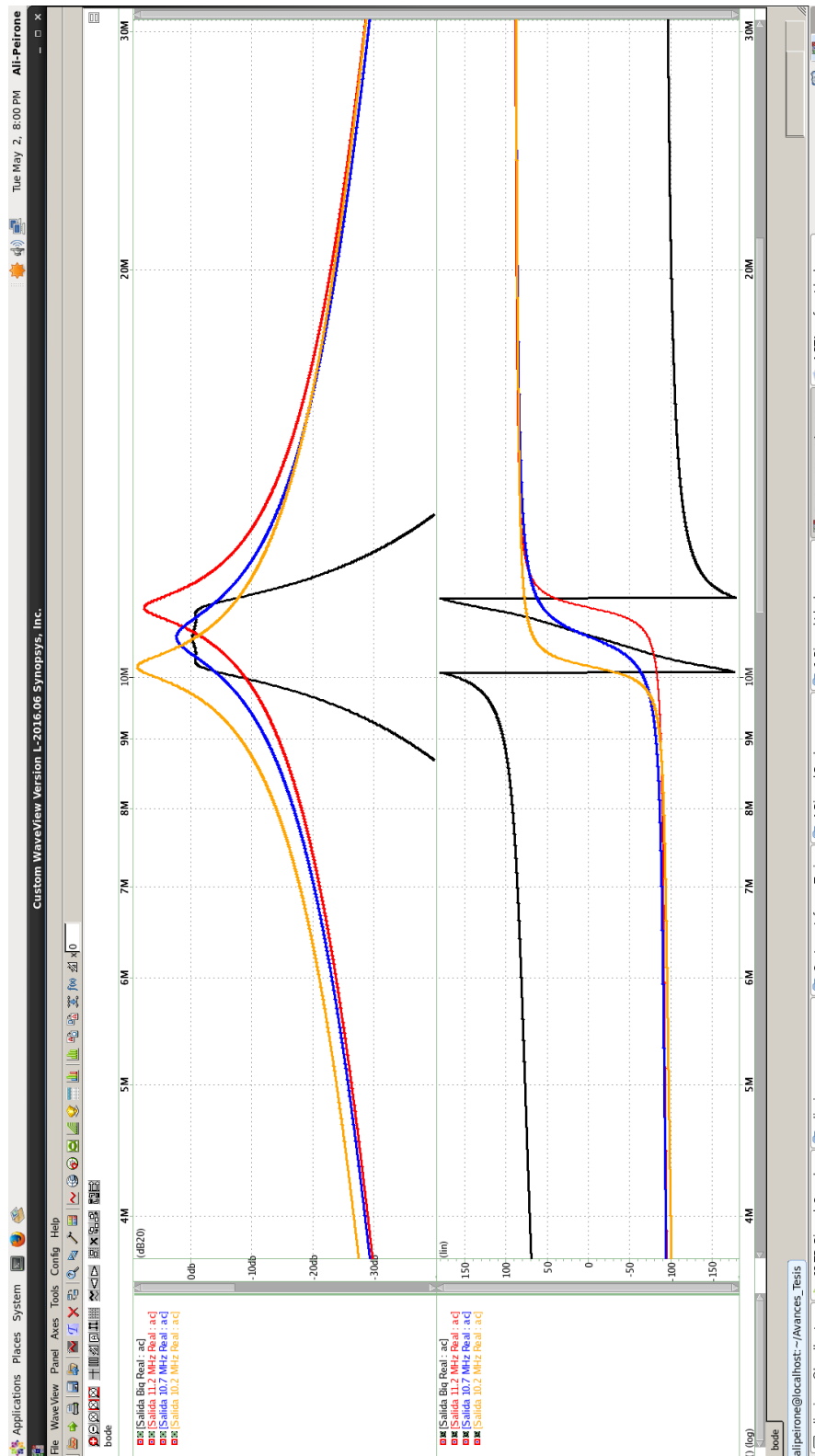


Figura 7.2: Respuesta en frecuencia

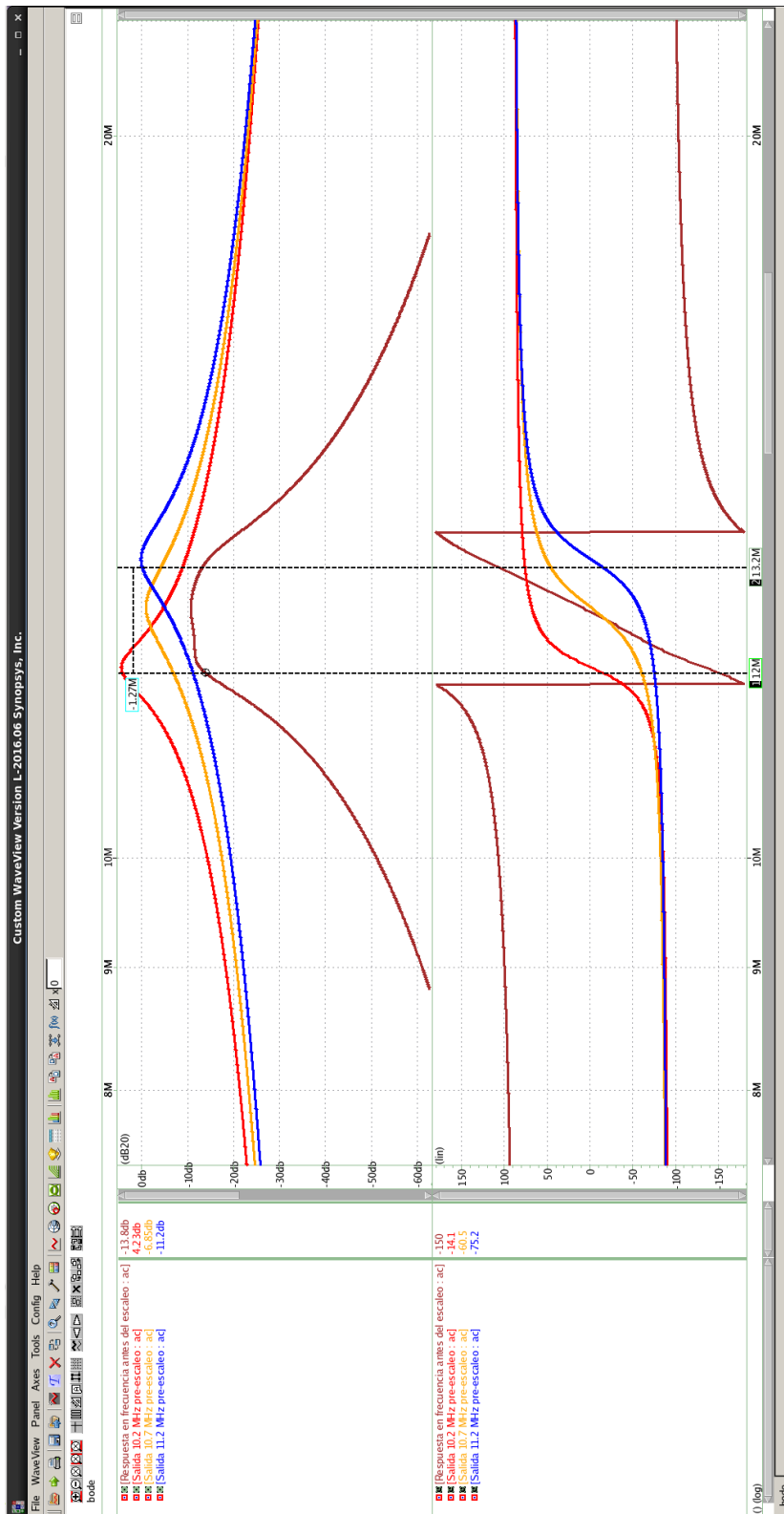


Figura 7.3: Comparación respuesta en frecuencia en primera instancia



A pesar de ajustarse bastante a la curva ideal, decidimos sintonizar el filtro cambiando los valores de transconductancias y capacitancias para tratar de acercarnos tanto como podamos a la curva ideal.

7.1.2. Sintonía del filtro

Presentamos a continuación los valores finales de las transconductancias y capacitancias puestas en juego para lograr el máximo ajuste a la curva del filtro ideal.

Componente	Valor	Componente	Valor	Componente	Valor
gm_{1A}	$405\mu S$	gm_{1B}	$405\mu S$	gm_{1C}	$405\mu S$
gm_{2A}	$405\mu S$	gm_{2B}	$405\mu S$	gm_{2C}	$405\mu S$
gm_{3A}	$60,4\mu S$	gm_{3B}	$39,1\mu S$	gm_{3C}	$79,6\mu S$
gm_{5A}	$33,6\mu S$	gm_{5B}	$31,6\mu S$	gm_{5C}	$76,7\mu S$
C_{Aa}	$5,58pF$	C_{Ab}	$6,16pF$	C_{Ac}	$3pF$
C_{Ba}	$5,76pF$	C_{Bb}	$5,76pF$	C_{Bc}	$13pF$

Tabla 7.1: Tabla con valores de componentes finales, escalados para cumplir requerimientos

La mayor parte de los valores calculados en primera instancia tuvieron una modificación en promedio del 5% salvo los valores correspondientes a $gm_{3A,B,C}$ que para obtener un Q y respuesta en fase acorde a lo esperado, en algunos casos se ha modificado considerablemente, estamos hablando de gm_{3A} con un valor final cuadruplicado.

7.1.3. Resultados obtenidos del filtro sintonizado

Con estos valores finales (tabla 7.1), las curvas ideal y real de respuesta en frecuencia son prácticamente las mismas. En la figura 7.4 presentamos ambas respuestas.

Se realizó además, un análisis transitorio del filtro completo. El análisis consta de excitar el filtro con una señal senoidal de amplitud y frecuencia de $50mV_{pp}@10.7MHz$, y se procede a observar la salida.

Como los cálculos y la sintonización del filtro fueron hechas para que en banda pasante tengamos una ganancia de 0dB, al excitar con 10.7MHz esperamos obtener en la salida la misma señal de entrada respecto de la ganancia y desfasada según la curva de respuesta de fase del análisis de respuesta en frecuencia.

Al realizar este ensayo, se obtiene un resultado no esperado. La amplitud de la señal de salida en banda pasante presenta una atenuación. Se prueba hacer un barrido en frecuencia para observar si a pesar de esta atenuación, la respuesta en frecuencia cumple con los requerimientos de atenuación del filtro de orden 6. Efectivamente, la respuesta respecto a la atenuación y cambio fase del filtro se ajustan a lo requerido, esto nos lleva a buscar la causa del problema respecto de la amplitud de la señal.

Se prueba cada bloque bicuadrático por separado y los resultados tanto de ganancia y fase son coincidentes con el ideal calculado en frecuencia.



Figura 7.4: Respuesta en frecuencia real e ideal superpuestas

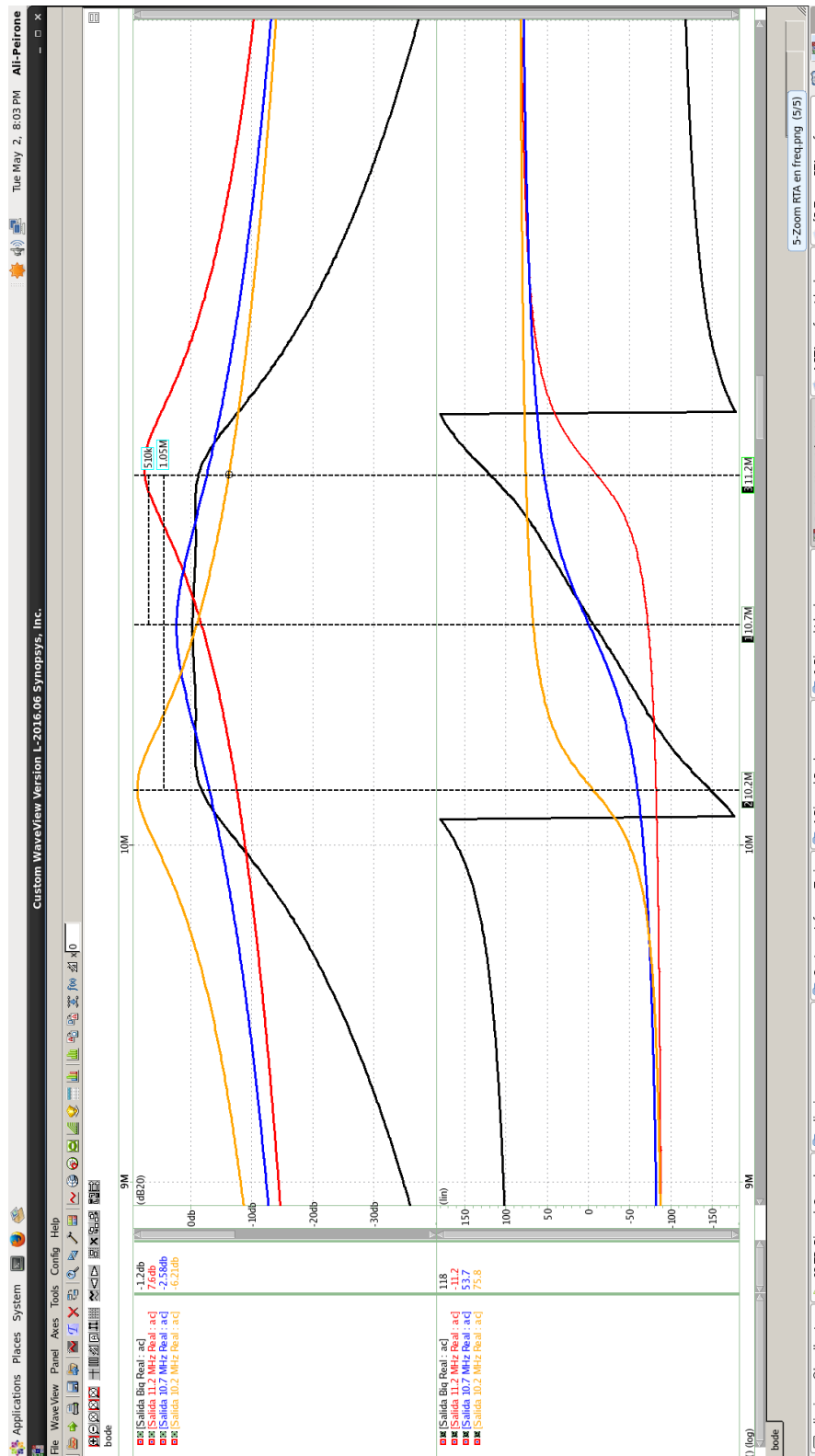


Figura 7.5: Respuesta en frecuencia real e ideal superpuestas Zoom



Luego de investigar sobre simulaciones, nos encontramos con que existe un análisis denominado Harmonic Balance.

En el análisis de circuitos no lineales, podemos recurrir a la teoría de circuitos clásica para obtener las ecuaciones diferenciales que rigen el comportamiento del circuito. Una vez tenemos esas ecuaciones, podemos resolverlas numéricamente mediante integración. Sin embargo, aunque en el dominio del tiempo es viable analizar circuitos que tienen sólo elementos de parámetros concentrados, es común que los circuitos tengan componentes distribuidos, tales como líneas de transmisión, cuyos modelos incluyen pérdidas, dispersión, y efectos de acoplamiento. Estos componentes distribuidos son muy difíciles y poco prácticos de analizar en el dominio del tiempo, ya que se describen mediante ecuaciones diferenciales en derivadas parciales. Y aunque es posible aproximar los componentes distribuidos con conjuntos de componentes concentrados, estas aproximaciones necesitan normalmente ser de un orden muy alto para lograr una precisión adecuada, por tanto, requieren un gran número de componentes concentrados.

Además, hay que recordar que es común que los circuitos de RF tengan una naturaleza pseudo lineal, con señales de entrada sinusoidales suficientemente pequeñas para producir sólo unos pocos armónicos. El análisis en el dominio del tiempo no explota la naturaleza pseudo lineal de estos circuitos, y a menudo requiere un gasto computacional excesivo cuando se pretende encontrar la respuesta en régimen permanente (steady-state). El uso de un simulador tradicional en el dominio del tiempo para encontrar esa solución, requiere que el circuito sea simulado hasta que la respuesta transitoria se desvanezca, lo que puede necesitar un elevado tiempo de simulación.

Emplear la simulación en el dominio de la frecuencia evita estos problemas, y facilita el problema de formular las ecuaciones de elementos distribuidos, al transformar las ecuaciones diferenciales en el dominio del tiempo en ecuaciones algebraicas complejas. Las señales se representan usando sus series de Fourier, y no como funciones temporales, así que sólo pueden ser representadas señales periódicas, y se evitan los transitorios. Además, la naturaleza pseudo lineal de estos circuitos se explota, ya que el gasto de tiempo requerido en una simulación en el dominio de la frecuencia es proporcional al número de frecuencias presentes. Y por último, normalmente es posible encontrar descripciones algebraicas en forma cerrada, en el dominio frecuencial, para componentes distribuidos, lo que facilita la simulación de estos componentes.

Una de las técnicas para encontrar la solución periódica en régimen permanente, en el dominio de la frecuencia, de circuitos no lineales, es el método del balance armónico. Así, podemos decir que el balance armónico es una de las técnicas más importantes para analizar circuitos no lineales. Es una forma de convertir una ecuación diferencial en un sistema de ecuaciones algebraicas, que pueden resolverse con la solución periódica de la ecuación diferencial. Es especialmente útil en circuitos fuertemente o débilmente no lineales que tienen una excitación monótona. El análisis de balance armónico es aplicable a una gran variedad de problemas en circuitos de microondas tales como amplificadores de potencia, multiplicadores de frecuencia o mezcladores sujetos a una sola excitación (oscilador local). Además, una propiedad beneficiosa de este análisis es que funciona particularmente bien en circuitos que tienen una mezcla de constantes de tiempo grandes y pequeñas. De hecho, el balance armónico fue propuesto inicialmente para resolver los problemas inherentes al análisis de esos circuitos.

Debido al poco conocimiento sobre el análisis de balance armónico en la herramienta utilizada, no fue posible realizarlo sobre nuestro filtro.

Esto nos llevó a realizar las simulaciones en el filtro ideal para ver la respuesta transitoria de



la salida, y nos encontramos con el mismo comportamiento que el real, la salida esta atenuada. A partir de aquí, se simula el filtro ideal con los valores finales en diferentes programas de simulación.

Estos programas arrojan como resultado la misma respuesta en frecuencia arrojada por el software de Synopsys, pero el resultado del análisis transitorio es el esperado.

En el software de Synopsys, para descartar problemas en las interconexiones de los bloques biquadráticos, se probó cada sección por separado y los resultados fueron satisfactorios. Cada bloque se comportó de la manera esperada tanto en magnitud como en fase.

Al conectar los tres bloques en cascada, la salida del filtro no representa la característica de ganancia impuesta en el requerimiento en banda pasante y que una mejor alternativa sería realizar un análisis de balance armónico.

Podemos concluir en que el análisis transitorio de todo el conjunto formado por tres bloques biquad en cascada, no calcula de manera adecuada los resultados de este circuito de característica resonante.

Si en realidad, de atenuación solamente se tratase, al final de la cadena puede suplirse esta carencia de ganancia con un bloque amplificador.

En la figura 7.6 puede verse el análisis transitorio realizado sobre el filtro biquadrático.

7.1.4. Análisis de distorsión armónica THD

Se realiza el análisis de distorsión armónica del filtro completo y se calcula hasta el 5to armónico.

$$THD = 10 \log \frac{V_{h2}^2 + V_{h3}^3 + V_{h4}^4 + \dots}{V_f^2} = -32,305dB \quad (7.1)$$

Este valor de THD es bueno ya que refleja que la potencia de la fundamental es 1000 veces mayor que la suma del 3er y 5to armónico, es decir la distorsión producida por el propio dispositivo es pequeña.

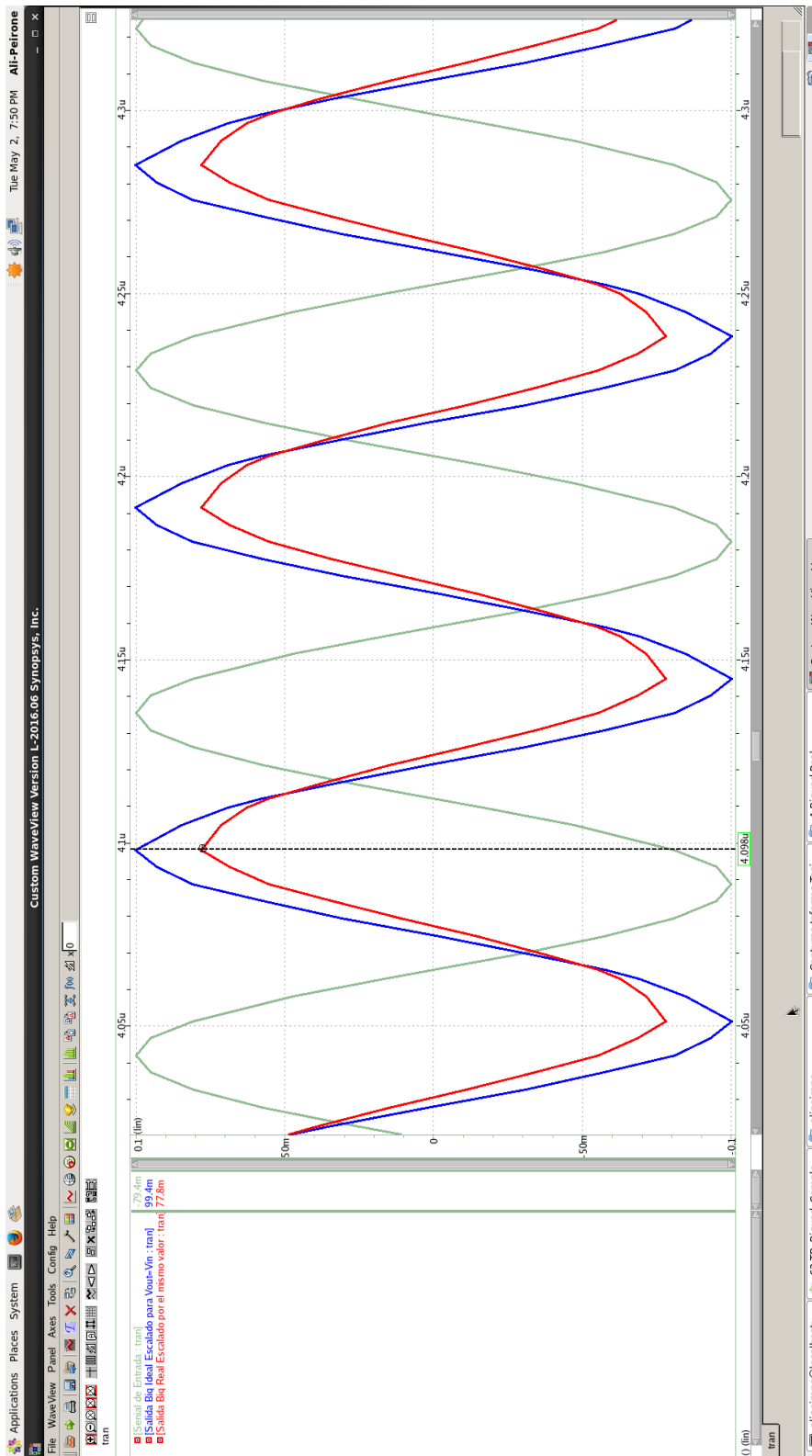


Figura 7.6: Análisis transitorio del filtro

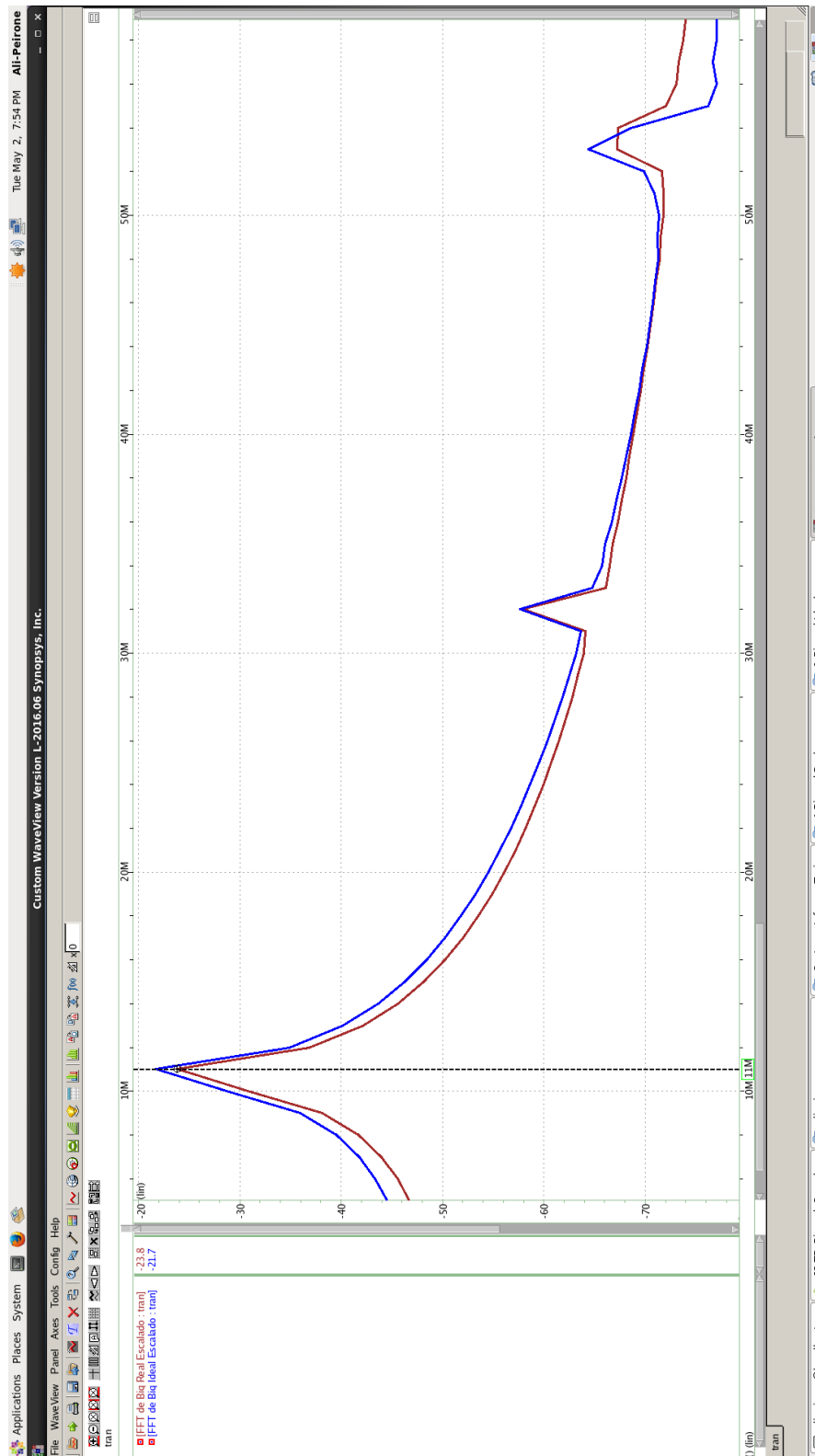


Figura 7.7: Análisis THD para el filtro biquad



Capítulo 8

Conclusiones

Para cerrar nuestro trabajo final de grado, podemos concluir que para realizar un trabajo de diseño en el área de la microelectrónica aplicada se debe adquirir conceptos de alto nivel que están relacionados con temas que van desde la física del semiconductor hasta manejo de técnicas de diseño y software especializado. Comprender las técnicas de análisis de simulación y la metodología de trabajo no es algo menor.

Pudimos lograr el objetivo, pasamos por varias etapas de diseño y re diseño que permitieron ajustarnos a los resultados esperados. Es así como se implementaron distintos diseños de transconductores hasta llegar al dispositivo final implementado con una topología propuesta por Yannis Tsvividis, quien es un referente a nivel mundial sobre estudios relativos a transconductores.

Estos transconductores fueron de alguna manera modificados en función de lograr los requerimientos de impedancia, adoptando técnicas clásicas de espejos de corriente así como también la realización de un circuito de realimentación de modo común CMFB.

La realización de un transconductor fully differential permitió controlar los niveles de modo común de salida de los transconductores en cascada que forman los bloques bicuadráticos, proporcionando una forma fiable de controlar el punto de polarización del circuito, pero esto conlleva un diseño bastante complejo.

La tarea de diseñar el bloque de realimentación CMFB requiere de conocimientos que escapan de alguna manera al foco de nuestro trabajo. Es una tarea que indudablemente de hacer el diseño nos hubiera tomado un tiempo considerablemente mayor.

Por este motivo fue que se decidió implementarlo como un bloque realizado en una celda escrita en Verilog-A. Este bloque puede ser el punto de partida de un nuevo trabajo de investigación. La realización del filtro fue concretada con los transconductores diseñados y luego de un proceso de ajuste se lograron las especificaciones del filtro. A dicho filtro se le realizaron una serie de análisis para comprobar su correcto funcionamiento.

Concluimos en que a pesar de una serie de inconvenientes ocurridos en el proceso, se logró el objetivo del trabajo, es decir, el diseño de un filtro pasa banda bicuadrático con tecnología de 90nm centrado en 10.7MHz, de cuyos resultados simulados se obtienen los resultados esperados.



8.0.1. Experiencia personal

Nos pareció una buena forma de cerrar este trabajo final de grado, exponer además el proceso continuo de aprendizaje, los logros realizados sin dejar de lado los fracasos, que sin duda son una etapa esencial para sentar precedentes para futuros trabajos en el área.

Al finalizar este trabajo, pudimos notar el crecimiento logrado, que no hubiera sido posible sin el esfuerzo realizado por seguir los cursos de EAMTA, por el apoyo y continua motivación de nuestros tutores, y del Departamento de Ingeniería Electrónica y Telecomunicaciones de nuestra universidad, por darnos su apoyo y brindarnos un lugar para poder trabajar en nuestro proyecto.

Desde el principio, este trabajo fue un completo desafío, desde la elección del tema, la selección de la herramienta y su aprendizaje, la motivación por conseguir la fabricación del chip.

Cuando comenzamos esta área de la microelectrónica aplicada, vimos la posibilidad de conseguir una herramienta de diseño profesional y no dudamos en hacer contacto con la empresa desarrolladora del software, para nuestra sorpresa, nos encontramos con gente muy dispuesta a ayudarnos en nuestro propósito. Estamos hablando de Synopsys, que por medio del Ing Víctor Grimblatt, a quien estamos completamente agradecidos, nos ofreció la licencia académica del software para poder realizar este trabajo. Queremos destacar el interés de la empresa y que hicieron que el proceso burocrático para el acuerdo de ambas partes fuera rápido y llevadero.

Al mismo tiempo trabajando en paralelo, nos encontramos investigando la forma de poder fabricar el chip una vez terminado el diseño. Esto nos llevó a MOSIS, y debemos decir que no que ha sido una tarea sencilla llegar a concretar algo. Llegar a la información adecuada por medio de su sitio web fue bastante complicado dado que la estructura del sitio no es demasiado clara y debe leerse mucha información. Luego de este arduo proceso, conseguimos contactar con un representante del sector académico con quien seguimos todos los pasos para obtener un proceso de fabricación libre de costo. En esta etapa fue esencial la ayuda del Departamento de Ingeniería Electrónica y Telecomunicaciones de nuestra universidad, quienes se pusieron a nuestra disposición para la realización de trámites y la firma del acuerdo de confidencialidad entre la universidad y MOSIS. Luego de varios mails y envíos postales con MOSIS conseguimos el proceso de fabricación del chip sin costo, un área de 2mm cuadrados en la tecnología de 130nm.

Llegado a este punto era hora de juntar el PDK (process design kit) de fabricación de MOSIS, con el Software de Synopsys y nos encontramos con un problema. El PDK de MOSIS no era compatible con la herramienta de trabajo de Synopsys, y que a pesar de que en el sitio web de la Foundrie informan que hay compatibilidad, no es así con todas las tecnologías que ofrecen. Es así como conseguimos nuestro primer fracaso en este proceso.

Afortunadamente, Synopsys provee un PDK en tecnología de 90nm de un modelo de transistor no realizable por proceso de fabricación, pero que se comporta siguiendo modelos y parámetros como si de un transistor MOS real se tratase y que permitió llegar a la finalización de nuestro objetivo. Si bien no se pudo llegar a la fabricación del chip, pudimos realizar un diseño funcional, que sin duda con un poco de trabajo extra podríamos hacer funcionar para alguna tecnología realizable. Tuvimos además un problema respecto al módulo de Layout del software Synopsys, por lo que el diseño en silicio no fue posible realizar.

A pesar de todo podemos concluir que el desarrollo del trabajo fue exitoso, pudimos realizar el filtro con topología bicuadrática, diseñando los transconductores y cumpliendo con las especifica-



ciones de diseño original.



Capítulo 9

Anexo

9.0.1. Calculos del filtro biquad - Matlab script

Se presenta el código del script realizado con MatLab para el cálculo de las transconductancias y capacitancias.

```
1      Gm3a=(14.6e-6);
2      CBa=Gm3a/2.533e6;
3      Gm5a=6.34e6*CBa;
4      CAa=CBa;
5      Gm1aGm2a=5.005e15*CAa*CBa;
6      Gm1a=sqrt(Gm1aGm2a);
7      Gm2a=Gm1a;
8
9      %segundo biquad
10     Gm1b=Gm1a;
11     Gm2b=Gm2a;
12     Gm5b=Gm5a;
13
14     CBb=Gm5b/6.34e6;
15     CAb=(Gm1b*Gm2b)/(4.52e15*CBb);
16     Gm3b=4.821e6*CBb;
17
18     %tercer biquad
19     Gm1c=Gm1b;
20     Gm2c=Gm2b;
21     Gm3c=29.7e-6;
22
23     CBc=Gm3c/2.287e6;
24     Gm5c=CBc*6.34e6;
25     CAc=(Gm1c*Gm2c)/(4.082e15*CBc);
26
27     %armado de las FT
28
29     N1=[(Gm5a/CBa) 0];
30     D1=[1 (Gm3a/CBa) ((Gm1a*Gm2a)/(CAa*CBa))];
31
32     N2=[(Gm5b/CBb) 0];
33     D2=[1 (Gm3b/CBb) ((Gm1b*Gm2b)/(CAb*CBb))];
34
35     N3=[(Gm5c/CBc) 0];
36     D3=[1 (Gm3c/CBc) ((Gm1c*Gm2c)/(CAc*CBc))];
37
38     FT1=tf(N1,D1);
```



```
39     FT2=tf (N2,D2) ;
40     FT3=tf (N3,D3) ;
41
42     FTT=FT1*FT2*FT3;
43     bode(FT1)
44     hold on
45     bode(FT2)
46     hold on
47     bode(FT3)
48     hold on
49     bode(FTT)
50
51     title ( 'Respuesta en frecuencia de componentes finales ' )
52     grid on;
```

9.0.2. Verilog-A Transconductor ideal

```
1 // Created Wed Apr 5 12:39:20 2017
2
3 'include "constants.vams"
4 'include "disciplines.vams"
5
6 module transconductor_va (outp,outn,inp,inn);
7     input inp,inn;
8     output outp,outn;
9     electrical outp,outn,inp,inn;
10    parameter real Gm = 1.0;
11    analog begin
12        I(outp) <+ Gm * (V(inp)-V(inn));
13        I(outn) <+ Gm * (V(inn)-V(inp));
14    end
15 endmodule
```

9.0.3. Verilog-A Detector de modo comun

```
1 // Created Wed Mar 1 13:07:42 2017
2
3 'include "constants.vams"
4 'include "disciplines.vams"
5
6 module cm_detector (out,inp,inn);
7     input inp;
8     input inn;
9     output out;
10    electrical inp, inn, out;
11
12    analog begin
13        V(out) <+ (V(inp)+V(inn))/2;
14    end
15 endmodule
```


Bibliografía

- [1] P. E. Allen and D. R. Holberg, *CMOS analog circuit design*, 3rd ed., ser. The @Oxford series in electrical and computer engineering. New York [u.a.]: Oxford Univ. Press, 2012, previous ed.: 2002.
- [2] A. Chacón-Rodríguez, S. Sondon, P. Mandolesi, and P. Julián, "A simple approach for the design of operational transconductance amplifiers for low power signal processing," in *Circuits and Systems (LASCAS), 2010 First IEEE Latin American Symposium on*. IEEE, 2010, pp. 160–163.
- [3] J. Chen, E. Sanchez-Sinencio, and J. Silva-Martinez, "Frequency-dependent harmonic-distortion analysis of a linearized cross-coupled cmos ota and its application to ota-c filters," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 53, no. 3, pp. 499–510, 2006.
- [4] Z. Czarnul and Y. Tsvividis, "Mos tunable transconductor," *Electronics Letters*, vol. 22, no. 13, pp. 721–722, 1986.
- [5] G. Daryanani, *Principles of active network synthesis and design*. Wiley, 1976.
- [6] J. A. De Lima and C. Dualibe, "A linearly tunable low-voltage cmos transconductor with improved common-mode stability and its application to g/sub m/-c filters," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 48, no. 7, pp. 649–660, 2001.
- [7] M. B. Elamien and S. A. Mahmoud, "A linear cmos balanced output transconductor using double differential pair with source degeneration and adaptive biasing."
- [8] J. Galán, R. Carvajal, F. Muñoz, A. Torralba, and J. Ramírez-Angulo, "Low-power low-voltage class-ab linear ota for hf filters with a large tuning range," *Analog Integrated Circuits and Signal Processing*, vol. 37, no. 3, pp. 275–280, 2003.
- [9] R. L. Geiger and E. Sanchez-Sinencio, "Active filter design using operational transconductance amplifiers: a tutorial," *IEEE Circuits and Devices Magazine*, vol. 1, no. 2, pp. 20–32, 1985.
- [10] P. R. Gray and R. G. Meyer, *Analysis and design of analog integrated circuits*. John Wiley & Sons, Inc., 1990.
- [11] R. Gregorian and G. C. Temes, "Analog mos integrated circuits for signal processing," *New York, Wiley-Interscience, 1986, 614 p.*, 1986.
- [12] D. A. Johns and K. Martin, *Analog integrated circuit design*. John Wiley & Sons, 2008.
- [13] M. Kongpoon, "A novel ota-based voltage attenuation technique for very low frequency filtering using low-g m ota filters," in *Intelligent Signal Processing and Communications Systems (ISPACS), 2013 International Symposium on*. IEEE, 2013, pp. 680–683.



- [14] F. Krummenacher and N. Joehl, "A 4-mhz cmos continuous-time filter with on-chip automatic tuning," *IEEE Journal of Solid-State Circuits*, vol. 23, no. 3, pp. 750–758, 1988.
- [15] K.-C. Kuo, S.-Y. Chen, and S.-M. Tseng, "High linear transconductor for multiband cmos receiver," in *Circuits and Systems (APCCAS), 2012 IEEE Asia Pacific Conference on*. IEEE, 2012, pp. 535–538.
- [16] A. Lewinski and J. Silva-Martinez, "Ota linearity enhancement technique for high frequency applications with im3 below-65 db," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 51, no. 10, pp. 542–548, 2004.
- [17] T.-Y. Lo and C.-C. Hung, *1V CMOS Gm-C filters: design and applications*. Springer Science & Business Media, 2009.
- [18] S. Pactitis, *Active Filters*. CRC Press, 2007.
- [19] S. Pavan and Y. Tsvividis, "Applications of scaling to other filter techniques," in *High Frequency Continuous Time Filters in Digital CMOS Processes*. Springer, Jan. 2000.
- [20] R. Pereira-Arroyo, R. Molina-Robles, and A. Chacón-Rodríguez, "Design of an operational transconductance amplifier applying multiobjective optimization techniques," 2015.
- [21] E. Sánchez-Sinencio, J. Ramirez-Angulo, B. Linares-Barranco, and A. Rodríguez-Vázquez, "Operational transconductance amplifier-based nonlinear function syntheses," *IEEE Journal of Solid-State Circuits*, vol. 24, no. 6, pp. 1576–1586, 1989.
- [22] E. Sanchez-Sinencio and J. Silva-Martinez, "Cmos transconductance amplifiers, architectures and active filters: a tutorial," *IEE proceedings-circuits, devices and systems*, vol. 147, no. 1, pp. 3–12, 2000.
- [23] J. Silva-Martinez, M. S. Steyaert, and W. Sansen, "A 10.7-mhz 68-db snr cmos continuous-time filter with on-chip automatic tuning," *IEEE Journal of Solid-State Circuits*, vol. 27, no. 12, pp. 1843–1853, 1992.
- [24] J. Silva-Martinez, M. Steyaert, and W. Sansen, *High-performance CMOS continuous-time filters*. Springer Science & Business Media, 2013, vol. 223.
- [25] S. Szczepanski, S. Koziel, and E. Sánchez-Sinencio, "Linearized cmos ota using active-error feedforward technique," in *Circuits and Systems, 2004. ISCAS'04. Proceedings of the 2004 International Symposium on*, vol. 1. IEEE, 2004, pp. 1–549.
- [26] Y. Tsvividis, *Mixed analog–digital VLSI devices and technology*. World Scientific, 2002.
- [27] G. van Ruymbeke and F. Krummenacher, "A programmable continuous-time filter," in *Circuits and Systems, 1993., ISCAS'93, 1993 IEEE International Symposium on*. IEEE, 1993, pp. 1263–1266.
- [28] Y. Zheng, "Operational transconductance amplifiers for gigahertz applications," 2008.
- [29] A. I. Zverev, *Handbook of filter synthesis*. Wiley, 1967.